

ELECTRÓNICA ANALÓGICA PARA INGENIEROS

JORGE PLEITE GUERRA
RICARDO VERGAZ BENITO
JOSÉ MANUEL RUIZ DE MARCOS

<https://yolibrospdf.com/electronica.html>

**Mc
Graw
Hill**

*ELECTRÓNICA ANALÓGICA
PARA INGENIEROS*

ELECTRÓNICA ANALÓGICA PARA INGENIEROS

<https://yolibrospdf.com/electronica.html>

Jorge Pleite Guerra

Profesor titular

Dpto. Tecnología electrónica
Universidad Carlos III. Madrid

Ricardo Vergaz Benito

Profesor titular

Dpto. Tecnología electrónica
Universidad Carlos III. Madrid

José Manuel Ruiz de Marcos

Profesor asociado

Dpto. teoría de la señal
Universidad Carlos III. Madrid



MADRID • BOGOTÁ • BUENOS AIRES • CARACAS • GUATEMALA • LISBOA
MÉXICO • NUEVA YORK • PANAMÁ • SAN JUAN • SANTIAGO • SAO PAULO
AUCKLAND • HAMBURGO • LONDRES • MILÁN • MONTREAL • NUEVA DELHI • PARIS
SAN FRANCISCO • SIDNEY • SINGAPUR • ST. LOUIS • TOKIO • TORONTO

ELECTRÓNICA ANALÓGICA PARA INGENIEROS

No está permitida la reproducción total o parcial de este libro, ni su tratamiento informático, ni la transmisión de ninguna forma o por cualquier medio, ya sea electrónico, mecánico, por fotocopia, por registro u otros métodos, sin el permiso previo y por escrito de los titulares del Copyright.

Diríjase a CEDRO (Centro Español de Derechos Reprográficos, www.cedro.org) si necesita fotocopiar o escanear algún fragmento de esta obra.

Derechos reservados © 2009, respecto a la primera edición en español, por:

McGraw-Hill/Interamericana de España, S.A.U.
Edificio Valrealty, 1.^a planta
Basauri, 17
28023 Aravaca (Madrid)

ISBN: 978-84-481-6885-8

Depósito legal: XXX

Editora: Cristina Sánchez

Diseño de cubierta: reprotel.com

Composición: EDITEC

Impresión: XXX

IMPRESO EN - PRINTED IN

Contenido

<https://yolibrospdf.com/electronica.html>

PREFACIO	VII
----------------	-----

MÓDULO I. FUNDAMENTOS TEÓRICOS..... 1

Tema 1. Fundamentos de los semiconductores. La unión PN	3
Tema 2. Tipos de diodos. Aplicaciones	17
Tema 3. El transistor bipolar	25
Tema 4. El transistor de efecto campo (FET)	37
Tema 5. Análisis de circuitos amplificadores	53
Tema 6. Análisis en pequeña señal con el BJT	69
Tema 7. Análisis en pequeña señal con transistores FET	85
Tema 8. Amplificadores con varios transistores	101
Tema 9. Conceptos básicos de la respuesta en frecuencia	115
Tema 10. Métodos de análisis de la respuesta en frecuencia	127
Tema 11. Respuesta en frecuencia de topologías amplificadoras	139
Tema 12. Conceptos básicos de realimentación electrónica	153
Tema 13. Análisis de topologías de amplificadores realimentados	165
Tema 14. Conceptos básicos del amplificador operacional	179
Tema 15. Circuitos de aplicación del amplificador operacional	189
Tema 16. Etapas de potencia. Amplificador clase A	199
Tema 17. Amplificador Clase B y Clase AB	207
Tema 18. Fuentes de tensión reguladas y estabilizadas	215

MÓDULO II. PROBLEMAS RESUELTOS..... 227

Problemas vinculados al Tema 3. El transistor bipolar	229
Problemas vinculados al Tema 4. El transistor de efecto campo (FET)	241
Problemas vinculados al Tema 6. Análisis en pequeña señal con el BJT	251
Problemas vinculados al Tema 7. Análisis en pequeña señal con transistores FET	265

Problemas vinculados al Tema 8. Amplificadores con varios transistores 279

Problemas vinculados al Tema 11. Respuesta en frecuencia de topologías
amplificadoras 293

Problemas vinculados al Tema 12. Conceptos básicos de realimentación
electrónica 311

Problemas vinculados al Tema 14. Conceptos básicos del amplificador
operacional 327

Problemas vinculados al Tema 17. Amplificador Clase B y Clase AB 345

Problemas vinculados al Tema 18. Fuentes de tensión reguladas y
estabilizadas 353

MÓDULO III. ANÁLISIS DE SIMULACIONES 359

Simulaciones vinculadas al Tema 2. Tipos de diodos. Aplicaciones 361

Simulaciones vinculadas al Tema 3. El transistor bipolar 377

Simulaciones vinculadas al Tema 4. El transistor de efecto campo (FET) 385

Simulaciones vinculadas al Tema 6. Análisis en pequeña señal con el BJT 389

Simulaciones vinculadas al Tema 7. Análisis en pequeña señal con transistores
FET 401

Simulaciones vinculadas al Tema 8. Amplificadores con varios transistores 415

Simulaciones vinculadas al Tema 11. Respuesta en frecuencia de topologías
amplificadoras 421

Simulaciones vinculadas al Tema 12. Conceptos básicos de realimentación
electrónica 429

Simulaciones vinculadas al Tema 14. Conceptos básicos del amplificador
operacional 439

Simulaciones vinculadas al Tema 17. Amplificador Clase B y Clase AB 451

Simulaciones vinculadas al Tema 18. Fuentes de tensión reguladas y
estabilizadas 455

BIBLIOGRAFÍA 463

Prefacio

Este libro nace de la experiencia docente –más de doce años– del equipo de autores en diferentes titulaciones de ingeniería de la Universidad Carlos III de Madrid, amén de la identificación de un conjunto de necesidades que se resumen a continuación.

Existe en la actualidad una extensa bibliografía en Electrónica analógica cuyos contenidos cubren de forma suficiente los conocimientos que deben adquirir los estudiantes universitarios. Sin embargo, este alcance tan amplio (en profundidad y en extensión) obliga a un alumno de ingeniería, aún sin dominio de la materia, a localizar y seleccionar qué partes de una obra están directamente relacionadas con la asignatura cursada y, aún más difícil, a enlazar dichas partes entre sí. Esto supone una barrera al empleo de la bibliografía que, en el mejor de los casos, disminuye el rendimiento del tiempo dedicado al estudio y, en el peor, hace desistir de la consulta bibliográfica.

Por otro lado, la creación del nuevo Espacio Europeo de Educación Superior, dentro del proceso de convergencia europeo, propone unos retos en la metodología docente cuyo abordaje demanda la disponibilidad de material con nuevos enfoques. Se exige que el alumno no sólo aprenda una materia, sino que aprenda a aprender, y que sepa plantear soluciones a problemas sin un procedimiento previamente trazado. Queda fuera del alcance de esta obra resolver el debate de cómo inculcar en el estudiante una actitud proactiva en contraposición a una vocación reactiva, y cómo estimular la suficiente confianza en sí mismo como para impulsarle en la exploración del conocimiento, adquiriendo el protagonismo de su propio aprendizaje. En cambio, hacemos nuestro el objetivo de dar apoyo a esta nueva metodología. Por eso, no sólo se ofrecen aquí los conceptos teóricos y se proponen problemas guiados para su resolución práctica, sino que además se incorpora un conjunto de simulaciones de circuitos (emulando unas prácticas en laboratorio) que invitan a la reflexión sobre el material presentado y a la formulación de nuevas preguntas.

Esta obra nació como una recopilación de apuntes propios que han sido mejorados, revisados y ampliados sucesivamente a lo largo de los años, en el afán de disponer de una base bibliográfica operativa y eficaz para las asignaturas impartidas por los autores, sin perjuicio de que el alumno profundice en ciertos conceptos a través de la amplia bibliografía disponible. Por otro lado, se ha orientado al nuevo marco pedagógi-

co del Espacio Europeo de Educación Superior, dando una especial importancia no sólo a la adquisición de una buena base conceptual, sino también a la experimentación, a la resolución de problemas y a la autoformulación de nuevas cuestiones, así como a la búsqueda de sus respuestas a través de caminos que no estén previamente establecidos.

Dividida en tres grandes bloques, la obra comienza con una descripción de los conceptos teóricos necesarios en Electrónica analógica, desde la presentación de los componentes electrónicos básicos a su uso en amplificadores de todo tipo. Un segundo bloque complementa los conceptos introducidos por medio de problemas resueltos, seleccionados con el criterio de aplicación directa de la teoría y con una dificultad creciente. Finalmente, un último bloque presenta simulaciones realizadas por ordenador sobre algunos de los circuitos estudiados en el bloque anterior, y propone al lector la búsqueda de nuevos efectos, así como la comparación entre resultados meramente teóricos y la experiencia real.

Esperamos que la obra sirva al alumno como el mejor banco de gimnasio en el que ejercitar su músculo técnico e intelectual, y que sirva al profesor como una obra viva en la que apoyar su tarea. Como tal obra viva, está aún sujeta a ampliaciones, mejoras y nuevos enfoques, por lo que animamos a quien lo desee a participar en la evolución de la misma, y a hacernos llegar nuevas propuestas y sugerencias.

Los autores
Noviembre 2008

Agradecimientos

- A Jorge Raldúa Veuthey y a Juan Ignacio Gutiérrez González, por su inestimable colaboración en la documentación de la obra.
- Al Vicerrectorado de Gestión de Grado de la Universidad Carlos III de Madrid, por su apoyo en los Proyectos de Innovación Docente.
- A nuestros antiguos profesores y a todos los compañeros de la Universidad Carlos III de Madrid, con los que hemos compartido tantas horas de docencia y superado tantos obstáculos.
- A Cristina Sánchez, por su apoyo en el proceso de edición de la obra con McGraw-Hill.
- Y aunque sea un tópico, no por ello menos cierto, al imprescindible e incondicional apoyo de nuestras familias, que nos permite mantener la sensatez en los peores momentos.

MÓDULO

I



*FUNDAMENTOS
TEÓRICOS*

<https://yolibrospdf.com/electronica.html>

TEMA

1



Fundamentos de los semiconductores. La unión PN

1.1 INTRODUCCIÓN

La electrónica actual está basada en los materiales semiconductores. Los conductores están formados por átomos cuyos electrones más externos no forman parte de los enlaces de la estructura atómica, y quedan libres en el material. Los electrones de los conductores ocupan una infinidad de niveles energéticos posibles en un intervalo de valores de energías que se denomina “banda de conducción”, el intervalo de niveles que pueden ocupar para moverse libremente por el material. Los aislantes, por otro lado, no tienen electrones libres. La “banda de valencia”, el intervalo de niveles energéticos ocupados por electrones ligados a sus átomos, está muy lejos de la banda de conducción. Entre las dos bandas hay un salto (gap) que sólo un aporte de energía grande permite salvar.

En los materiales semiconductores, por el contrario, el gap existe, pero es suficientemente pequeño como para que leves aportes de energía permitan a algunos electrones saltar a los niveles de la banda de conducción, quedando libres en el material. Por el hecho de estar a una temperatura, por ejemplo, distinta del cero absoluto (6273.15 °C), la energía de sus vibraciones les permite quedar libres en un material semiconductor. Si aumenta la temperatura, aumentará el número de electrones libres, disminuyendo la resistencia del material al paso de la corriente eléctrica. Ésta es una diferencia radical con respecto a un conductor normal: en él, al aumentar la temperatura, se incrementa

la agitación de los portadores, y con ello el número de choques y la resistencia eléctrica del material.

El hecho crucial de la existencia de este gap, y de cómo puede ser controlada la conducción por el añadido de átomos de elementos distintos, conforma todo un universo de ventajas que han hecho de los materiales semiconductores la clave para realizar dispositivos electrónicos, no lineales. A diferencia de los condensadores, las resistencias o las inductancias, elementos que modifican las señales eléctricas desfasándolas o variando su amplitud, los dispositivos creados con semiconductores van a permitirnos realizar toda una nueva serie de modificaciones de las señales: transformarlas en señales diferentes, rectificar su aspecto alterno y pasarlo a continuo, y sobre todo, amplificarlas.

La Electrónica Analógica estudia todos los dispositivos que permiten la amplificación de señales y sus posibilidades de uso. Para iniciar este viaje debemos presentar las particularidades de un semiconductor, así como la unión PN, el ladrillo de construcción básico de los dispositivos electrónicos.

1.2 FUNDAMENTOS DE LOS SEMICONDUCTORES

1.2.1 ELECTROAFINIDAD

La estructura de los átomos queda definida por un núcleo de protones y neutrones y por una nube de electrones distribuida en orbitales definidos por sus niveles energéticos. Existen diferentes posibilidades de encontrar un electrón en cada nivel, y también diferentes formas espaciales para los niveles. Los electrones más ligados al átomo se encuentran en las capas inferiores, con niveles de energía más bajos. Los electrones más energéticos distribuyen su forma de onda espacialmente en las capas superiores.

El número de electrones presentes en la última capa afecta directamente a la reactividad del material, ya que tener la última capa cubierta por el máximo de electrones energéticamente posibles en ella se corresponde con un material inerte. Aquellos materiales a los que les falte o sobre algún electrón para alcanzar la estructura de capa completa serán los más reactivos. Según el número de protones, la última capa puede contener 2, 8 electrones, etc.

En este sentido, se define la ELECTROAFINIDAD de un material o un átomo como la tendencia a capturar o desprender electrones de sus capas. Dicha electroafinidad será la que determine el tipo de enlace que cada átomo establecerá con el resto de los átomos que le rodeen, sean de su mismo elemento o de otros.

1.2.2 MATERIAL SEMICONDUCTOR

Los átomos presentes en el Universo son formados en el interior de las estrellas, donde las enormes presiones gravitatorias producen fusiones nucleares que terminan creándolos. Tras las explosiones o los estertores finales de la vida de las estrellas, los átomos liberados pueden aparecer en los elementos que conforman los planetas o el polvo interestelar. Nuestro planeta es muy rico, por ejemplo, en silicio (contenido en la arena) y en carbono (contenido en los hidrocarburos y en las formas vivas). La estructura atómica de ambos elementos es idéntica en sus últimas capas, por lo que sus electroafinidades

serán similares. Es interesante observar que la vida tal y como la conocemos se basa en el carbono y, sin embargo, no en el silicio. No obstante, el silicio ha sido el elemento que ha provocado la revolución tecnológica más importante del siglo XX. En este apartado intentaremos comprender qué hace a este material y a otros como él, los semiconductores, tan especiales.

Diremos que un semiconductor es intrínseco si únicamente está formado por el material base, es decir, no tiene átomos distintos de los que conforman el material (p. ej., Si, AsGa, etc.). El semiconductor es extrínseco si se le añaden átomos de otros elementos. Analicemos primero el comportamiento de los semiconductores intrínsecos.

El átomo de silicio tiene 4 electrones (e-) en su última capa, con lo que se encuentra en un estadio energético intermedio, pues le hacen falta 4 electrones más para completarla. A través de los llamados enlaces covalentes, comparte cada uno de sus 4 electrones con átomos cercanos (Figura 1.1).

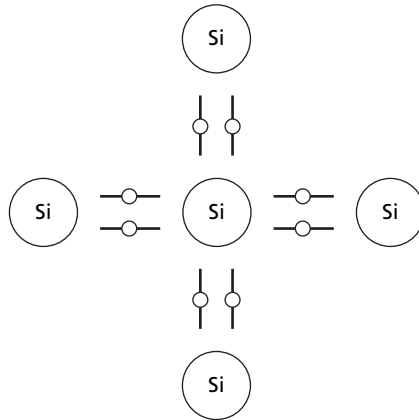


Figura 1.1. Representación simplificada bidimensional de un átomo de silicio en su red cristalina.

A temperatura ambiente, los átomos de silicio se encuentran vibrando alrededor de su posición en la red cristalina. En el cero absoluto de temperatura ($0\text{ K} = 273.15\text{ °C}$), por definición, no habría vibración atómica ni electrónica. Esta vibración hace que aumente la probabilidad de que los electrones de los últimos orbitales se escapen de algún átomo, creando lo que llamaremos un par electrón-huevo. El huevo es simplemente la ausencia del electrón en el enlace. Desde el punto de vista matemático, son posibles análisis sencillos si se asume que el huevo tiene una carga positiva. La palabra para designar genéricamente a los electrones o huecos es portador, pues tienen la capacidad de transportar una carga de un punto del material a otro.

Es interesante conocer el número de electrones libres que tiene el silicio a una temperatura dada. Para ello planteamos las siguientes definiciones:

- n_i * nº de portadores libres del material intrínseco,
- n * nº de electrones,
- p * nº de huecos,

entonces se cumple que $p \cdot n = n_i^2$ y en un material intrínseco $n_i = n = p$.

Hasta aquí, la principal curiosidad que surge es que a medida que aumentamos la temperatura, el semiconductor genera más pares electrón-hueco. Esto es, se producen más portadores libres dispuestos a llevar la carga de un sitio a otro. En un metal ocurre el efecto contrario, ya que más temperatura implica más vibración, y eso a su vez implica que las enormes cantidades de electrones libres se muevan peor, como manifestantes en una calle atiborrada de gente. Por ello, al aumentar la temperatura en un metal, aumenta la resistencia del material o, lo que es lo mismo, disminuye su conductividad. En cambio, en el semiconductor, más temperatura implica la aparición de más portadores en un entorno con pocos portadores libres por átomo, y eso significa que la conductividad aumenta. El comportamiento es contrario en este aspecto al de un metal.

Pasemos a hablar de los semiconductores extrínsecos. Si introducimos átomos que posean 5 electrones en su última capa (p. ej., fósforo, arsénico, etc.), estos átomos tendrán poca electroafinidad por el 5º electrón, de forma que éste tenderá a moverse libremente por el material, quedando el átomo cargado por una carga positiva (será un ión positivo en la red, Figura 1.2). Si por el contrario introducimos átomos que posean 3 electrones en su última capa (p. ej., boro, antimonio, etc.), éstos pasarán a tener cierta electroafinidad por adquirir un electrón más. Cuando lo capturan, el átomo queda así cargado negativamente (será un ión negativo en la red, Figura 1.3).

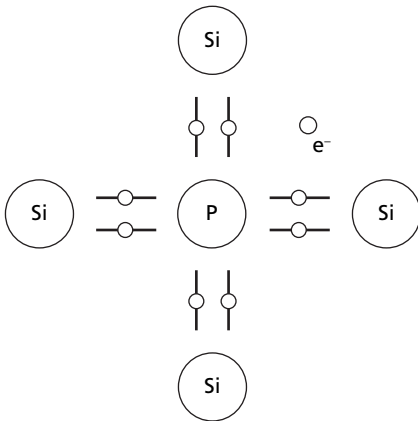


Figura 1.2. Introducción de una impureza donadora en la red del silicio (en este caso, un átomo de fósforo, P).

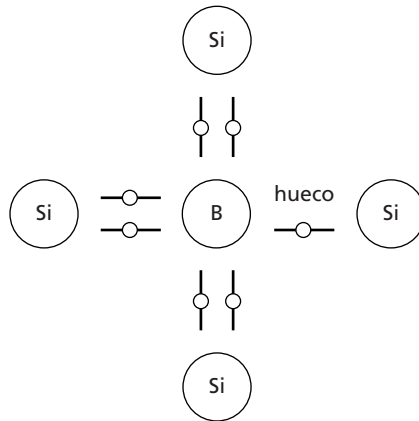


Figura 1.3. Introducción de una impureza aceptadora en la red del silicio (en este caso, un átomo de boro, B).

A los átomos que aportan electrones libres se les denomina impurezas donadoras. Los átomos que capturan electrones libres son llamados impurezas aceptadoras. Por tanto, y recapitulando el concepto, se define como **semiconductor intrínseco** aquel que carece de impurezas, y como **semiconductor extrínseco** aquel que tiene impurezas. Se llama semiconductor de tipo N al que contiene mayoritariamente impurezas donadoras, y de tipo P al que contiene impurezas aceptadoras. En un material tipo N, se cumple que $p < n_i < n$. En un material tipo P se cumple que $p > n_i > n$.

Como vemos, el semiconductor tipo N tiene un desequilibrio en el número de electrones libres, que es mayor que el de huecos. En un semiconductor tipo P, el desequilibrio se da a favor de los huecos. Si no hubiera este desequilibrio, la distribución de electrones libres y de huecos se podría considerar homogénea en el semiconductor. Esto provocaría que la carga neta en un volumen cualquiera del semiconductor fuera nula.

1.2.3 MOVILIDAD DE CARGAS

El concepto de movilidad está ligado a la capacidad de desplazamiento de los portadores dentro del material semiconductor sin recombinarse, es decir, sin que un electrón caiga en un hueco, por ejemplo. Desde el punto de vista del hueco moviéndose, se diría que es él quien captura un electrón.

Llamaremos μ_n a la movilidad de los electrones libres dentro de un material semiconductor, y μ_p a la movilidad de los electrones capturados por los átomos aceptadores (técnicamente, la movilidad de los huecos). Esta movilidad es función de la electroafinidad del átomo, ya que cuanto más capaz sea un átomo de capturar un electrón, más difícil será para el electrón avanzar cerca de él y moverse un trecho más. Así, se cumple la Ecuación 1.1.

$$\mu_n = 3\mu_p \quad (\text{Ec. 1.1})$$

Otro concepto ligado a la movilidad es la conductividad del material γ , relacionada con la resistencia R , la longitud L y la sección S del pedazo de material considerado, como indica la Ecuación 1.2,

$$R = \frac{1}{\sigma} \cdot \frac{L}{S} \quad (\text{Ec. 1.2})$$

y en el semiconductor, dicha conductividad puede definirse gracias a la Ecuación 1.3.

$$\sigma = n \cdot q \cdot \mu_n + p \cdot q \cdot \mu_p \quad (\text{Ec. 1.3})$$

1.3 LA UNIÓN PN

La base de la Electrónica Analógica es la estructura de una unión PN, es decir, dos materiales semiconductores extrínsecos de tipos diferentes, unidos. No se trata de fabricarlos por separado y luego unirlos, ya que hoy en día se difunden átomos de impurezas en zonas y profundidades controladas en las obleas del semiconductor. Lo que nos interesa es lo que ocurre en la misma zona de la unión, donde aparecen los efectos que usaremos en electrónica.

1.3.1 REGIÓN DE DEPLEXIÓN

Lo que ocurre en la unión queda resumido en diferentes figuras, que iremos explicando a continuación.

Inicialmente podemos imaginar una distribución de portadores homogénea en cada una de las dos zonas, separadamente, representándola como en la Figura 1.4, don-

de en función de la distancia “ l ” hasta el centro de la unión se representa de manera cualitativa la densidad de portadores n y p .

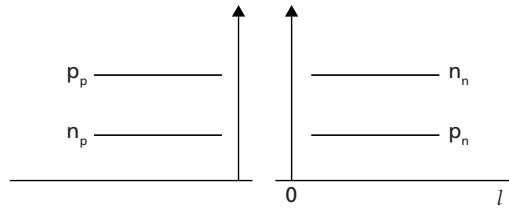


Figura 1.4. Densidad espacial de portadores en dos semiconductores de tipo P (izquierda) y N (derecha). Aún no se ha realizado la unión de ambas zonas.

Al formarse la unión, los electrones de la zona N están rodeados por electrones, con lo que tenderán a repelerse entre sí. Ello provoca un movimiento de difusión de cargas hacia la zona P. En ella, estos electrones tratan de distribuirse, pero acaban recombinándose con los huecos, mayoritarios. Visto desde la zona P, los huecos presentes en esta zona parecen repelerse como cargas positivas y entran en la zona N, donde hay tal cantidad de electrones que alguno acaba por recombinarse con ellos. En definitiva, se produce una zona intermedia, llamada **zona de carga espacial, zona de vaciamiento o región de depleción**, donde electrones y huecos se han recombinado y, por tanto, no existen portadores libres. La nueva distribución de portadores puede representarse cualitativamente como en la Figura 1.5, donde ya se ha referido el origen de la longitud “ l ” al punto de unión (la representación bidimensional hay que entenderla como una simplificación de la tridimensional, donde la unión es una superficie).

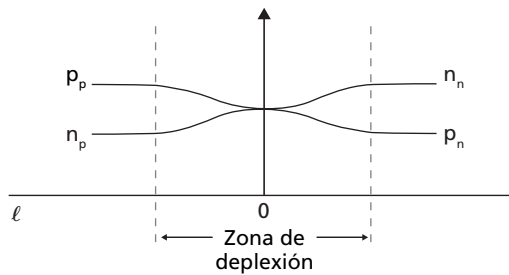


Figura 1.5. Densidad espacial de portadores en la unión de dos semiconductores de tipo P (izquierda) y N (derecha) después de realizarse la unión PN.

Podemos representar ahora lo que ocurre a nivel atómico. Sabiendo que no existen portadores libres en la zona de carga espacial, lo que ha ocurrido es que los portadores que han ingresado en la zona contraria de la unión se han recombinado con los mayoritarios de esa zona. En el lado P de la unión, los electrones que han llegado ocupan los huecos que ofrecían las impurezas aceptadoras. Dichos huecos simplemente eran lugares de la red en los que no existía un electrón, pero para el átomo de impureza, su estado era neutro. Cuando llega el electrón, el átomo ha quedado con una carga negativa de

más, se ha ionizado. El lado P de la unión, por tanto, se llena de iones negativos, tantos más cuanto más cerca de la unión. Razonando de manera análoga se comprueba que el lado N se llena de iones positivos. Esta situación queda reflejada en la representación de la Figura 1.6a).

Como aparecen iones a ambos lados de la unión, aparece un campo eléctrico en ella. El mayor campo eléctrico se produce en la zona de la unión, donde hay más iones, desvaneciéndose gradualmente hacia los extremos de la unión (Figura 1.6b). El campo eléctrico genera una diferencia de potencial, literalmente una barrera (Figura 1.6c). Dicha barrera deberá ser salvada por los portadores libres para pasar de un lado de la unión al otro. Añadir un potencial externo para salvar la barrera permite una conducción de portadores, y si es en dirección contraria incrementa la barrera e impide el paso de portadores. Es decir, este dispositivo permitirá el paso de corriente en un sentido, impidiéndolo en el sentido contrario. De este modo, es el primer dispositivo no lineal, esto es, con zonas de comportamiento diferente en función del potencial aplicado.

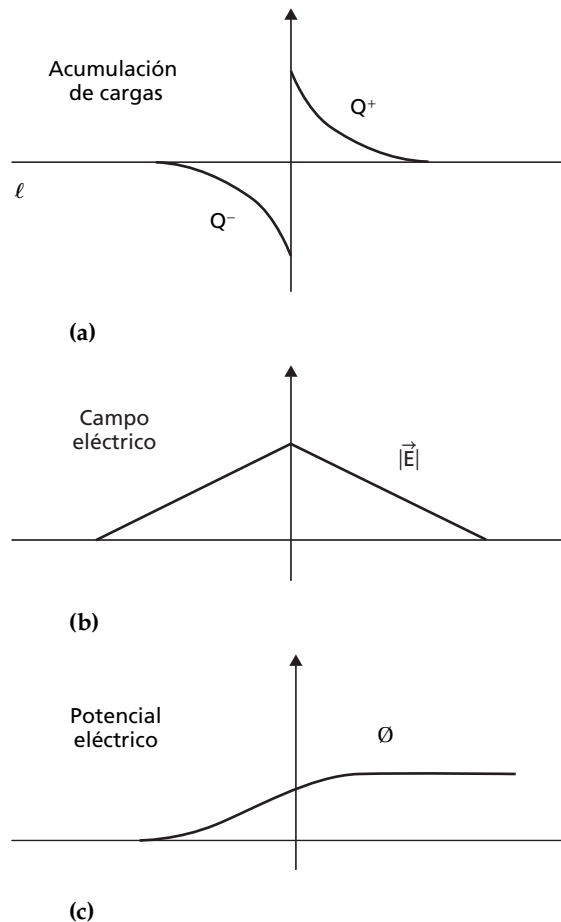


Figura 1.6. Distribución espacial de la acumulación de cargas a), el campo eléctrico b) y el potencial eléctrico c) en una unión PN.

1.3.2 POLARIZACIÓN DEL DIODO

El diodo es el dispositivo no lineal del que estamos hablando. Un diodo es un trozo de material semiconductor en el que se ha practicado una unión PN. Como hemos visto, es la zona de la unión PN la que provoca los efectos descritos. Esta zona es de unas pocas micras de espesor. Para fabricar un dispositivo discreto, de los que pueden comprarse en una tienda de electrónica, hay que añadir además un encapsulado y unos contactos. El encapsulado, que suele ser plástico, recubre al material y lo protege de las agresiones externas del ambiente. Los contactos son metálicos y permiten acoplar el dispositivo a un circuito mayor.

Como hemos visto, un diodo se reduce a una unión PN en cuanto a su estructura funcional, por lo que aparecerá siempre una barrera de potencial a salvar entre sus extremos. A dicha barrera la llamamos tensión de codo o de barrera, y la identificaremos en el resto del libro por V_p o V_o . La Figura 1.7 muestra la configuración habitual y el símbolo que se usará para describir el diodo en un circuito. A y K denotan las zonas P (al que llamaremos ánodo) y N (a la que llamaremos cátodo). Para que exista una corriente deberemos aplicar un potencial V_s externo a la unión, es decir, entre los terminales del diodo, que venza la barrera del potencial. Por lo descrito en el apartado anterior, dicho potencial deberá ser aplicado del ánodo al cátodo, siendo mayor en la zona P que en la N, y siendo mayor que la tensión de barrera, $V_s > V_F$.

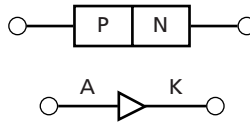


Figura 1.7. Estructura del diodo y símbolo usado, dibujados ambos en el mismo sentido.

Esto permite describir el conjunto de zonas de funcionamiento del diodo. Estas zonas serán diferentes en función del potencial aplicado. Se habla de polarización del diodo cuando le aplicamos un potencial eléctrico externo, como el de la Figura 1.8. Si $V_s < 0$ el potencial estará aplicado en el sentido de la barrera, incrementándola. No habrá ninguna corriente por el diodo. Se dice que el diodo – o la unión – está en un **estado de polarización inversa**. Por el contrario, si $V_s > 0$, podemos ir aumentando el potencial hasta vencer la barrera. En ese momento, los portadores podrán cruzar la unión con la energía suficiente, y continuar hasta cerrar el ciclo en la fuente. Existe corriente por el diodo. En ese caso se dice que el diodo se encuentra en **polarización directa**.

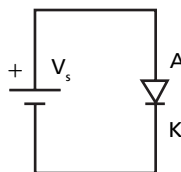


Figura 1.8. Potencial eléctrico externo aplicado a un diodo.

Se puede dar entonces una relación entre la corriente que pasa por el diodo y la tensión aplicada al mismo, que como vemos está lejos de ser lineal. En efecto, la Figura 1.9 (izquierda) muestra gráficamente esta relación. Es lo que llamaremos la **curva característica** del diodo. En general, daremos curvas características de cada dispositivo nuevo a medida que los vayamos introduciendo en esta exposición; y por curva característica siempre nos referiremos a una relación entre la corriente que atraviesa el dispositivo y la tensión aplicada en los extremos del mismo. Vemos que la corriente en el diodo tiene una respuesta exponencial creciente frente a la tensión y con mucha pendiente.

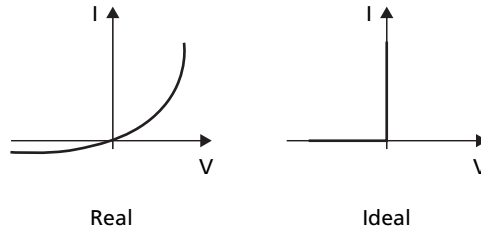


Figura 1.9. Curva característica de un diodo.
Izquierda: real. Derecha: aproximada a una ideal.

La ecuación de Shockley es el resultado de una derivación teórica, basada en la mecánica estadística aplicada a las partículas dentro del material, y describe este comportamiento exponencial (Ecuación 1.4):

$$I = I_s \left[\exp\left(\frac{V}{nV_T}\right) - 1 \right] \quad (\text{Ec. 1.4})$$

donde I es la corriente por el diodo, V la tensión entre sus extremos (literalmente, entre los extremos de la unión), I_s la corriente de saturación (del orden de pA), y siendo la llamada tensión térmica $V_T = \frac{kT}{q}$, en la cual k es la constante de Boltzmann, q es la carga del electrón, y T la temperatura de la unión. A temperatura ambiente, V_T , tensión térmica, es de unos 25.8 mV.

El modelo exponencial es difícil de tratar al operar algebraicamente, por lo que en muchas ocasiones se busca un modelo mucho más simple que se asemeje al recién descrito. Partiendo de la base de que el diodo es un dispositivo que deja pasar la corriente en un sentido y no la deja en otro, en ocasiones se usa un modelo de diodo ideal, como el que describe la Figura 1.9, derecha. Hay dos tramos: $V < 0$, tensiones negativas aplicadas en la unión, dando corrientes nulas, y $V > 0$, donde la corriente pasa sin problemas por el dispositivo, dependiendo sólo de los factores externos al diodo, los propios del circuito usado con él. Recordemos que tensiones positivas significan que son mayores en el ánodo, zona P, que en el cátodo, zona N.

Cabe mencionar otros dos efectos que se pueden producir en la unión cuando está en polarización inversa. Son la corriente de Zener y la de avalancha. En el **efecto zener**, una polarización inversa fuerte en la zona de depleción hace que se liberen los electrones de valencia de esa zona, aumentando el nivel de corriente de manera

muy rápida con la tensión aplicada. Este efecto puede conseguirse de forma reversible, y si es así, el diodo se denomina Zener. Sin embargo, si la corriente es excesiva puede provocar que los electrones arrancados sean fuertemente acelerados y al chocar con los átomos arranquen más electrones, que a su vez son acelerados por el potencial externo aplicado, chocando con otros electrones, etc. Este efecto dominó recibe el descriptivo nombre de **efecto avalancha**, y puede degradar de manera irreversible la unión. En los dispositivos no preparados específicamente para proporcionar el efecto Zener, es la causa más común de rotura. Por ese motivo deberemos cuidar la tensión máxima que podemos aplicar a un diodo para no estropearlo.

Si unimos todo ello en la curva característica del diodo, tendremos la más realista dada por la Figura 1.10. En tensiones negativas hay una corriente mínima de portadores, ya que a cualquier temperatura, como vimos, pueden crearse pares electrón-hueco. Si esos pares se producen en la zona de carga espacial, se ven inmersos en un campo eléctrico fuerte provocado por la tensión externa aplicada. Se moverán hacia sus zonas respectivas (electrones a N, huecos a P) y se producirá una pequeña corriente por la unión (del orden de nA como máximo). A tensiones suficientemente negativas se produce el efecto Zener o el efecto avalancha, para los cuales se necesita una corriente mínima. En la parte de tensiones positivas, o polarización directa, se aplica lo ya descrito en la ecuación de Shockley.

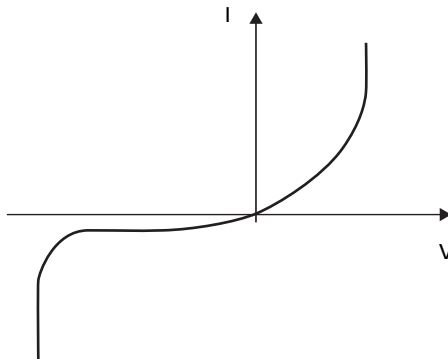


Figura 1.10. Curva característica de un diodo en todas sus zonas de funcionamiento.

1.3.3 MODELOS DE DIODOS

Los diodos son dispositivos muy útiles pero difíciles de analizar en circuitos debido a su comportamiento no lineal. Una exponencial en una ecuación en la que el resto de componentes ha provocado efectos lineales provocará ecuaciones trascendentes, de resolución sólo alcanzable mediante métodos gráficos y numéricos, de cómputo factible pero farragoso, en especial cuando se dan casos con varios diodos.

Por ello, la manera más prudente de atacar a los circuitos con diodos es utilizar modelos, que se aproximan al comportamiento real, dependiendo de las condiciones de trabajo del dispositivo. Serán, por tanto, representaciones lo más simples posible, con componentes lineales. Lo que se hará es utilizar el hecho de que cada tramo de

funcionamiento del diodo permite representarlo por un circuito equivalente, es decir, que tiene el mismo comportamiento circuital que el diodo en ese tramo.

Es necesario definir las condiciones válidas de trabajo de cada modelo para saber qué aproximaciones conviene tomar en cada caso. Además debemos tener en cuenta qué efectos reales se desprecian al utilizar los modelos.

Como hemos descrito ya, el modelo ideal es el más simple: si la tensión es positiva el diodo conduce; si es negativa, no. El modelo queda descrito, bien con la curva característica de la Figura 1.11, bien con la Ecuación 1.5.

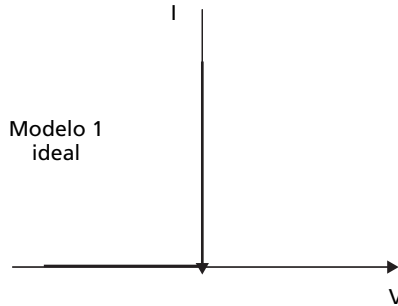


Figura 1.11. Modelo ideal de un diodo.

$$\left. \begin{aligned} V &= V_F = V_\gamma \text{ si } I \geq 0 \\ I &= 0 \text{ si } V < V_F \end{aligned} \right\} \quad \text{(Ec. 1.5)}$$

El siguiente paso es considerar que existe la tensión de codo V_F . En ese caso, simplemente movemos el punto en el que el diodo empieza a conducir, a la tensión de codo. El modelo quedará descrito con la Figura 1.12: el equivalente cuando el diodo conduzca será una caída de potencial entre sus extremos de justamente la tensión de barrera. La Ecuación 1.6 nos ayudará en los cálculos. Llamaremos a esta representación primera aproximación.

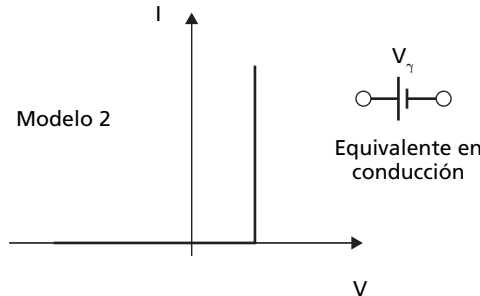


Figura 1.12. Modelo de un diodo: primera aproximación.

$$\left. \begin{aligned} V &= V_F && \text{si } I \geq 0 \\ I &= 0 && \text{si } V < V_F \end{aligned} \right\} \quad \text{(Ec. 1.6)}$$

La segunda aproximación consistirá en añadir una pequeña resistencia a esa caída de potencial (Figura 1.13). El motivo es que una relación lineal entre corriente y tensión es la que provoca una resistencia; y gráficamente, la curva característica real de un diodo (Figura 1.10) puede aproximar su tramo exponencial por una asíntota tangente, es decir, una recta en la representación I-V. Dicha línea tendrá una pendiente muy pronunciada, para asemejarse a la exponencial descrita anteriormente. Eso equivale a decir que la resistencia que la simula es muy pequeña. Se dará la descripción de comportamiento a través de la Ecuación 1.7.

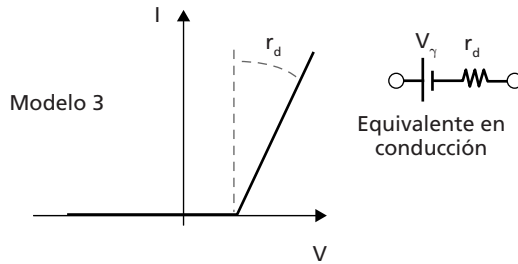


Figura 1.13. Modelo de un diodo: segunda aproximación.

$$\left. \begin{aligned} V &= I \cdot r_d + V_F && \text{si } I \geq 0 \\ I &= 0 && \text{si } 0 < V < V_F \end{aligned} \right\} \quad \text{(Ec. 1.7)}$$

Las últimas aproximaciones se refieren a la parte de polarización inversa. Por ejemplo, añadir el hecho de que tendremos una casi despreciable corriente inversa en tensiones negativas conforma el modelo descrito en la Figura 1.14 y la Ecuación 1.8. Si además añadimos la tensión zener, obtendríamos un modelo completo para la descripción de un diodo zener, en la Figura 1.15 y en la Ecuación 1.9.

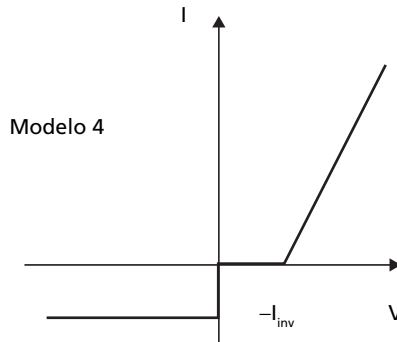


Figura 1.14. Modelo de un diodo: tercera aproximación.

$$\left. \begin{aligned} V &= I \cdot r_d + V_F & \text{si } I \geq 0 \\ I &= 0 & \text{si } 0 < V < V_F \\ I &= -I_{inv} & \end{aligned} \right\} \quad \text{(Ec. 1.8)}$$

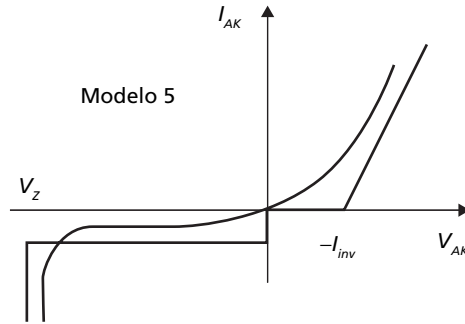


Figura 1.15. Modelo de un diodo: cuarta aproximación.

$$\left. \begin{aligned} V &= I \cdot r_d + V_F & \text{si } I \geq 0 \\ I &= 0 & \text{si } 0 < V < V_F \\ I &= -I_{inv} & \text{si } V_Z < V < 0 \\ V &= V_Z & \text{si } I < -I \end{aligned} \right\} \quad \text{(Ec. 1.9)}$$

TEMA

2

Tipos de diodos. Aplicaciones

2.1 INTRODUCCIÓN

Una vez estudiada la unión PN y su comportamiento, en este tema describiremos los diferentes tipos de diodos y algunos de los circuitos donde son usados. El diodo es el primer componente electrónico cuyo comportamiento es no lineal, es decir, responde de manera diferente dependiendo del intervalo de tensiones de entrada en que se encuentre. Debido a ello, el diodo es capaz de modificar sustancialmente la forma de las señales eléctricas, y este hecho es el que se aprovechará para desarrollar aplicaciones relacionadas con la modificación del carácter alterno de las mismas. La recombinación de pares de portadores también es aprovechable en efectos relacionados con la luz, como veremos a continuación.

2.2 TIPOS DE DIODOS



Figura 2.1. Representación de un diodo LED.

El primer diodo especial que vamos a estudiar es un **diodo emisor de luz, o LED**, acrónimo de *light emitting diode*. La representación es la de la Figura 2.1. Tienen la

capacidad de emitir luz de una determinada longitud de onda cuando están polarizados en directa y les atraviesa una corriente mínima. La luz se emite al producirse las recombinaciones de electrones y huecos en la unión, emitiendo fotones de energías tales que su longitud de onda asociada está dentro del intervalo adecuado (visible, infrarroj. ,etc.). La intensidad de luz emitida es proporcional a la corriente que atraviesa el dispositivo, por lo que se puede controlar una en función de la otra.

Los LED tienen numerosas aplicaciones: paneles luminosos, linternas, luces testigo, vómetros, efectos visuales, iluminación, etc. La Figura 2.2 nos intenta hacer reflexionar: ¿puede el lector encontrar un LED en su entorno mientras está leyendo este libro?

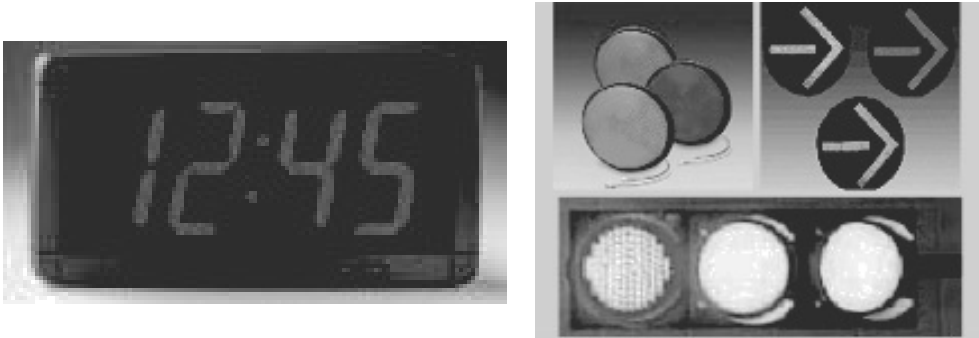


Figura 2.2. Algunas de las aplicaciones de los diodos LED: paneles de información, semáforos.

En la actualidad su utilización es cada vez más común debido a su bajo consumo, duración, y resistencia a las vibraciones y a los cambios de temperatura. Como la eficiencia de iluminación está aumentando a una gran velocidad, la actualidad nos indica que son la alternativa de iluminación frente a las luminarias tradicionales y modernas (lámparas incandescentes y halógenas, fluorescentes, y otras de descarga en gas).

El siguiente diodo que estudiaremos es el **Zener**, ya avanzado en el tema anterior. Presentamos su símbolo en la Figura 2.3. Este diodo se diseñó con el fin de que trabaje preferentemente en la zona Zener, sin romper la unión. Admite, pues, corriente en inversa manteniendo prácticamente constante la tensión (tensión Zener); es decir, grandes variaciones de corriente inversa se corresponden con variaciones despreciables de tensión en dicha zona. Necesita una corriente inversa mínima para garantizar su ubicación en esta zona, lo cual habrá de tenerse en cuenta cuando se diseñe el circuito en el que vaya a trabajar.

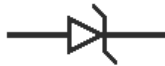


Figura 2.3. Símbolo usado para el diodo Zener.

Suele utilizarse en fuentes estabilizadas de tensión. En ellas se proporciona una tensión de referencia que no varíe con la corriente (siendo necesario superar una corriente mínima). Por el mismo funcionamiento del diodo Zener, se le coloca en paralelo con la salida, de modo que reciba la corriente sobrante que no requiera la carga, y estabilice la tensión de salida a su tensión Zener. La Figura 2.4 representa esa situación, siendo R_2 la carga que representa el circuito al que se quiere suministrar una tensión constante,

dada por la de Zener de diodo. Así, si el Zener conduce en zona Zener, $V_{R_2} = V_Z$ a pesar de las posibles variaciones de V_e y R_2 .

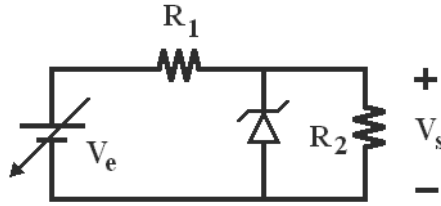


Figura 2.4. Zener aplicado para establecer una tensión de referencia.

Los **fotodiodos** son otros diodos especiales. En ellos, lo que se utiliza es un efecto inverso al de un LED: si un fotón de la energía adecuada entra en la unión, puede transferir su energía a un electrón de la red para crear un par electrón-hueco. Para aumentar las probabilidades de que eso ocurra se utiliza la unión en inversa, ya que aumenta la zona de carga espacial. La corriente inversa que se crea de esta manera es mayor que la habitual, y puede utilizarse fácilmente. La representación es la de la Figura 2.5.



Figura 2.5. Símbolo utilizado para representar un fotodiodo.

Son ejemplos de aplicación de estos fotodiodos los utilizados en sensores de proximidad, en la detección de niveles de luz para activar el alumbrado público, etc.

2.3 ANÁLISIS DE CIRCUITOS CON DIODOS

El análisis de circuitos con diodos tiene cierta complejidad, derivada de su no linealidad. Cada vez que intentemos analizar un circuito, deberemos ver a cada diodo como uno de dos posibles circuitos equivalentes, además dependiendo de la tensión aplicada en sus extremos. Típicamente observaremos al menos dos estados por diodo, que llamaremos, por simplificar, ON y OFF, y que corresponden respectivamente a una polarización directa y una inversa.

Inicialmente si hay N diodos diferentes en un circuito, serán 2^N los estados topológicos a analizar, de los que sólo uno es el correcto para una excitación de tensión y corriente dadas. Si se tiene experiencia, muchos de ellos son descartados desde el primer momento. Se recomienda al lector entrenar con el capítulo de problemas de diodos de este libro.

Como se observará en los ejemplos resueltos, el procedimiento es siempre el mismo: analizar para cada fuente por separado (aplicando el principio de superposición) la posición de los diodos y detectar:

- Estados imposibles: porque ninguna fuente los genera.
- Estados seguros: porque todas las fuentes los generan.

Un ejemplo rápido: en el caso de tener varios diodos ideales en cátodo común, es decir, unidos por los cátodos (Figura 2.6):

- Si $V_K > V_{A_i} \forall i / 0 \leq i \leq N$
entonces todos los diodos están cortados.
- Si $\exists i / \cdot V_{A_i} > V_{A_j} \forall j \neq i$ y $V_{A_i} > V_K$
entonces D_i conduce mientras que los demás
están cortados.

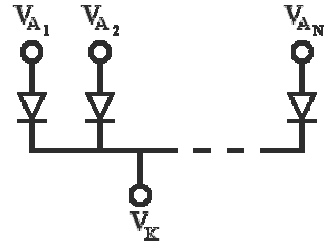


Figura 2.6. Un circuito con diodos en cátodo común.

2.4 CIRCUITOS DE APLICACIÓN DE DIODOS

Los circuitos más comunes realizados con diodos son los rectificadores, los recortadores y los estabilizadores de tensión. En todos los casos, el efecto selectivo en la conducción de la unión PN sirve al propósito de alterar la forma de onda de una señal, de tal manera que se convierta en sólo positiva, en una señal que no supere un valor determinado o en una señal que siempre tenga un valor de tensión establecido, sin importar la corriente entrante. Pasemos a estudiarlos.

2.4.1 RECTIFICADORES

Un rectificador es el circuito que transforma una señal alterna, por encima y debajo de la señal de referencia, en una señal unipolar, por ejemplo, solamente positiva. Es un circuito necesario en todas las fuentes de señal continua, y podemos encontrarlos uno en un cargador de teléfono móvil, por ejemplo.

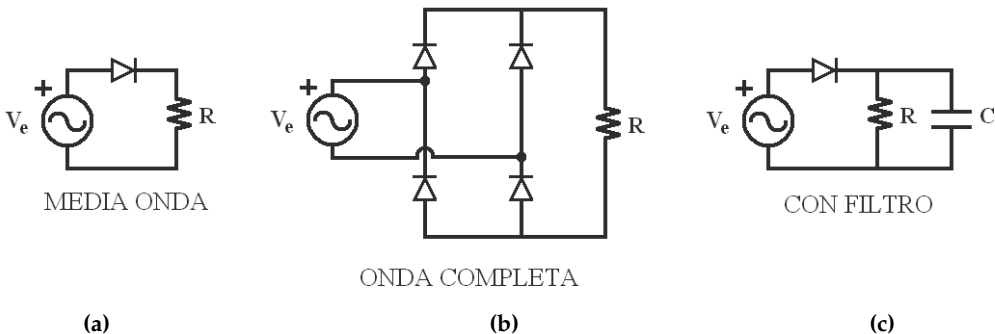


Figura 2.7. Tres esquemas de un rectificador.
a) De media onda. b) De onda completa. c) Con filtro.

La aplicación más común consiste en obtener tensión continua a partir de la alterna (rectificador con filtrado por condensador). Se estudiarán en los problemas algunos ejemplos típicos. Veamos algunas formas de onda:

El **rectificador de media onda** sólo deja pasar los semiciclos positivos de señal (Figura 2.7a). En efecto, si la señal de entrada es positiva y mayor que V_F , el diodo conduce y la salida (tomada en los extremos de la resistencia R , forma habitual de simular cualquier carga a la salida de un circuito) es igual que la entrada, salvo por la caída de tensión en el diodo, V_F . La Figura 2.8 muestra la señal de salida, si la de entrada resultaba ser una sinusoidal, para el caso ideal de $V_F = 0$. Puede apreciarse que el tiempo de conducción del diodo es la mitad del periodo.

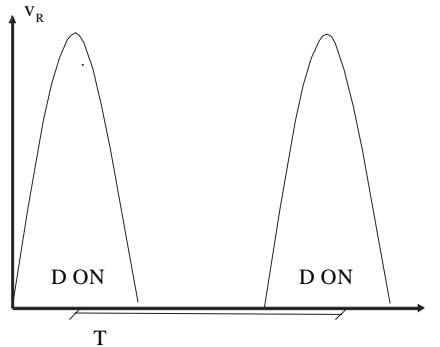


Figura 2.8. Tensión en la carga de salida en un rectificador de media onda (Figura 2.7a). T es el periodo de la señal de entrada, sinusoidal completa (no mostrada).

El **rectificador de onda completa**, a su vez, convierte en positivos los ciclos negativos (Figura 2.7b). Para visualizar el comportamiento, debe notarse que los diodos conducen de dos en dos en semiciclos positivos una pareja, en negativos otra. Sin embargo, la corriente por la carga R tiene siempre el mismo sentido. Al estar atravesada siempre por corrientes que van de arriba hacia abajo en el circuito, las tensiones serán siempre positivas (Figura 2.9). Se observa que la salida es una señal de periodo mitad, o frecuencia doble, que la entrada. En cada periodo de la señal de salida conduce una pareja distinta de diodos.

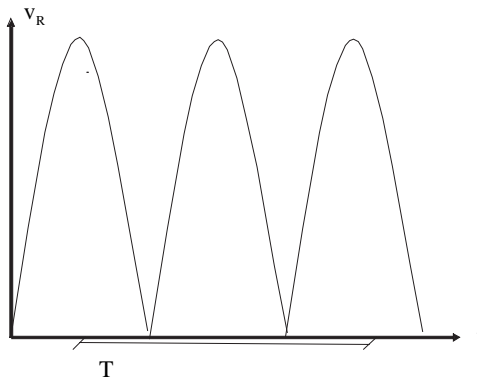


Figura 2.9. Tensión en la carga de salida en un rectificador de onda completa (Figura 2.7b). T es el periodo de la señal de entrada, sinusoidal completa (no mostrada).

Añadir un filtro, esto es, un condensador en paralelo con la carga (Figura 2.7c), convierte en prácticamente continua la señal de salida, salvo por un rizado que será tanto menor cuanto mayor sea la constante de descarga del condensador (R·C). En efecto, tras el primer semiciclo, el condensador estará cargado, y sólo puede descargarse a través de la resistencia R. Sin embargo, a medida que la tensión de entrada baja, el diodo tendrá en su ánodo dicha tensión y en el cátodo la del condensador, que es mayor. El diodo se corta, quedando como circuito abierto, y el condensador se va descargando por la resistencia R, con su ritmo de descarga normal (Ecuación 2.1):

$$V = V_p \left(1 - e^{-t/RC} \right) \tag{Ec. 2.1}$$

siendo V_p la tensión de pico o máxima de la salida. Al cabo de un tiempo t_0 , la tensión en el condensador se encontrará con la de entrada, y el diodo volverá a conducir, incrementando la salida al ritmo de la entrada. Cuando llegue al máximo, comenzará un nuevo ciclo como el descrito. Esto está reflejado en la Figura 2.10.

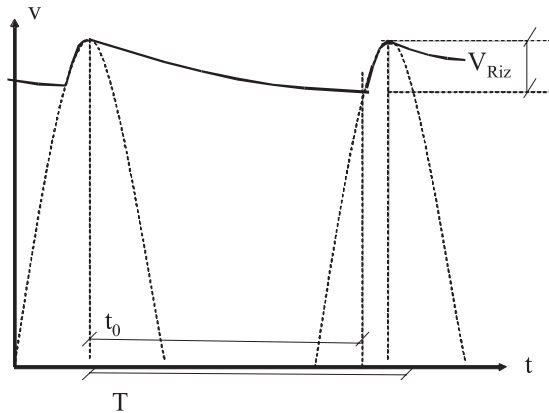


Figura 2.10. Tensión en la carga de salida (trazo grueso) en un rectificador de media onda con filtro (Figura 2.7c). T es el periodo de la señal de entrada, sinusoidal completa (no mostrada).

Se observa que la salida se parece un poco más a una señal continua, salvo por el hecho de que existe una variación desde el valor de pico a un mínimo. Llamamos **tensión de rizado** al valor de esa variación. Obsérvese que el diodo sólo conduce en el intervalo $T \ll t_0$. Como puede apreciarse, t_0 es un valor prácticamente igual al del periodo T. Por otro lado, imaginemos que la descarga del condensador es muy lenta, mucho más que el periodo. Es decir, RC, la constante de tiempo de descarga, es mucho mayor que T. En ese caso podemos hacer el siguiente desarrollo basado en la serie de Taylor (Ec. 2.2).

$$\begin{aligned}
 V_{Riz} &= V_p - V_p \left(1 - e^{-T/RC} \right) \cong V_p - V_p + V_p \frac{T}{RC} - V_p \left(\frac{T}{RC} \right)^3 - \dots \\
 \Rightarrow V_{Riz} &\cong \frac{V_p T}{RC}
 \end{aligned} \tag{Ec. 2.2}$$

El valor del rizado en un rectificador de onda completa es la mitad del descrito, debido a la linealidad aplicada en el caso anterior.

2.4.2 LIMITADORES

Los circuitos limitadores utilizan la conducción o no de un diodo a fin de permitir acotar la tensión en una zona del circuito, transformando y recortando los límites de las señales. Puede servir, por ejemplo, para establecer una tensión mínima de salida (Figura 2.11) o como generador de ondas prácticamente cuadradas (Figura 2.12). Para analizar ambos casos, tomados con diodos ideales, basta con plantearse en qué tensiones de entrada conduce cada diodo. Llamaremos **función de transferencia** a la representación de la salida en función de la entrada. En el caso de la Figura 2.11, el diodo conduce si en v_e cae una tensión V_F . Si el diodo conduce, la salida y la entrada son iguales. En el caso de la Figura 2.12, cada diodo conduce cuando en la entrada caen las tensiones de las baterías que tienen conectadas en la misma rama en que se encuentran.

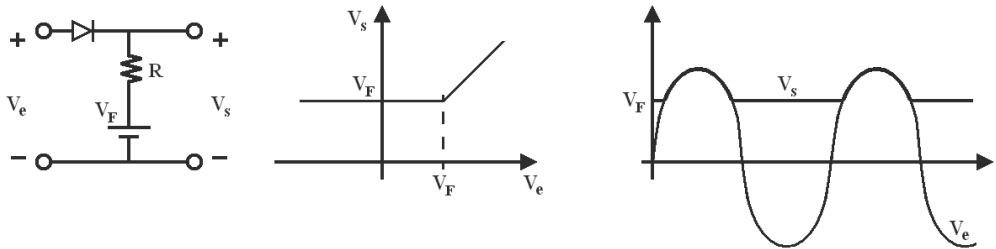


Figura 2.11. Circuito recortador, función de transferencia y representación temporal de entrada y salida.

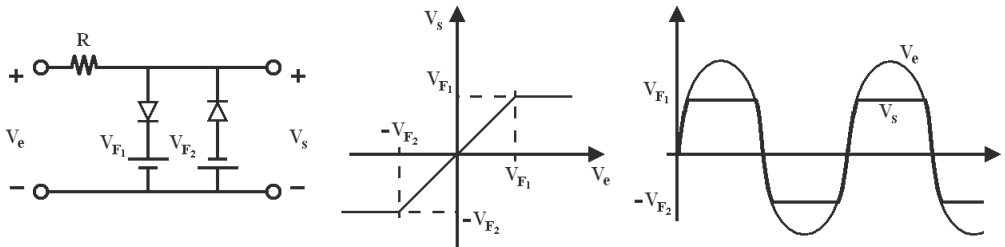


Figura 2.12. Segundo ejemplo de circuito recortador, función de transferencia y representación temporal de entrada y salida.

2.4.3 ESTABILIZADORES DE TENSIÓN

Tratando de conseguir tensiones lo más estables posibles frente a las variaciones de la señal de red, se utilizan para obtener una tensión fija muy estable en cuanto a las variaciones de demanda de potencia por parte de la carga (representada por R_2 en la Figura 2.13) o las variaciones en la tensión de entrada (v_e). Los diodos que permiten captar corriente sin

variar apenas la tensión son los Zener, de ahí su uso. Cuando el diodo Zener conduzca, la tensión de salida mantendrá constante su valor en su tensión Zener. Se darán más detalles en el Tema 18.

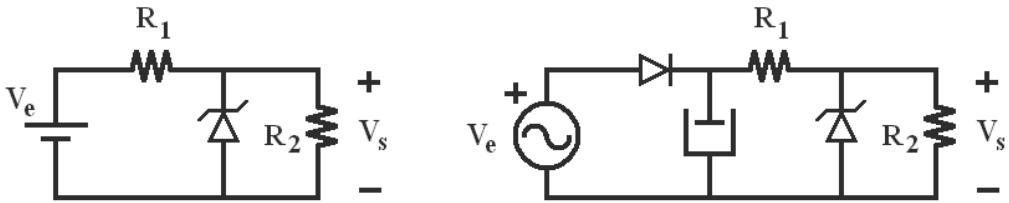


Figura 2.13. Dos ejemplos de circuitos estabilizadores de la tensión de salida V_s .

TEMA

3



El transistor bipolar

3.1 INTRODUCCIÓN

El componente electrónico más sencillo es el diodo, basado en la unión de dos materiales semiconductores distintos, P y N. Realmente es la unión la responsable de su comportamiento. Una vez estudiado el diodo en los temas anteriores, pasamos a describir componentes más complejos. Con este tema inauguramos el bloque en el que estudiaremos el funcionamiento de los transistores con el transistor bipolar, o dispositivo basado en dos uniones PN enfrentadas.

La amplificación electrónica de señales está basada fundamentalmente en los transistores, gracias a algunas de sus propiedades, que describiremos en este tema y en el Tema 4. Existen dos tipos básicos de transistores:

- Los transistores bipolares de unión, también llamados BJT por sus siglas en inglés (*bipolar junction transistor*). Su funcionamiento se basa en amplificar una señal de corriente. Los describiremos en el presente tema.
- Los transistores de efecto de campo, o FET (*field effect transistor*), que se estudiarán en el Tema 4. Su funcionamiento se basa en la amplificación de una señal de tensión.

Entremos a describir las características de un BJT.

3.2 FUNDAMENTOS DEL TRANSISTOR BIPOLAR (BJT: BIPOLAR JUNCTION TRANSISTOR)

3.2.1 ESTRUCTURA FÍSICA.

PRINCIPIO DE FUNCIONAMIENTO

Un transistor (contracción de *trans-resistor*) es un dispositivo con tres terminales, conectados cada uno de ellos a tres zonas. Existen dos tipos de BJT: NPN y PNP. Los nombres son correlativos con las zonas presentes. Así, en un transistor NPN tenemos una zona P entre dos zonas N. En un PNP, hay una zona N entre dos zonas P. Como puede deducirse, existen dos uniones PN en el transistor.

La Figura 3.1 representa esquemáticamente un transistor. A la izquierda aparece el esquema circuital que se usará en un NPN. Se pueden observar las corrientes que aparecerán en el modo de funcionamiento más común del transistor. Esquemáticamente se representan uniones y terminales a su derecha. El dispositivo PNP aparece en la parte derecha de la Figura, en los mismos términos.

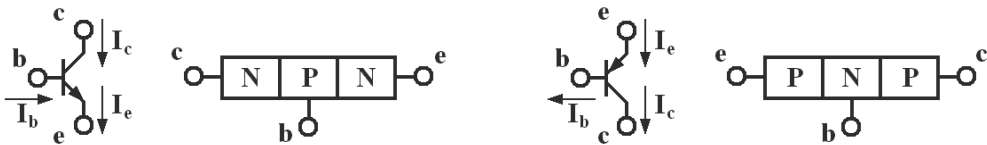


Figura 3.1. Representación de un transistor bipolar NPN (izquierda) y PNP (derecha).

Las tres zonas reciben los nombres de emisor, base y colector. La base está intercalada entre las otras dos zonas. Tenemos dos uniones: entre base y emisor y entre base y colector. En la realidad, las bases son muy estrechas, en comparación con las otras zonas. Lo que se utiliza en un transistor es el control de la corriente de portadores mayoritarios que viaja de emisor a colector, por parte de la base. En un NPN, el emisor y el colector son sendas zonas N, y la base es P. Un emisor N envía portadores (electrones) a la zona N del colector, pasando inevitablemente a través de la zona de la base (P). Cuando se cruzan, algunos portadores pueden recombinarse (con los huecos de la zona P). Esa recombinación dependerá de las condiciones en que se encuentre la base. El control de dichas condiciones, mediante la polarización de la unión base-emisor, permite controlar la corriente de colector. En eso consiste el efecto transistor.

Con las dos uniones en polarización inversa, como vimos en la unión PN, no existe apenas corriente cruzando por ellas. Si ninguna de las uniones está conduciendo, eso significa que no existe ninguna corriente por la base, y por consiguiente el transistor no se ve atravesado por ninguna corriente. En efecto, por su construcción, toda corriente que cruce el transistor de colector a emisor debe pasar por la base. Se dice que el transistor se encuentra en **zona de corte**. Si ponemos la unión base-emisor en polarización directa, estando aún en inversa la unión base-colector, una considerable corriente surgirá de ella. En concreto, una considerable cantidad de portadores saldrán del emisor hacia la base. Como consecuencia de esa gran cantidad, sólo algunos de los portadores se recombinarán en la zona de la base, que además es muy estrecha. Acelerados por el campo eléctrico creado por el potencial, los portadores cruzarán hasta el colector,

donde podrán continuar por el circuito externo. Esta zona de funcionamiento se llama **zona activa**.

Con la corriente de base, que determinará los portadores recombinados en ella, podremos controlar la corriente de colector. Eso ocurrirá hasta que la unión base-colector también se ponga en directa. En ese caso, estaremos en **zona de saturación**, una zona en la cual la corriente por el colector ya no va a superar el valor alcanzado, por más que variemos las condiciones de corriente en la base, o bien, la tensión de la unión base-emisor.

El transistor tiene tres terminales, y como vemos las corrientes siguen un principio lógico: las que entren por unos, salen por otros. Por ese motivo, y en todas las zonas, se habrá de cumplir la Ecuación 3.1, válida en NPN y PNP:

$$I_E = I_B + I_C \quad (\text{Ec. 3.1})$$

Se demuestra que, con las condiciones adecuadas, en la zona activa se alcanzan zonas de trabajo lineal, de tal forma que la corriente de colector es proporcional a la de base, con una constante de proporcionalidad, ι , que es una característica de fabricación del transistor. ι suele tener valores elevados, entre 50 y 500, dependiendo del transistor. Así, la ecuación que rige el comportamiento en zona activa será la Ecuación 3.2:

$$I_C = \beta I_B \text{ considerando } \iota = \text{cte.} \quad (\text{Ec. 3.2})$$

Uniendo las Ecuaciones 3.1 y 3.2 podemos demostrar que la corriente de colector en zona activa es muy parecida a la del emisor. En efecto, en la Ecuación 3.3, $\frac{\beta+1}{\beta}$ es un valor próximo a 1, por el elevado valor de ι :

$$I_E = I_B + \beta I_B = (\beta+1) \cdot I_B \Rightarrow \frac{I_E}{I_C} = \frac{\beta+1}{\beta} \quad (\text{Ec. 3.3})$$

3.2.2 CURVAS CARACTERÍSTICAS DE TRANSISTORES BIPOLARES

Para establecer los valores críticos de tensiones y corrientes que diferencian las zonas de funcionamiento del transistor bipolar estudiaremos un ejemplo ideal. En la Figura 3.2a) aparece un circuito en el que un transistor NPN se integra en un circuito para ser **polarizado**, es decir, llevarle a unas determinadas tensiones y corrientes. En la Figura 3.2b) aparece la curva característica de entrada (la establecida entre base y emisor en este caso) que, como era de esperar, es la de una unión PN (equivalente a un diodo). En la Figura 3.2c) se aprecia la familia de curvas características de salida, seleccionables a través de la corriente de base escogida anteriormente. A medida que la corriente de base crece, la curva de salida alcanza mayores corrientes de colector. Nótese que la característica de salida consiste en una representación de la corriente de colector en función de la tensión colector-emisor. Dicha tensión no es la establecida en ninguna unión, pues entre colector y emisor está siempre la base. Sin embargo, es una tensión aplicada entre los dos terminales extremos del dispositivo.

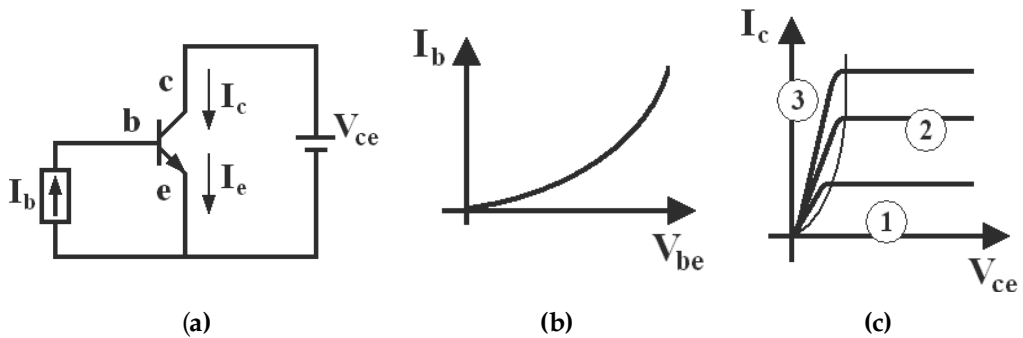


Figura 3.2. a) BJT NPN en un circuito que lo polariza. b) Curva característica de entrada. c) Familia de curvas características de salida.

En esta última familia de curvas se aprecia que hay tres zonas diferenciadas, marcadas con números del 1 al 3. La zona marcada con 1 es la de corte, en la que la corriente por la base es nula, y la de colector también. A medida que la corriente de base crece, entramos en la zona 2, la zona activa. Lo más relevante en esta zona es que la corriente de colector prácticamente no depende de la tensión de caída entre los terminales extremos de colector y emisor. Es en esta zona donde puede definirse la proporcionalidad entre corriente de colector y corriente de base. En cuanto a la zona 3, la de saturación, observamos que la corriente de colector crece con la tensión colector emisor, hasta llegar al tope dado por $I_c = I_b$. En general, la zona activa debe cumplir que $V_{BE} = V_{\beta'}$ y la zona de saturación llega aproximadamente a un límite de V_{CE} entre 0.1V y 0.2 V. Tomaremos habitualmente este último por defecto en la resolución de problemas prácticos.

En el caso de trabajar con un transistor PNP, dado que las zonas y las uniones cambian, las polaridades son las contrarias. Sin embargo, todo lo dicho sirve para este caso, respetando los signos adecuados. Así, las curvas anteriores son válidas siempre que se use V_{EB} en vez de $V_{BE'}$, ya que para polarizar en directa la unión base-emisor, NP, debe haber más tensión en el emisor que en la base. Correlativamente, las características de salida se definen en función de la tensión entre emisor y colector, V_{EC} . Ténganse presentes las direcciones de las corrientes de la Figura 3.1, válidas en zona activa.

3.3 POLARIZACIÓN DEL TRANSISTOR BIPOLAR

Una vez estudiadas las curvas características del transistor bipolar, pasamos a establecer los circuitos utilizados para colocarle en un determinado punto de trabajo. Por punto de trabajo se entiende un valor concreto de I_b , I_c y V_{CE} ; es decir, unas coordenadas concretas dentro de las curvas características. Cuando hablemos de *polarizar el transistor* entenderemos ubicar el transistor en ese punto de trabajo. El punto de trabajo a veces se distingue del resto con un subíndice Q. Así, diremos que polarizaremos el transistor en un punto de trabajo (I_{CQ} , V_{CEQ}), añadiendo a veces I_{BQ} .

El interés del ingeniero al diseñar un circuito con transistores puede ser llevar al transistor a un punto Q dentro de una cualquiera de las tres zonas. Si logra conmutarlo desde la zona de corte a la de saturación, alternativamente, estará utilizando el transistor para dejar pasar corriente, y no para tener una caída de V_{CE} mínima y máxima. Este comportamiento todo-nada es típico de la electrónica digital. Si lo ubica en zona activa, su interés radica en utilizar la aproximación lineal implícita en esa zona entre la corriente de base y la de colector, siendo ésta mucho mayor que aquélla. Este segundo planteamiento es la base de la electrónica analógica, de cara a amplificar señales.

En este apartado aprenderemos a diseñar la polarización del transistor en el punto de trabajo deseado.

3.3.1 RECTAS DE CARGA. PUNTO DE TRABAJO

Empezaremos considerando un ejemplo de circuito formado por dos mallas, una conectada a la base y al emisor de un transistor NPN, otra conectada del colector al emisor. A la primera la llamaremos **mallla de la base** y a la segunda **mallla del colector** (véase la Figura 3.3).

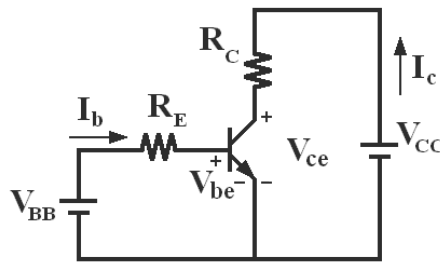


Figura 3.3. Circuito básico de polarización de un transistor BJT NPN.

Analizaremos primero la mallla de la base: la unión base-emisor se comporta físicamente como se ha estudiado en los temas anteriores. Por este motivo, la relación entre I_B y V_{BE} será exponencial, como la curva discontinua de la Figura 3.4. Por su parte, el transistor también está inmerso en el circuito, y no habiendo sumideros de corriente, tiene que cumplir las ecuaciones de Kirchoff.

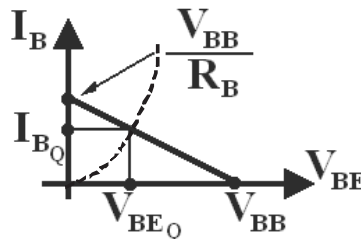


Figura 3.4. Curva característica del transistor y recta de carga del circuito de la Figura 3.3.

Así, deberá cumplirse la Ecuación 3.4, que indica la relación en la malla de la base para *cualquier* dispositivo que se conecte igual que el transistor en esa malla. Esta ecuación de I_B en función de V_{BE} es la de una recta. Como sirve para cualquier componente que esté conectado así, se denomina **recta de carga** de dicho componente:

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} \tag{Ec. 3.4}$$

Técnicamente sería factible resolver ahora el punto de polarización estudiando gráficamente dónde se cruzan las dos curvas que debe cumplir el transistor, la exponencial de la Figura 3.4 y la recta de la Ecuación 3.4. Pero es una tarea laboriosa de llevar a cabo cada vez que haya que hacer un cálculo para un transistor. También puede hacerse un cálculo numérico, pero resolver un sistema formado por una ecuación exponencial y una ecuación lineal puede implicar la presencia de una ecuación trascendente de resolución sólo numérica, reto factible de realizar mediante ordenadores. Es posible calcular de forma rápida y suficientemente precisa el punto de trabajo empleando los modelos de uniones PN presentados en el Tema 1, que son aproximaciones razonables para la exponencial. Por ejemplo, es sencillo obtener I_{BQ} usando el modelo $V_{BEQ} = V_F$.

Analizamos ahora la malla del colector. Para ello tendremos en cuenta las curvas características de salida del transistor, las de I_C en función de V_{CE} . Cada una de ellas está asociada biunívocamente a una corriente de base I_{BQ} ; es decir, que la curva característica de salida en la que operará el transistor está asociada a la corriente de base I_{BQ} definida en la malla de entrada (véase la Figura 3.5). De una manera análoga, puede establecerse una recta de carga para el transistor en la malla de colector de este circuito. La llamada **recta de carga de salida** tendrá la forma de la Figura 3.5 y la expresión de la Ecuación 3.5.

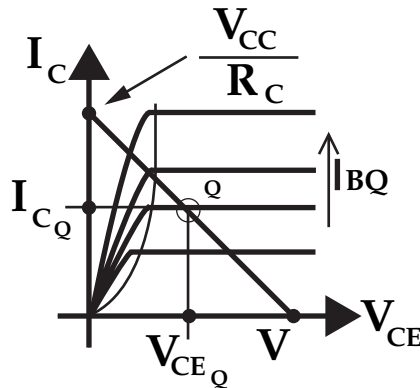


Figura 3.5. Curva característica de salida del transistor y recta de carga de salida del circuito de la Figura 3.3.

$$V_{cc} = I_c R_c + V_{CE}; \text{ despejando, } I_c = \frac{V_{CC} - V_{CE}}{R_C} \tag{Ec. 3.5}$$

Si estamos en zona activa, además debe cumplirse la Ecuación 3.2, $I_{CQ} = \beta I_{BQ}$, con lo que la recta de carga permitirá obtener también V_{CEQ} sustituyendo el valor de I_{CQ} . Hemos hallado el punto de polarización. En activa, nos referiremos frecuentemente a él como $V_{BE\ ON}$, $V_{CE\ ON}$, $I_{C\ ON}$.

En la práctica, cuando planteemos un análisis de un circuito con un transistor BJT, realizaremos una reducción al absurdo, según el esquema de la Figura 3.6. El caso simple de analizar, como hemos comprobado, es el que mantiene al transistor en zona activa. Supondremos inicialmente este caso, analizaremos el circuito como hemos hecho en este apartado, y no habremos terminado hasta que comprobemos que la suposición inicial era correcta. Si no lo es (porque la unión base-colector no esté en inversa, o porque la tensión de colector a emisor no sea superior a la de saturación) debemos desechar dicha suposición inicial. Lo siguiente será suponer que el transistor está polarizado en saturación. Si esta suposición fallara, sólo puede ser porque está en corte.

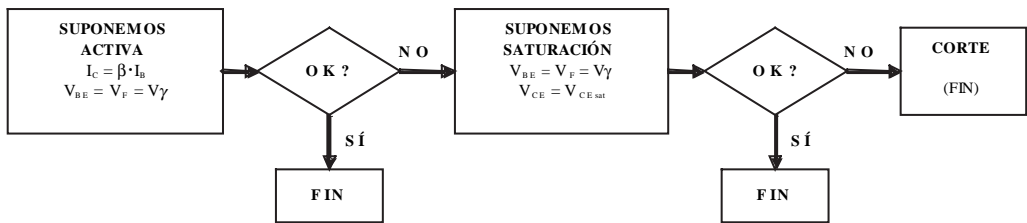


Figura 3.6. Procedimiento de análisis del punto de polarización de un transistor BJT NPN.

En un transistor PNP, el análisis es equivalente al realizado, manteniendo los signos correctos en las tensiones implicadas: V_{EB} , V_{EC} .

3.3.2 CIRCUITOS DE POLARIZACIÓN

Hasta ahora hemos conseguido describir cómo se realiza un análisis de un circuito cualquiera con un transistor bipolar. Sin embargo, en la práctica se utilizan habitualmente dos configuraciones básicas para conseguir polarizar el transistor en el punto que nos interesa. Se trata de los circuitos de polarización fija y autopolarizado, respectivamente, que contienen la primera realimentación que veremos en este libro. Los estudiaremos a continuación.

Polarización fija

La primera configuración que veremos es la de polarización fija. Quizás su topología más simple sea la de la Figura 3.7, reemplazando en este caso un transistor NPN. Consta de dos mallas, una para polarizar la base y otra para el colector. Sin embargo, el rasgo fundamental que distingue a este circuito de otros es el hecho de que el emisor se conecta a la referencia; es decir, no se conecta una resistencia de emisor R_E (entre el emisor y masa), o bien su valor es despreciable en el comportamiento del circuito.

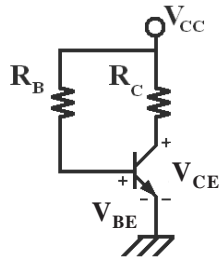


Figura 3.7. Un circuito de polarización fija de un transistor BJT NPN.

La malla de entrada o de la base establece una corriente de base fija que gobierna el comportamiento del BJT. La clave estará en la elección correcta del valor de R_B . Si R_B tiene un valor demasiado elevado, no habrá suficiente corriente por la base, I_B , y el BJT estará en corte.

Analicemos el circuito. Como acabamos de precisar en la Figura 3.6, partiremos suponiendo que estamos trabajando en zona activa; por lo tanto: $I_C = \beta \cdot I_B$; $V_{BE} = V_F = V_o = 0.7 \text{ V}$ aproximadamente (deberá verificarse en cada caso en las hojas de características del transistor). De las leyes de Kirchoff sobre las tensiones en cada malla obtenemos las Ecuaciones 3.6:

$$I_{BQ} = \frac{V_{CC} - V_{BE}}{R_B} \quad ; \quad V_{CEQ} = V_{CC} - \beta \cdot I_{BQ} R_C \quad \text{(Ecs. 3.6)}$$

Se aprecia que la corriente de base queda perfectamente definida con la tensión de alimentación y la resistencia R_B , ya que $V_{BE} = V_F = V_o$ es una característica del transistor. En tanto el transistor esté en zona activa, ello define directamente la corriente de colector. Es decir, R_B es suficiente para establecer el punto de polarización.

Por otro lado, si la tensión $V_{CEQ} \leftarrow V_{CEsat} + 0.2\text{V}$ se llega al estado de saturación. Por lo tanto, la mayor corriente I_C que se puede esperar del circuito sin que se sature se da para la tensión $V_{CEQ} = V_{CEsat}$ y viene dada por la expresión de la Ecuación 3.7:

$$I_{CQ\text{máx}} = \frac{V_{CC} - V_{CEsat}}{R_C} \quad \text{(Ec. 3.7)}$$

El único problema que se puede generar en este circuito es que si las circunstancias externas al mismo, como la temperatura o el envejecimiento, provocan variaciones en los parámetros del transistor, en especial en β , nada impedirá que el punto de polarización varíe (observe en qué medida se modificaría el valor aplicando la Ecuación 3.6 ante una variación de β). Esto motiva el desarrollo del circuito autopolarizado que veremos a continuación.

Autopolarizado

El circuito autopolarizado se muestra en la Figura 3.8. La malla de entrada fija una tensión en la base que polariza el resto del circuito, la característica relevante es que también se utiliza una resistencia en el emisor de un valor significativo.

Es muy habitual, tanto en el circuito anterior como en éste, usar una malla completa en la base como la mostrada en la Figura 3.8a). Puede transformarse la malla de entrada en el equivalente Thevenin, pasando al circuito de la Figura 3.8b). Para obtener los

valores del equivalente Thevenin utilizamos las Ecuaciones 3.8, siendo respectivamente la tensión de Thevenin la del divisor resistivo planteado en la base, la resistencia de Thevenin el paralelo de las dos resistencias de la base, y la corriente por la base finalmente deducible a partir del circuito (b):

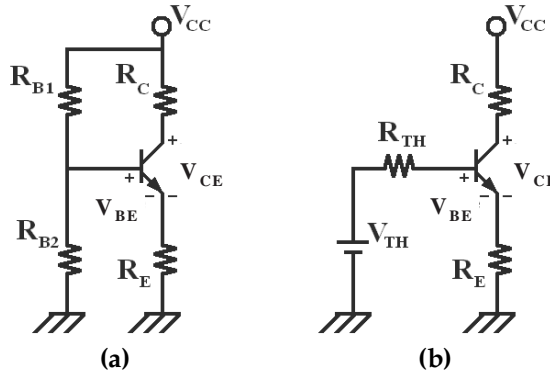


Figura 3.8. Un circuito autopolarizado de un transistor BJT NPN. a) El circuito implementado normalmente. b) El circuito utilizando un equivalente de Thevenin en la malla de la base.

$$V_{TH} = V_{CC} \frac{R_{B2}}{R_{B1} + R_{B2}} ; R_{TH} = R_{B1} // R_{B2} ; I_{BQ} = \frac{V_{TH} - V_{BEQ} - R_E \cdot I_{CQ}}{R_{TH}} \quad \text{(Ecs. 3.8)}$$

En la última deducción se ha considerado que el transistor está en zona activa, por lo tanto: $I_C = \beta \cdot I_B$; $V_{BE} = 0.7V$. Nótese que ha sido necesario incluir, en la malla de la base, la caída de tensión en la resistencia R_E . La corriente que pasa por ella es la del emisor, y se ha aproximado a la de colector, por el habitual valor elevado de β .

Ahora podemos deducir que si la tensión $V_{TH} < V_o = 0.7V$ llegaríamos a cortar el transistor, ya que no tendríamos las tensiones necesarias para polarizar la unión base-emisor en directa. En la última de las Ecuaciones 3.8 observamos que I_{CQ} puede escribirse en función de I_{BQ} por estar en zona activa, de donde podría despejarse I_{BQ} . Las ecuaciones resultantes de las mallas de entrada y salida son las Ecuaciones 3.9:

$$I_{BQ} = \frac{V_{TH} - V_{BEQ}}{R_{TH} + \beta \cdot R_E} ; V_{CEQ} = V_{CC} - \beta \cdot I_{BQ} (R_C + R_E) \quad \text{(Ecs. 3.9)}$$

Finalmente, si la tensión $V_{CEQ} \leftarrow V_{CEsat} \approx 0.2V$ se llega al estado de saturación. Por lo tanto, la mayor corriente I_C que le podemos pedir al circuito sin que se sature se da para la tensión $V_{CEQ} = V_{CEsat}$ y viene dada por la expresión:

$$I_{CQm\acute{a}x} = \frac{V_{CC} - V_{CEsat}}{R_C + R_E} \quad \text{(Ec. 3.10)}$$

Deduzcamos que el problema del circuito de polarización fija se ha arreglado. Si una causa externa, como la temperatura o el envejecimiento, provoca variaciones en β , entonces la corriente de colector aumentaría, así como la de emisor. Pero en ese caso, la tensión en el emisor también se incrementaría. Ahora bien, $V_{BE'}$ siendo la diferencia entre la tensión en la base y en el emisor, disminuiría. Pero si disminuye la tensión aplicada a la unión PN, la corriente que la cruza también será menor (véase la Ecuación 1.4). Como I_B

es menor, I_C lo es, cerrando un ciclo de realimentación negativa: si aumenta I_C , el circuito tiende a corregirlo para que no lo haga. Se denomina de realimentación porque una parte de la corriente que hemos tenido en la salida ha vuelto a influir en la corriente que hay en la entrada. Las realimentaciones negativas tienen la propiedad de estabilizar el valor de sus parámetros ante posibles variaciones externas. Por este motivo, el circuito se llama autopolarizado, ya que su punto de polarización no depende del valor de β .

Además, si $R_{TH} \ll \beta \cdot R_E$ y el transistor se encuentra en zona activa, entonces de la ecuación de la malla de entrada se obtiene la siguiente Ecuación 3.11:

$$I_{CQ} = \beta \cdot I_{BQ} = \beta \cdot \frac{V_{TH} - V_{BEQ}}{R_{TH} + \beta \cdot R_E} \approx \beta \cdot \frac{V_{TH} - V_{BEQ}}{\beta \cdot R_E} = \frac{V_{TH} - V_{BEQ}}{R_E} \tag{Ec. 3.11}$$

que refuerza la independencia de la corriente I_C con respecto a β . Esto resulta muy útil por tener una salida mucho más estable: la temperatura u otro factor dejan de influir en el funcionamiento.

3.4 CIRCUITOS BÁSICOS DE APLICACIÓN

Una vez estudiados los circuitos de polarización, mostraremos unos pocos ejemplos de aplicación directa de los transistores. Como veremos, la semilla de todas las ramas de la electrónica, ya sea digital o analógica, está recién plantada.

3.4.1 INTERRUPTOR

El transistor puede funcionar como un dispositivo de paso-no paso de corriente. La forma más sencilla de conseguir un comportamiento así es la que indica la Figura 3.9. La tensión que aplicamos como control a la base de un circuito de polarización fija es una señal cuadrada, o literalmente de unos y ceros lógicos. La tensión a la salida (tomada en el colector) tendrá un comportamiento inverso al de la entrada. Además de realizar un interruptor, hemos deducido que es un inversor, pues invierte la señal de entrada.

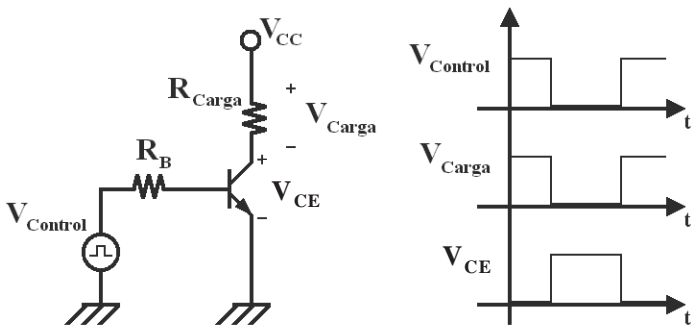


Figura 3.9. Un circuito interruptor usando un BJT NPN y sus correspondientes formas de onda.

Controlando el tiempo de ON ó de 1 lógico de $V_{Control}$ es posible obtener la potencia disipada por la carga, en este caso R_{carga} . Un ejemplo de aplicación es el Dimmer: un

regulador de intensidad luminosa para lámparas incandescentes. Cuando queramos encender la lámpara, que deberá colocarse donde está R_{carga} en la Figura 3.9, basta dejar pasar la corriente; es decir, aplicar un 0 a la tensión V_{control} . Otro ejemplo claro es un inversor lógico, en el que los unos se transforman en ceros, y viceversa.

3.4.2 FUENTES DE CORRIENTE. ESPEJO DE CORRIENTE

Una fuente de corriente debe suministrar una corriente constante, independiente de las cargas que vaya a sufrir el circuito. Se presenta una de las muchas configuraciones posibles en la Figura 3.10. Se trata de tener dos transistores idénticos y perfectamente acoplados térmicamente. Ello no es factible en componentes discretos, pero fabricándolos simultáneamente en una oblea de silicio es posible conseguirlos, controlando adecuadamente zonas y tiempos de difusión de impurezas. Si enfrentamos los transistores por la base y los unimos por el emisor a la referencia, es patente que la tensión V_{BE} entre los extremos de la unión base-emisor será igual en ambos dispositivos. Por otro lado, la ecuación de Shockley nos marcaba una corriente por la unión directamente relacionada con la caída de tensión en la misma. Deducimos por tanto que las corrientes por ambas uniones base-emisor serán las mismas, y por tanto las corrientes de los colectores de ambos transistores también serán iguales.

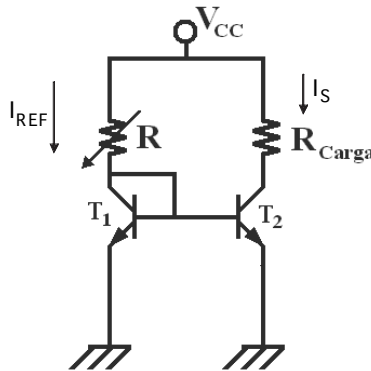


Figura 3.10. Fuente de corriente en configuración de espejo.

Entonces, estamos en condiciones de deducir la Ecuación 3.12,

$$I_{\text{REF}} = \frac{V_{\text{CC}} - V_{\text{BEQ}}}{R} = I_{\text{C1}} + I_{\text{B}} = I_{\text{C1}} + I_{\text{B1}} + I_{\text{B2}} \Rightarrow I_{\text{S}} = I_{\text{C2}} = I_{\text{C1}} = \frac{V_{\text{CC}} - V_{\text{BEQ}}}{R} - (I_{\text{B1}} + I_{\text{B2}}) \quad (\text{Ec. 3.12})$$

donde prácticamente aseguramos que la corriente por el colector del transistor 1 es similar a la que vea la carga que conectemos al colector de 2, que es el terminal de la fuente de corriente.

3.4.3 AMPLIFICADOR DE SEÑAL

Los transistores se usan básicamente como amplificadores. Es la aplicación que estudiaremos del BJT y de otros transistores en los temas siguientes, la base de la electrónica

analógica. En cualquier caso, todo elemento amplificador deberá tener una estructura similar a la de la Figura 3.11, y cumplir que V_{CC} será la fuente que aporte la energía necesaria para amplificar, y v_g la que aporte la información de señal que se requiera amplificar.

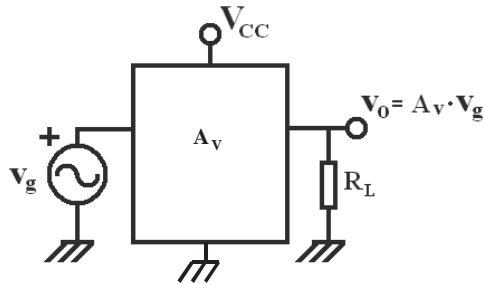


Figura 3.11. Configuración de amplificación.

TEMA

4



El transistor de efecto campo (FET)

4.1 FUNDAMENTOS DEL TRANSISTOR FET

En el tema anterior hemos analizado los transistores bipolares de unión, o BJT, que son dispositivos gobernados por una corriente, la de base I_B . Como vimos, seleccionando adecuadamente I_B , escogemos una y sólo una de las curvas de I_C en función de V_{CE} . En este tema estudiaremos el otro tipo de transistor más común, el de efecto de campo. Sus siglas corresponden al término inglés FET, o *field effect transistor*. A diferencia de los BJT, en estos dispositivos el control lo realiza una tensión que genera un campo eléctrico. De ahí su nombre.

Muchas de las aplicaciones electrónicas emplean los FET, especialmente la Electrónica Digital, pues su buena respuesta en frecuencia permite alcanzar mayores velocidades de procesamiento en un ámbito en que ello es la clave de las prestaciones de los dispositivos. El lector ha de ser consciente de la evolución que los microprocesadores han tenido a lo largo de las últimas décadas. La velocidad y la capacidad de procesamiento en los mismos se han incrementado gracias a las mayores densidades de integración, que representan el número de transistores implementados en una unidad de superficie de la oblea de silicio. De hecho, la forma habitual de definir la densidad de integración, y a veces toda una tecnología desarrollada a partir de ella, es utilizar el tamaño del canal de un FET (veremos que es una parte del mismo). Éste es el menor de los rasgos que pueden grabarse en la oblea. En el momento de escribir este libro, este tamaño es de unas pocas decenas de nanómetros.

4.1.1 ESTRUCTURA FÍSICA. PRINCIPIO DE FUNCIONAMIENTO

Un FET es un dispositivo también de tres terminales. En este caso se llaman puerta o *gate* (de ahí que lo marquemos en las representaciones habitualmente con la letra G), drenador o *drain* (representado por D) y surtidor o fuente, *source* (S). El funcionamiento puede idealizarse como se describe en la Figura 4.1: existirán unos portadores mayoritarios con los que trabajaremos, que serán emitidos desde la fuente S en dirección al drenador D, que los recogerá, siendo el terminal de puerta G el que regule este flujo de corriente. Conectando este dispositivo a un circuito externo adecuado, conseguiremos mantener esa corriente.

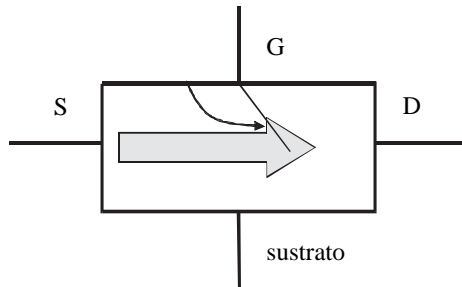


Figura 4.1. Representación esquemática idealizada de un transistor FET.

Puede existir un terminal más, que normalmente iría conectado a la fuente o surtidor, llamado sustrato, que conecta con el resto del semiconductor y cuyo papel será descrito posteriormente.

Los transistores bipolares se denominaban así porque estaban empleando en su conducción los dos tipos de portadores. Recordemos cómo electrones y huecos se recombinaban en la base, y eso motivaba la corriente de base, que permitía el control de la corriente de colector. En este caso sólo usaremos un tipo de portadores, bien electrones, bien huecos, cuyo paso por el canal estará regulado por la tensión que se aplique en la puerta, la cual genera un campo eléctrico en el canal para hacerlo más o menos grande. Si son electrones, estaremos hablando de un FET de canal N, y si son huecos, de un FET de canal P. El otro tipo de portadores en cada tipo de transistor no aparece en el efecto del mismo. Por este motivo a este tipo de transistores a veces se les denomina monopolares.

El modo de controlar el flujo de corriente es mediante la creación y regulación del tamaño de un canal por el que pasará. Este canal, que define todos los tamaños de la tecnología por ser el mínimo grabable en la fabricación, se crea justo debajo del terminal de puerta. El canal puede engrosarse, adelgazarse, o incluso desaparecer si se aplican las tensiones convenientes entre la puerta y la fuente. Para que desaparezca, habrá que aplicar una tensión entre ellas que tiene que ver con los parámetros físicos del transistor y es propia del mismo: dimensiones, densidades de impurezas en las respectivas zonas, etc. Es lo que denominamos tensión umbral V_T (*threshold*), o de estrangulamiento V_P (*pinch-off*).

Pasaremos a describir en detalle los dos tipos de FET: JFET, o transistores de efecto de campo de unión (*junction*) y MOSFET, o basados en la estructura metal-óxido-semiconductor.

4.1.2 TIPOS DE FET. CURVAS CARACTERÍSTICAS

JFET

Los JFET o FET de unión están formados por dos uniones PN. Sin embargo, a diferencia de lo ocurrido en los BJT, interesa que ambas uniones estén polarizadas en inversa, de modo que en el espacio que queda entre ambas se cree un canal de conducción por el que puedan pasar los portadores mayoritarios de la zona. Observemos como ejemplo la Figura 4.2, en la que se ha dibujado un JFET de canal N. En ella observamos dos uniones PN, establecidas entre un sustrato N y una zona P unida a dos terminales de puerta (unidos entre sí). En este transistor nos interesará lograr que los portadores salgan de la zona del surtidor S y lleguen a la zona D del drenador. Observamos que para pasar por ese camino, hay un canal establecido entre las uniones, canal que además en este caso es de tipo N, así que dichos portadores serán electrones.

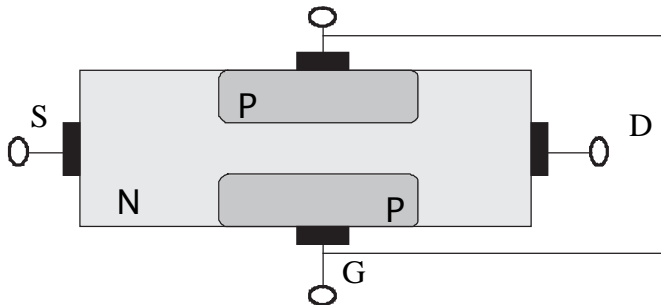


Figura 4.2. Representación esquemática idealizada de un transistor JFET.

El efecto transistor se logra controlando la mayor o menor anchura de este canal. Para ello se utiliza la anchura de las zonas de carga espacial creadas en las uniones. En efecto, al crear una unión aparece una zona vacía de portadores (revítese el punto 1.3.1 del Tema 1), cuya anchura puede controlarse aplicando un mayor o menor campo eléctrico, es decir, con la tensión entre puerta y surtidor, siempre que la unión esté en inversa. Así, una tensión V_{GS} negativa pondría en inversa las dos uniones PN, y cuanto más negativa fuera, más grandes serían las zonas vacías de portadores en ellas; es decir, más estrecho sería el canal intermedio por donde los electrones han de pasar en su camino de surtidor a drenador. Es un efecto parecido al de una compuerta que se abriera o cerrara. Obviamente, puede llegar una tensión en la cual el canal se cierre completamente. Esa es la tensión aquí llamada de *pinch-off* o estrangulamiento, V_p . Una vez rebasado ese límite, no tendremos efecto transistor por el mero hecho de que no existe canal por donde puedan pasar los portadores.

Obsérvese que la aparición de una corriente está supeditada a la existencia del canal, así como a la aplicación de una tensión positiva entre drenador y surtidor. Finalmente, cabe recordar que las corrientes, por convenio, se toman siempre en el sentido contrario al movimiento de cargas negativas, con lo que la corriente por este dispositivo pasa de drenador a surtidor.

Si cambiáramos los tipos de las zonas representadas, estaríamos ante un canal P. En ese caso habría que invertir la polaridad de todas las tensiones y corrientes descritas

anteriormente. En un canal P, la puerta es de tipo N, siendo drenador y surtidor los terminales extremos de la zona P. El canal se crea esta vez por el “paso de huecos”, portadores mayoritarios en dicha zona P, de surtidor a drenador. La corriente, por consiguiente, tendrá el mismo sentido: de surtidor a drenador.

En efecto, dependiendo del tipo de material en el que se cree el canal de conducción existen dos tipos de JFET, representados por los símbolos de la Figura 4.3:

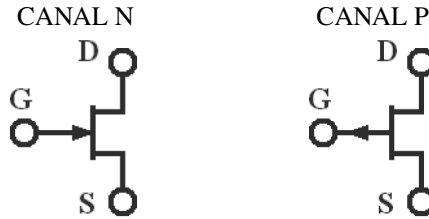


Figura 4.3. Símbolo utilizado en circuitos para JFETs de canal N y de canal P, respectivamente.

Ahora resaltamos unos puntos interesantes de cara al análisis de los transistores JFET. Obsérvese que las uniones PN están en inversa, por lo que la corriente que pasa por los terminales de puerta es la de una unión PN en inversa, en la práctica, despreciable. Por este motivo, debe cumplirse la Ecuación 4.1.

$$I_G \cong 0 \tag{Ec. 4.1}$$

Obsérvese también que para conseguir que las dos uniones estén en polarización inversa, en un transistor de canal N tiene que haber más tensión en el surtidor que en la puerta, con lo que $V_{GS} < 0$. En un canal P, la tensión debería ser mayor en la puerta (zona N) que en el surtidor, así que $V_{GS} > 0$.

Las curvas características de salida del JFET aparecen en la Figura 4.4, en la que marcamos las zonas de funcionamiento. Obsérvese que se definen con la corriente de drenador I_D en función de la tensión entre los terminales extremos V_{DS} . La analogía con las curvas características de un BJT es inmediata: se definen de manera similar, y también generan una familia de curvas cuyo aspecto es muy parecido a las del BJT. Observamos que si V_{GS} es menor que (canal N) o mayor que (canal P) V_p , no existe canal y se dice que el transistor está en zona de corte (marcada con 3 en la Figura 4.4).

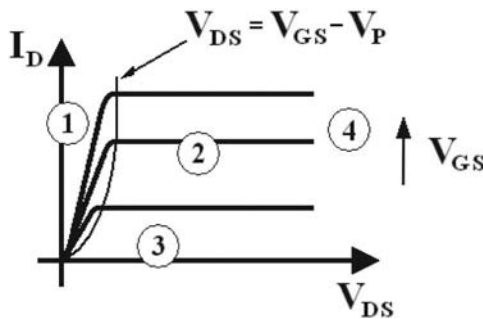


Figura 4.4. Curvas características para un JFET de canal N.

El canal se abre a medida que crece (canal N) o decrece (canal P) la tensión V_{GS} , entre puerta y surtidor, desde la tensión V_p . Para una determinada diferencia entre V_{GS} y V_p a medida que crece (en un canal N) o decrece (canal P) V_{DS} , se incrementa la corriente, de manera que el efecto simula al de una resistencia ajustable: es la llamada *zona óhmica* (marcada con 1 en la Figura 4.4). Simplemente tenemos un canal por el que pasa la corriente y controlamos que el canal sea más estrecho o más ancho. En esta zona puede definirse una relación bastante lineal entre I_D y V_{DS} , que técnicamente tiene las dimensiones de una resistencia. Por tanto, podemos definir dicha resistencia como en la Ecuación 4.2.

$$r_{DSon} = V_{DS} / I_D \quad (\text{Ec. 4.2})$$

Todo continuará así hasta igualar la diferencia $V_{GS} - V_p$ tensión a la que el canal se dice que está “estrangulado”, pues la diferencia de potencial ha cerrado el canal del lado del drenador. Desde ese momento, el canal sólo admite una determinada corriente, y se dice que entramos en *zona de saturación* (marcada con 2 en la Figura 4.4). Habrá de ocurrir la Ecuación 4.3:

$$V_{DS} > V_{GS} - V_p \quad (\text{Ec. 4.3})$$

Incrementando en exceso la tensión V_{DS} , los portadores que cruzan el canal pueden provocar un efecto avalancha sobre los electrones ligados en la red del semiconductor, entrando el transistor en la zona de ruptura (desaparece el efecto transistor, está marcado en la Figura 4.4 como 4).

En todo este razonamiento nos hemos centrado en un JFET de canal N. Lo que cambiaría en un canal P serían las polaridades. Así, las curvas aparecerían definidas para I_D en función de V_{SD} , y en saturación deberá cumplirse $V_{DS} < V_{GS} - V_p$.

En saturación se modela la corriente de drenador con la Ecuación 4.4:

$$I_D = I_{Dss} \cdot \left(1 - \frac{V_{GS}}{V_p} \right)^2 \quad (\text{Ec. 4.4})$$

donde I_{Dss} es la corriente de saturación correspondiente a $V_{GS} = 0$. Como vemos, a diferencia de los BJT, en los que la relación de corriente en colector y corriente de base es lineal, la relación entre corriente de drenador y la tensión puerta-fuente que la regula es una ecuación cuadrática. Normalmente tendremos dos soluciones matemáticas de esta ecuación, de las que sólo una corresponde con una solución compatible con el funcionamiento del transistor.

Observando la tremenda analogía de estas curvas con las de un BJT (compárense las Figuras 4.4 y 3.2c), se entiende que el interés en un FET radique en buscar que los puntos de polarización entren en la zona de saturación, análoga a la de activa en un BJT, porque la corriente de drenador no depende apenas de la tensión aplicada externamente entre drenador y surtidor; es decir, el dispositivo se comporta como una fuente de corriente I_D gobernada por la tensión V_{GS} (Ecuación 4.4).

Las curvas características en saturación son las de las Figuras 4.5. Se definen como la relación entre la corriente I_D en saturación y la tensión aplicada en la puerta V_{GS} . Observamos como características fundamentales que nunca podremos sobrepasar la corriente máxima I_{Dss} , establecida a tensión $V_{GS} = 0$; que no podemos cruzar dicho 0 de la tensión V_{GS} , porque pondríamos ambas uniones de puerta-drenador y puerta-surtidor

en polarización directa, no teniendo efecto transistor; y que por el otro lado no debemos sobrepasar V_p pues el canal desaparecería y el transistor dejaría de conducir.

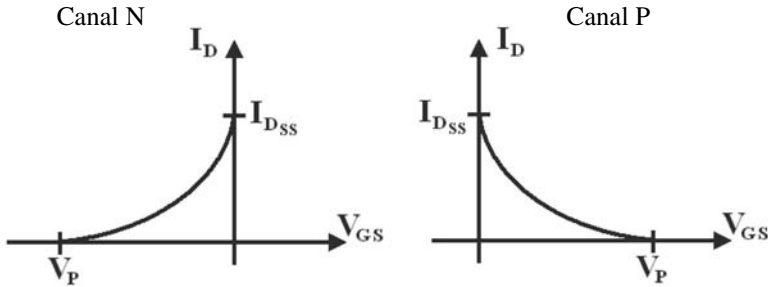


Figura 4.5. Curvas características de entrada para un JFET de canal N y canal P.

MOSFET

El nombre es la contracción de MOS (*metal-oxide semiconductor*). Es un tipo de transistor FET en el que se emplea la estructura descrita en el nombre: sobre un sustrato de semiconductor de un tipo (por ejemplo N) se hace crecer óxido, y sobre éste se deposita un metal. A ambos lados de esta estructura, que conforma la puerta, se hacen crecer dos zonas de tipo diferente (P, en el ejemplo), que harán las veces de drenador y surtidor. Bajo el óxido, se creará un canal de los portadores mayoritarios en esas dos zonas. La Figura 4.6 describe gráficamente un corte de esta estructura. El terminal de puerta se encuentra, por tanto, aislado eléctricamente del resto del componente. El óxido suele ser óxido de silicio, SiO_2 , pues crece con facilidad sobre el silicio en una atmósfera normal.

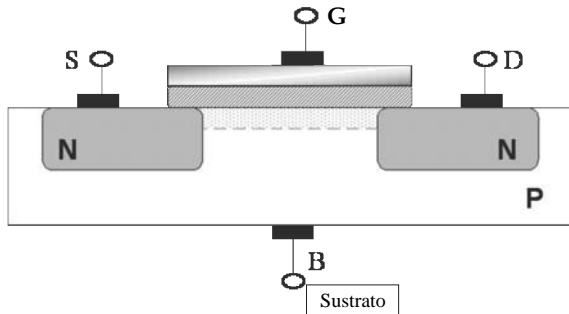


Figura 4.6. Corte de un MOSFET de canal N. Bajo el óxido de la puerta (zona rayada) se encuentra el canal.

Estudiemus cómo se crea el canal en la Figura 4.6, imaginando que no existe ningún canal sin tensiones aplicadas. Colocando una tensión positiva adecuada entre puerta y sustrato, habitualmente conectado al surtidor, se provoca un campo eléctrico que repele a los portadores mayoritarios de la zona P (huecos). La zona bajo el óxido se vacía de huecos, lo cual permite que los electrones de las zonas colindantes, drenador y surtidor, tiendan a rellenarla. Se crea entonces un canal de electrones entre surtidor y drenador. Este canal sólo aparece si se supera una cierta tensión umbral V_t (*t* de *threshold*) ó V_p (como antes), que por la descripción hecha en este caso debe ser positiva.

Para establecer una corriente entre drenador y surtidor, los electrones deberán salir del surtidor y llegar hasta el drenador, cerrando el ciclo externamente. Para ello basta colocar una tensión positiva entre drenador y surtidor. Como la corriente tiene el sentido inverso a las cargas negativas, la corriente circula de drenador a surtidor.

Toda esta descripción será ligeramente distinta si se pretende dar cuenta de un canal P. Las tensiones V_{GS} y V_{DS} serán negativas, y la corriente irá de surtidor a drenador. No obstante, nótese que en el caso descrito el canal debe ser creado. Sin embargo, en algunos transistores el canal está creado desde el proceso de fabricación; es decir, el transistor permite una corriente entre surtidor y drenador aun sin tener tensión ninguna aplicada entre puerta y surtidor. Si el canal se crea mediante una tensión aplicada entre puerta y surtidor, se dice que el transistor es **de enriquecimiento o acumulación**, pues el canal se enriquece de portadores o acumula más cargas libres debido a la tensión aplicada. Si el canal está hecho de fábrica se denomina transistor **de depleción o vaciamiento**, pues para hacer desaparecer el canal éste debe vaciarse de portadores libres. Todo ello queda resumido en la Figura 4.7, donde además aparecen los símbolos habituales de representación de cada uno de los transistores. En todos los casos, el terminal de puerta está a la izquierda, el drenador en la parte superior de los dibujos, y el surtidor en la inferior.

	CANAL N	CANAL P
ENRIQUECIMIENTO O ACUMULACIÓN: no hay canal hecho de fábrica.		
EMPOBRECIMIENTO O DEPLECIÓN: hay canal hecho de fábrica.		

Figura 4.7. Tipos de MOSFET y símbolos utilizados. Se marcan los terminales.

Como característica de entrada común para todos los tipos de transistor, por la puerta no pasa ninguna corriente. En efecto, lo que hay tras ella es un óxido, por lo que sólo una rotura del dieléctrico causaría una corriente por ella. Como vemos, el control de la corriente de drenador se realiza a través de la tensión de puerta, despreocupándonos de los efectos de carga en la malla que se conecte en la puerta.

Si el canal es N, como hemos visto, está formado por electrones. Para tener más electrones en el canal, habrá que colocar una tensión más positiva en la puerta (de puerta a surtidor). En caso de tener el canal de fábrica, habrá que eliminarlos, y la $V_p = V_t$ será negativa. Si no, será positiva. Razonamiento análogo para los de canal P: si el canal es de huecos, las tensiones más negativas atraerán más huecos al canal, y si el canal está hecho de fábrica, habrá que expulsar a los huecos con tensiones positivas. Por tanto,

si el MOSFET es de enriquecimiento tendremos V_p negativas, y si es de vaciamiento, positivas. Podemos resumirlo en la Tabla 4.1.

	CANAL N	CANAL P	
ENRIQUECIMIENTO	$V_p > 0$	$V_p < 0$	ACUMULACIÓN
EMPOBRECIMIENTO	$V_p < 0$	$V_p > 0$	DEPLECIÓN

Tabla 4.1. Tipos de MOSFET y sus respectivos signos de V_p

Las curvas características de los MOSFET son similares a las del JFET. La única diferencia es que no finalizan al llegar a $V_{DS} = 0$, pues con las tensiones aplicadas no hay peligro de que se pongan uniones en directa y el transistor deje de funcionar por ello. Tendrán también zonas de corte, óhmica y saturación, a medida que crece (canal N) o decrece (canal P) V_{DS} , y según la diferencia entre esta magnitud y la que marca la anchura de la apertura del canal, $V_{GS} - V_p$. Y siempre respetando los signos de las tensiones para distinguir el canal N y el canal P. La Figura 4.8 muestra las curvas características de I_D en función de V_{DS} o V_{SD} , según tengamos canal N o P, respectivamente. Nótese que la ligera pendiente de todas las curvas se puede extrapolar a valores negativos del eje x, cortándose todas en una tensión llamada de modulación, de decenas de voltios.

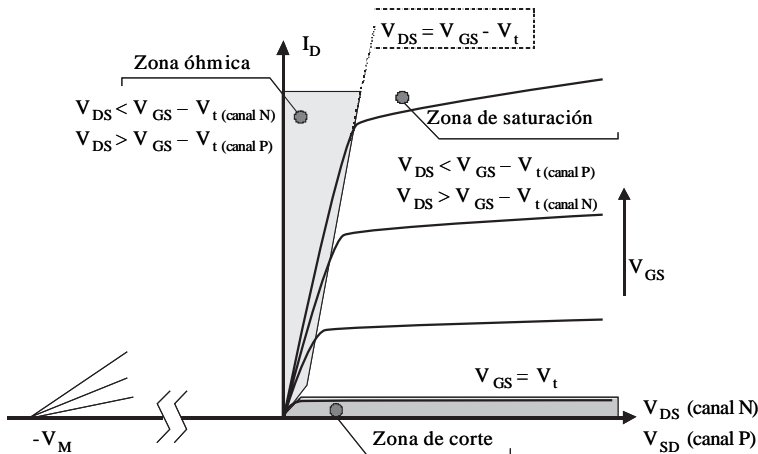


Figura 4.8. Curvas características de un MOSFET.

Por su parte, si estudiamos las curvas características de la corriente de drenador I_D en saturación en función de la tensión puerta-surtidor V_{GS} , la característica principal es que en un MOSFET de depleción a valores nulos de V_{GS} puede existir corriente de saturación, y en uno de enriquecimiento no. La relación, como en un JFET, se demuestra que es también cuadrática en función de la tensión que ha provocado la apertura del canal, $V_{GS} - V_p$

$$I_D = I_{Dss} \cdot \left(1 - \frac{V_{GS}}{V_p}\right)^2 = k \cdot (V_{GS} - V_p)^2 \tag{Ec. 4.5}$$

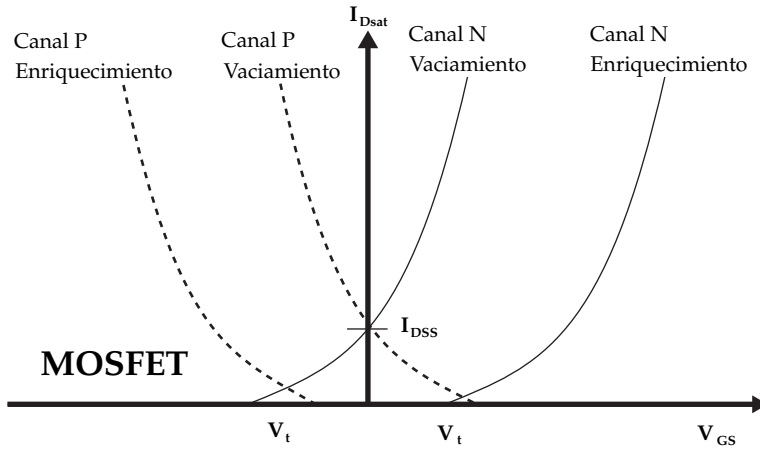


Figura 4.9. Curva característica en saturación de los MOSFET.

4.2 POLARIZACIÓN DEL TRANSISTOR FET

Para mantener al transistor FET en un punto concreto de sus curvas características, volvemos a la idea desarrollada en los BJT: debemos introducir al transistor en un circuito capaz de polarizarlo, es decir, de llevarlo a las condiciones adecuadas de tensión y corriente. Estudiaremos cómo hacerlo en este apartado.

4.2.1 RECTA DE CARGA. PUNTO DE TRABAJO

Los conceptos que veremos ya se han presentado en el capítulo anterior con los BJT. La presencia de un FET en un circuito obliga a que las tensiones y corrientes del mismo estén definidas tanto por sus curvas características como por la recta de carga derivada de dicho circuito. Los análisis serán aún más simples, desde el punto de vista circuital, porque ninguna corriente puede derivarse hacia la puerta del transistor. Por su parte, la complejidad será algo mayor al seleccionar la curva característica que corresponda, porque la dependencia en saturación es cuadrática.

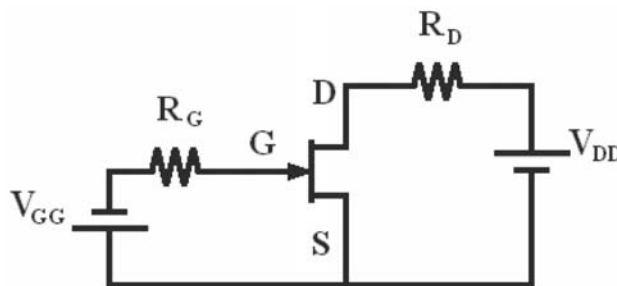


Figura 4.10. Circuito de polarización de un FET.

El ejemplo con el que ilustraremos el análisis es un JFET de canal N, conectado como se presenta en la Figura 4.10. Se aplica en este caso una tensión negativa entre puerta y surtidor, y positiva de drenador a surtidor.

Analizando la malla de entrada, y sabiendo que por la puerta no entra ninguna corriente, nuestra primera deducción será que $V_{GS} = 6V_{GG}$. Si hubiera habido un divisor resistivo en la entrada se hubiera colocado la tensión exacta del divisor, ya que no se perdería nada de tensión por el efecto de carga de la puerta. En cuanto a la malla de salida, es decir, la del drenador, podemos plantear una ecuación lineal con los componentes del circuito, que no es más que la recta de carga de salida. Es la Ecuación 4.6., donde se relacionan linealmente la I_D y la V_{DS} . Obsérvense los puntos de corte en los ejes en la Figura 4.11, porque pueden directamente proporcionar los límites de las tensiones y corrientes en el transistor.

$$V_{DD} = I_D \cdot R_D + V_{DS} \Rightarrow I_D = \frac{V_{DD} - V_{DS}}{R_D} \tag{Ec. 4.6}$$

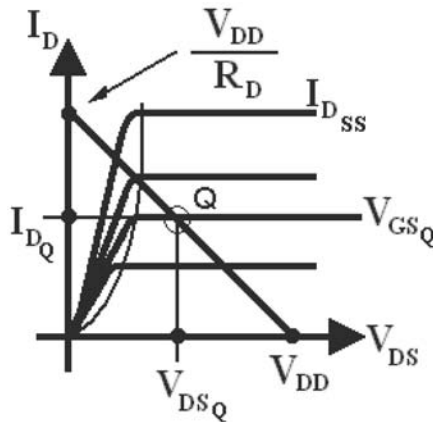


Figura 4.11. Recta de carga para el circuito de la Figura 4.10.

A efectos prácticos, cuando planteemos un análisis de un circuito con transistor FET seguiremos también un esquema basado en la reducción al absurdo, según la Figura 4.12. Supondremos para empezar que el transistor está en zona de saturación, analizaremos el circuito relacionando de manera matemática la recta de carga recién descrita con la ecuación cuadrática que debe cumplir la corriente de drenador, obtendremos una pareja de valores como posibles soluciones matemáticas y escogeremos la que mantenga la existencia del canal o la saturación, y no habremos terminado hasta que comprobemos que la suposición inicial era correcta. Si no lo es (porque se incumple alguna de las condiciones de saturación mostradas en la Figura 4.8, por ejemplo, para un MOSFET) debemos desechar la suposición inicial. Lo siguiente será suponer que el transistor está polarizado en zona óhmica. Si esta suposición fallara sólo puede ser porque está en corte:

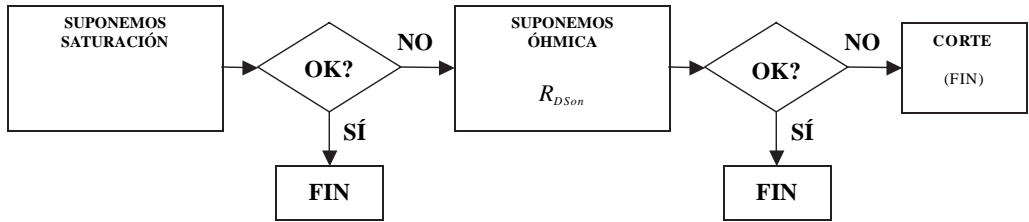


Figura 4.12. Procedimiento de análisis del punto de polarización de un transistor FET.

4.2.2 CIRCUITOS DE POLARIZACIÓN DE FET

Para llevar el FET a un punto de funcionamiento adecuado lo introduciremos en circuitos similares a los descritos para los BJT, en el sentido de que su análisis será parecido. Tendremos una malla a la entrada, o malla de puerta, donde podremos establecer la condición que cumple la tensión de puerta a surtidor, o al menos la tensión de puerta. En la salida, o en el drenador, se definirá otra malla. Conjuntando ambas con la ecuación cuadrática de saturación podremos determinar el punto de trabajo del transistor si se encuentra funcionando en esa zona.

Polarización fija

Este circuito se muestra en la Figura 4.13, donde lo ilustramos con un ejemplo en el que usamos un FET de canal N de enriquecimiento. Hay una malla en la puerta con dos resistencias, y una en el drenador con una resistencia. Fundamentalmente, no existe resistencia alguna en el surtidor o ésta no es significativa para el funcionamiento del circuito.

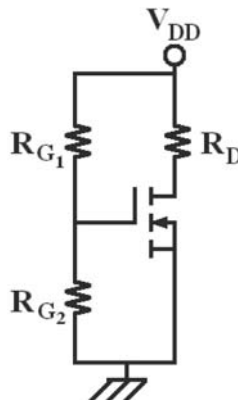


Figura 4.13. Circuito de polarización fija de un FET (en el ejemplo, canal N de enriquecimiento).

En la malla de entrada, las resistencias conectadas a la puerta fijan un valor de tensión en la misma. Como no hay corriente por la puerta, $I_G = 0$, ello implica que la tensión en la puerta es directamente la del divisor de tensión de la malla de este terminal, dada por la ecuación 4.7.

$$V_{GSQ} = V_{DD} \cdot \frac{R_{G2}}{R_{G1} + R_{G2}} \tag{Ec. 4.7}$$

Recordemos que el método implica suponer saturación. En ese caso, al plantear la malla de salida, se cumplirá la Figura 4.14, que es la curva característica de un FET de enriquecimiento de canal N, y la Ecuación 4.8.

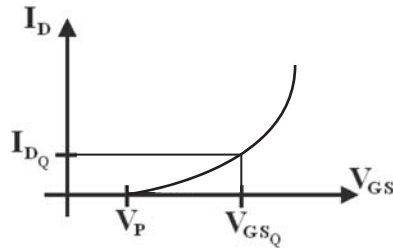


Figura 4.14. Curva característica de salida en el caso de la Figura 4.13.

$$I_D = k \cdot (V_{GS} - V_P)^2 \tag{Ec. 4.8}$$

Debemos obtener ahora la recta de carga, fijándonos en las Ecuaciones 4.9, que debe cumplir el transistor por el hecho de estar conectado en el circuito tal y como está. Las tensiones que caen en la malla del drenador son la de caída en R_D y la de caída en el FET V_{DS} :

$$V_{DD} = I_D \cdot R_D + V_{DS} \rightarrow V_{DSQ} = V_{DD} - I_{DQ} \cdot R_D \rightarrow I_{DQ} = \frac{V_{DD} - V_{DSQ}}{R_D} \tag{Ec. 4.9}$$

El transistor se encontrará en el punto de polarización dado por ambas curvas, Ecuaciones 4.8 y 4.9, siempre y cuando podamos confirmar que estamos en saturación, donde se cumple la primera. Nótese que I_{DQ} se extrae de la primera y se aplica en la segunda para obtener V_{DSQ} . Estas ecuaciones son posibles de resolver con un poco de cálculo, a diferencia de la exponencial que aparecía en un BJT, que nos vimos obligados a aproximar mediante las aproximaciones de idealidad de la unión PN.

Siempre hay que finalizar comprobando la suposición inicial: si $V_{DSQ} < 0$, el transistor estará en zona óhmica, y todo lo que podremos decir es que se cumplen las Ecuaciones 4.10:

$$\left. \begin{aligned} V_{DD} &= I_{DQ} \cdot (R_D + r_{DSon}) \\ V_{DSQ} &= I_{DQ} \cdot r_{DSon} \end{aligned} \right| \begin{aligned} I_{DQ} &= \frac{V_{DD}}{R_D + r_{DSon}} \\ V_{DSQ} &= V_{DD} \cdot \frac{r_{DSon}}{R_D + r_{DSon}} \end{aligned} \tag{Ec. 4.10}$$

Autopolarizado

Este circuito se muestra en la Figura 4.15, donde se muestra para un canal N de deplexión, que además se ha empleado otro de los símbolos a veces utilizados para este tipo de transistores (no tan extendido, lo usaremos menos). El punto relevante de este circuito es que contiene una resistencia en el surtidor de valor significativo. Esta vez la polarización de la malla de la puerta también será distinta: no introduciremos ninguna tensión extra, con lo que observamos que la tensión de la puerta, V_G , es 0.

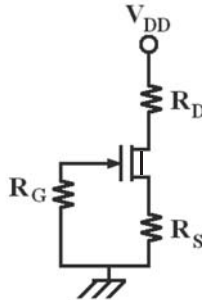


Figura 4.15. Circuito autopolarizado de un FET (en el ejemplo, canal N de deplexión).

Para estudiar la malla de salida o del drenador, plantearemos de nuevo que estamos en saturación, debiéndose cumplir la curva característica de salida de la Figura 4.16. Además, teniendo en cuenta las circunstancias de conexión de la Figura 4.15, tendremos la batería de Ecuaciones 4.11, de la que se podrá extraer el punto de trabajo.

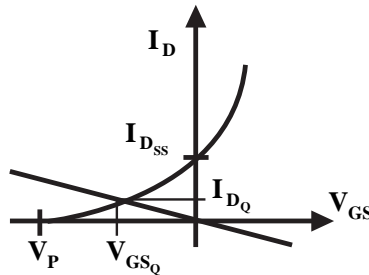


Figura 4.16. Curva característica y punto de trabajo para el transistor en el circuito de la Figura 4.15.

$V_S = I_D \cdot R_S$	$V_{GSQ} = -I_{DQ} \cdot R_S$	(Ecs. 4.11)
$I_D = k \cdot (V_{GS} - V_P)^2$ por ser transistor MOSFET		
$V_{DD} = I_D \cdot (R_S + R_D) + V_{DS}$	$V_{DSQ} = V_{DD} - I_{DQ} \cdot (R_S + R_D)$	

De ellas deben obtenerse las tensiones y corrientes del punto de trabajo del transistor: V_{DSQ} e I_{DQ} . Tras su obtención es obligado comprobar la suposición inicial, ya que

si $V_{DSQ} < 0$ estuviera en zona óhmica, se cumpliría entonces la ecuación 4.12, donde la linealidad de la salida se muestra a través de una resistencia r_{DSon} :

$$I_{DQ} = \frac{V_{DD}}{R_D + r_{DSon}} \quad V_{DSQ} = V_{DD} \cdot \frac{r_{DSon}}{R_D + r_{DSon}} \quad V_{GSQ} = -I_{DQ} \cdot R_S \quad (\text{Ec. 4.12})$$

4.3 CIRCUITOS BÁSICOS DE APLICACIÓN

Como hicimos con los BJT, ahora revisaremos algunas de las aplicaciones más comunes de los transistores FET. No obstante, debe considerarse que el FET también servirá en los circuitos de amplificación, a efectos de la Electrónica Analógica de la que trata este libro.

4.3.1 FET COMO INTERRUPTOR

Si aplicamos tensión de puerta suficiente para conmutar entre las zonas de corte y óhmica (véase la Figura 4.17), podemos ir pasando por estas dos zonas, saltando entre tensiones V_{DS} altas y muy bajas. Éste es el principio básico de la electrónica digital, donde se pueden discriminar bien dos tipos de tensión, equivalentes a los valores 1 y 0 de un bit de información. Observamos cómo al introducir en la puerta unas señales cuadradas, las corrientes van conmutando: si la señal en la puerta tiene un valor muy alto, pasamos el transistor a zona óhmica, y V_{DS} se aproxima a cero. Si la señal en la puerta tiene un valor bajo, pasamos a un valor de $V_{DS} = V_{DD}$.

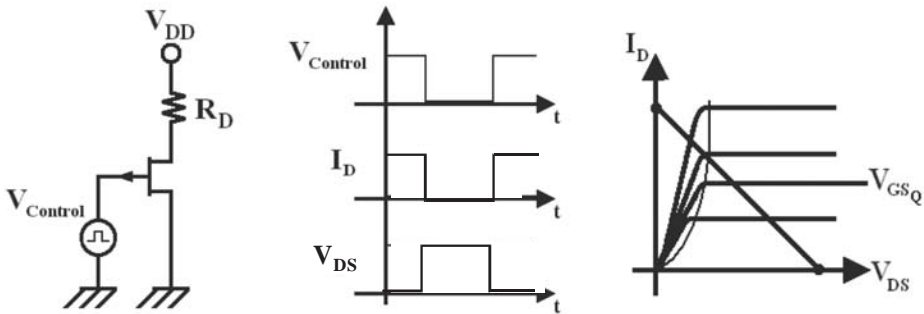


Figura 4.17. Un circuito interruptor usando un JFET de canal P y sus correspondientes formas de onda.

4.3.2 CIRCUITOS CMOS

CMOS, acrónimo de *complementary MOS*, es la base de una tecnología de construcción de dispositivos digitales. Se usan los dos tipos de transistor, de canal N y de canal P, conectados en serie (Figura 4.18). Mediante una tensión de control, $V_{control}$, se permite que conduzca (mediante la aparición del canal) sólo uno de los dos transistores simultáneamente.

Su aplicación más extendida es en electrónica digital, debido a que estos transistores no presentan unas pérdidas significativas en la conducción, sino sólo en las conmutaciones de zonas de trabajo. Las señales de entrada (control) y salida (V_s) muestran un

comportamiento digital. El circuito de la Figura 4.18 se revela como un inversor, ya que la salida tiene un valor contrario a la entrada: cuando la tensión de control es alta, la tensión de salida es un valor bajo. Esto se refleja, en electrónica digital, en que cuando entra un uno sale un cero.

La minimización de la convivencia de tensión y corriente para cada instante de tiempo disminuye en gran medida la generación de pérdidas de potencia en forma de calor, lo cual ayuda a resolver uno de los principales problemas de la electrónica en general y de la integración de transistores en un chip en particular, como es el problema térmico.

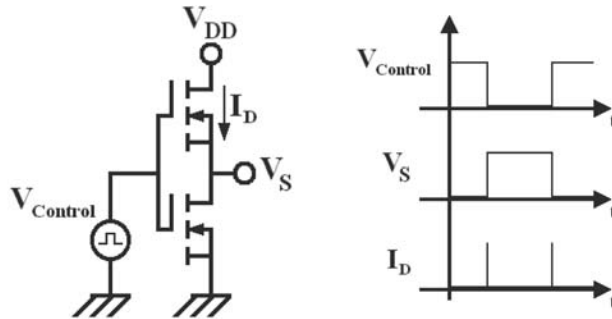


Figura 4.18. Un circuito CMOS usando un MOSFET de canal N y otro P en serie, y sus correspondientes formas de onda en un cronograma.

4.3.3 FET COMO AMPLIFICADOR

En electrónica analógica, el FET será usado como circuito amplificador básico, como ocurría con los BJT. En los temas que veremos a continuación iremos estableciendo las bases de esta utilización. V_{CC} será la fuente que aporta la energía para amplificar, como fuente de alimentación. La señal que deberá ser amplificada es v_g , pues aporta la información (Figura 4.19). La tensión de alimentación V_{CC} ubicará el transistor en un punto de trabajo, y será el mismo transistor, por su funcionamiento, el que amplifique en su salida la señal que entra por v_g , tomando la energía de V_{CC} .

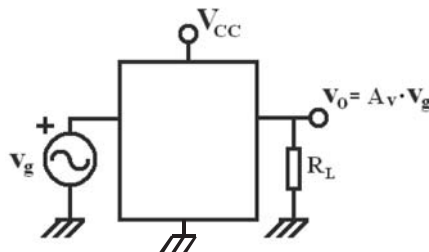


Figura 4.19. Representación de un amplificador de tensión.

En un amplificador basado en un FET, el concepto básico es el mismo. En este caso, la amplificación se producirá mediante el control de la corriente de drenador a partir de la tensión entre puerta y surtidor.

TEMA

5



Análisis de circuitos amplificadores

5.1 CONCEPTOS DE AMPLIFICACIÓN

5.1.1 CONCEPTOS BÁSICOS

En el mundo real, normalmente nos encontramos con señales electromagnéticas procedentes de muy diversas fuentes que queremos visualizar o convertir para diferentes aplicaciones. Por ejemplo, señales procedentes de antenas de radio o de televisión, de sensores de presión, de presencia, de iluminación, detectores de luz en comunicaciones ópticas, etc. En todos estos casos, una señal recibida en un punto necesita ser mostrada o llevada a otro punto donde pueda ser procesada, es decir, transformada convenientemente para poder operar con ella. En los casos mencionados anteriormente, necesitaría ser transformada en señal de audio, representarse en una pantalla, activar una alarma, encender una luz, modificar el camino de la información, respectivamente. Lo más habitual es que la señal de partida sea débil en potencia y débil en amplitud. Para poder utilizarla, necesitará ser amplificada.

La amplificación es imprescindible en el manejo y procesado de la información cuando utilizamos señales débiles. La amplificación consiste en aumentar la amplitud y potencia de una señal débil, pero conservando la información que aporta. Desde el punto de vista de la electrónica analógica, ello implica mantener una relación lineal entre la entrada y la salida, para no deformar (alterar o distorsionar) la señal que se está amplificando. El esquema de un sistema que realiza la amplificación, o amplificador, aparece en la Figura 5.1. En ella, V_F es la fuente de alimentación de donde se extrae la potencia para los sistemas que conforman el amplificador; S_E es la señal de entrada, bien sea en tensión o en corriente, que aporta la información que queremos amplificar; y S_S

es la señal de salida, nuevamente tensión o corriente, que ya amplificada respecto a S_E se aplica a la carga Z_S .

Puede observarse que en un amplificador siempre hay varios rasgos comunes.

- La entrada del amplificador será una señal, en general alterna, y de pequeña amplitud (marcada como AC, *alternate current*). Diremos habitualmente que estamos trabajando en **pequeña señal** si dicha amplitud es lo suficientemente pequeña como para que se considere lineal la respuesta del amplificador en todo el rango de la señal de entrada.
- La alimentación es necesaria para suministrar la potencia incorporada en la amplificación. Cuando pretendamos obtener una salida con unas ciertas condiciones de tensión, deberemos obtener esas condiciones a partir de circuitos de alimentación que permitan proporcionar potencia a nuestros sistemas. Como veremos, los amplificadores constan de transistores que funcionan en sus puntos de polarización respectivos. Esto provoca la necesidad de una alimentación.

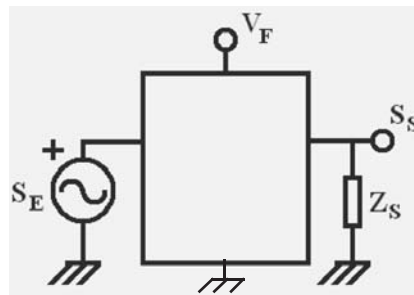


Figura 5.1. Representación esquemática de un amplificador de tensión.

Ilustremos esta Figura 5.1 imaginando un ejemplo: supongamos que se trata de un amplificador de una cadena de música. Los diferentes elementos serían:

- V_F = Alimentación de la red.
- S_E = Señal de la antena de radio, lector de CD, auxiliar, etc. que contiene la información musical pero tiene poca potencia como para hacer vibrar los altavoces.
- S_S = Señal amplificada de audio de mayor potencia que debe conservar la información, por lo que debe haber sido amplificada de forma lineal. Al llevar mayor potencia, es capaz de ser transformada convenientemente para poder mover los altavoces.
- Z_S = Altavoces.

5.1.2 ACOPLAMIENTOS CAPACITIVOS

Los amplificadores están realizados con transistores polarizados en su punto de trabajo, de tal modo que estemos dentro de una zona más o menos lineal o controlada de comportamiento. La zona activa en los BJT y la de saturación en los FET son las zonas que cumplen esas condiciones de control, en las que las corrientes por colector o

drenador no dependen apenas de la tensión colector-emisor o drenador-surtidor aplicadas, respectivamente. En dichas zonas, puede garantizarse el comportamiento lineal de amplificación, como veremos.

Una vez alimentado el circuito con una tensión continua V_F necesitamos incorporar al mismo la señal de entrada S_E . A las condiciones de continua se las marca como DC: *Direct Current*. V_F ha llevado a los transistores al punto de polarización que permite la amplificación lineal. Sin embargo, inyectar directamente la señal alterna S_E a un terminal cualquiera de un transistor interferiría con el punto de polarización inicialmente logrado.

Para evitar esta interferencia, se usarán condensadores, los llamados **condensadores de acoplo**, porque acoplan la señal de entrada con las del resto del circuito. El condensador, por su impedancia dependiente de la frecuencia, es un circuito abierto en corriente continua, por lo que el punto de polarización no variará en absoluto. Sin embargo, a ciertas frecuencias podremos considerarle cortocircuito.

Un ejemplo de cómo se realiza el acoplo lo vemos en la Figura 5.2. En adelante supondremos que todas las señales que aplicaremos a nuestros amplificadores son periódicas, y han llegado al régimen senoidal permanente. En el fondo, no nos equivocamos en nada, ya que si la señal no es periódica, el teorema de Fourier nos garantiza que podrá descomponerse en una suma infinita de señales periódicas. Por tanto, resolviendo la respuesta ante una señal sinusoidal conoceremos el comportamiento del sistema. Estudiemos qué es lo que ocurre con las señales en este circuito de entrada típico de un amplificador.

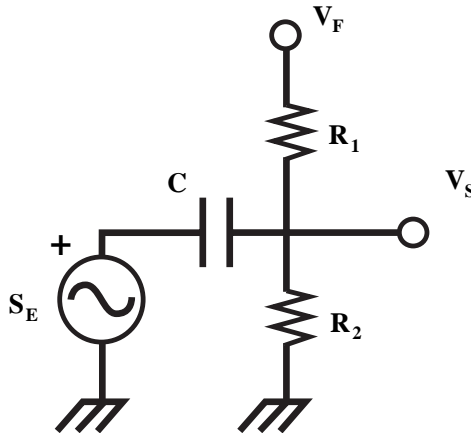


Figura 5.2. Cómo introducir la señal de entrada en un circuito amplificador.

Como asumimos que el amplificador es un sistema lineal, podemos aplicar el Teorema de Superposición para analizar por separado lo que aportan la parte continua de alimentación y la alterna de la señal. Según el principio de superposición, la señal de salida será la suma de la contribución de la alimentación V_F cuando anulemos la señal S_E , y la contribución de la señal S_E cuando anulemos la alimentación V_F . Gracias a ello podrán analizarse por separado el punto de polarización y la amplificación en alterna. Realicemos este análisis.

Empezaremos por el análisis DC (en corriente continua): anulamos S_E . Nos queda la rama de la Figura 5.3.

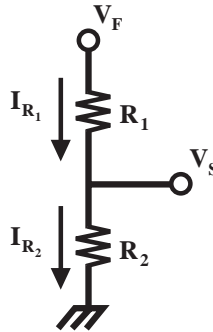


Figura 5.3. Parte de continua del circuito de la Figura 5.2.

Las Ecuaciones 5.1 rigen el comportamiento de continua. En efecto, observamos que V_{SQ} , o la parte de continua de la señal V_S , es simplemente el divisor resistivo de la señal de alimentación, y por tanto la corriente I_{R1} es muy sencilla de obtener:

$$V_{SQ} = \frac{R_2}{R_1 + R_2} \cdot V_F \tag{Ec. 5.1}$$

$$I_{R1Q} = I_{R2Q} = \frac{V_F}{R_1 + R_2}$$

En el caso de analizar la parte alterna entrante, deberíamos tomar la Figura 5.4. En efecto, para analizar en corriente alterna (AC) el circuito hay que anular las fuentes de continua, sean de corriente o de tensión. En este caso, anulamos V_F , manteniendo el resto de componentes. Se forma en la salida un divisor de tensión entre el condensador y el paralelo de las dos resistencias:

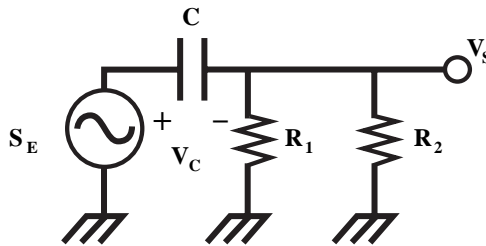


Figura 5.4. Parte de alterna del circuito de la Figura 5.2.

Se cumplirá por tanto la Ecuación 5.2:

$$v_s = \frac{R_1 // R_2}{R_1 // R_2 + Z_C} \cdot S_E \tag{Ec. 5.2}$$

Recordemos que la impedancia del condensador depende de la frecuencia ($Z_C = 1 / j \cdot \omega \cdot C$, siendo “j” la unidad imaginaria y la pulsación $\omega = 2\pi f$, siendo f la frecuencia de la señal). Cuando estemos en el régimen permanente sinusoidal, a partir de una cierta frecuencia y hasta $+\infty$ tendremos una impedancia del condensador tan baja que podremos considerarlo un cortocircuito. En ese caso, v_s es aproximadamente igual a S_E , por la Ecuación 5.2. Nuestro objetivo está cumplido: las señales alternas se transmiten hacia la salida sin perturbarse en esas frecuencias.

En efecto, si nombramos como V_C a la tensión entre los extremos del condensador (véase la Figura 5.2), tenemos una vez más la suma de las dos señales, alterna y continua, por el principio de superposición. Empezando por la continua, $V_{CQ} = V_{SQ}$, ya que al cortocircuitar la fuente $S_E(t)$ y haber sólo componente continua, C es un Circuito Abierto. En alterna, en cambio, por la Figura 5.4, tenemos la Ecuación 5.3:

$$v_c = v_s - S_E = \left(\frac{R_1 // R_2}{R_1 // R_2 + Z_C} - 1 \right) \cdot S_E = - \frac{Z_C}{R_1 // R_2 + Z_C} \cdot S_E \tag{Ec. 5.3}$$

que vemos que depende de S_E . Si el valor del condensador aumenta, se tendría que Z_C , su impedancia, tiende a cero, y por tanto $v_c(t)$ tiende a anularse.

A la hora de hacer el análisis global, usando el principio de superposición, sumamos las dos contribuciones, continua y alterna, quedando la Ecuación 5.4. De esta manera hemos conseguido incorporar $S_E(t)$ a la tensión continua del circuito formado por las resistencias, sin alterar el punto de continua.

$$V_s(t) = V_{SQ} + v_s(t) = V_{SQ} + S_E(t) \tag{Ec. 5.4}$$

Este circuito puede servirnos, pues, para incorporar una señal alterna a un circuito en el que el punto de continua esté ya establecido. Será el modo en que una señal alterna entre en los dispositivos amplificadores realizados con transistores bien polarizados. Una idea de cómo quedaría el nivel de señal se muestra en la Figura 5.5.

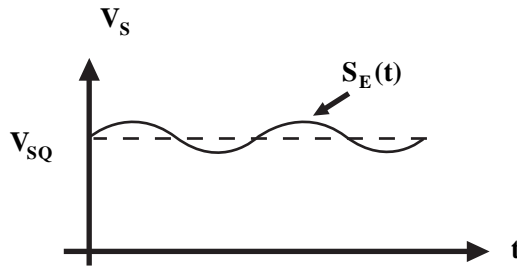


Figura 5.5. Acoplo de la señal alterna sobre la continua.

5.1.3 RECTAS DE CARGA. MARGEN DINÁMICO

En el apartado anterior hemos aprendido a insertar una señal alterna dentro de un circuito sin alterar las condiciones de continua de éste. En los amplificadores, vamos a partir de transistores cuyo punto de polarización se establece de forma independiente en corriente continua por alguno de los métodos vistos en los Temas 3 y 4. A esos

circuitos de polarización, realizados y estudiados en corriente continua, añadiremos la señal alterna externa. Por ejemplo, vemos en la Figura 5.6 un circuito de polarización fija de un transistor BJT NPN, formado por el transistor, la alimentación, la referencia y dos resistencias, R_B y R_C . A este circuito se le añade un condensador C_1 , y una señal de entrada alterna V_E del modo en el que hemos visto acoplar la señal genérica S_E en el apartado anterior. Asimismo, se añade un condensador C_2 y una resistencia de salida, R_S , que representa el efecto de carga de cualquier circuito que conectemos tras el amplificador (por ejemplo, el efecto de carga que produce un altavoz al conectarlo a un amplificador de audio). La salida V_S únicamente se corresponderá con la señal alterna de entrada, pues el condensador C_2 se comporta como un circuito abierto para la componente continua (por su impedancia infinita).

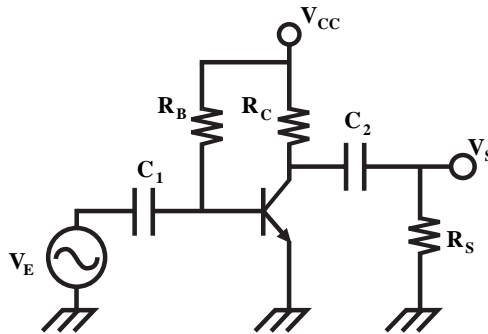


Figura 5.6. Configuración básica de un amplificador con BJT NPN.

Lo que analizaremos en este apartado es hasta qué niveles de tensión se moverá la señal de salida; es decir, cuál es la máxima amplificación que podemos obtener. Suponemos que se trata de un sistema lineal en régimen permanente, en el que no influyen parámetros externos y el BJT está en zona activa. Aplicaremos por tanto el principio de superposición.

Empecemos con la contribución de las señales de continua (marcada como DC, *direct current*). Anulando la señal v_E y sabiendo que en corriente continua los condensadores son circuitos abiertos, nos queda el circuito de la Figura 5.7. Se trata de un circuito autopolarizado, de los que ya vimos en el Tema 3.

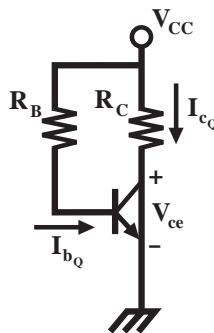


Figura 5.7. Parte de continua del circuito de la Figura 5.6.

Para resolverlo partiremos de la suposición de que estamos en zona activa. La malla de la base permite obtener con facilidad la corriente de base, y de ahí obtenemos la de colector gracias a la proporcionalidad de la zona activa. Quedaría la Ecuación 5.5.

$$I_{BQ} = \frac{V_{CC} - V_{BEon}}{R_b} \quad I_{CQ} = \beta \cdot I_{BQ} \quad (\text{Ec. 5.5})$$

Ahora bien, la malla de la salida permite deducir la Ecuación 5.6

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot R_C \rightarrow I_{CQ} = \frac{V_{CC} - V_{CEQ}}{R_C} \quad (\text{Ec. 5.6})$$

que es una relación que se cumple independientemente del tipo de dispositivo de tres terminales que se conecte, igual que lo hace el transistor de la Figura 5.7. En este caso, por el hecho de estar en el circuito, el transistor debe cumplir esta ecuación de malla. La relación lineal entre I_C y V_{CE} conforma una recta. Se dice que ésta es la **ecuación de la recta de carga en DC** (I_{CQ} [V_{CEQ}]), como ya vimos.

Pasemos a la parte alterna. Anulando las fuentes de tensión continua, quedará un circuito como el de la Figura 5.8. En él hemos supuesto que estamos en unas frecuencias en las cuales los condensadores son cortocircuitos. Por la malla de la salida, y teniendo en cuenta que la tensión de salida $v_s(t)$ es precisamente la caída en alterna de colector a emisor, $v_{CE}(t)$, queda la Ecuación 5.7.

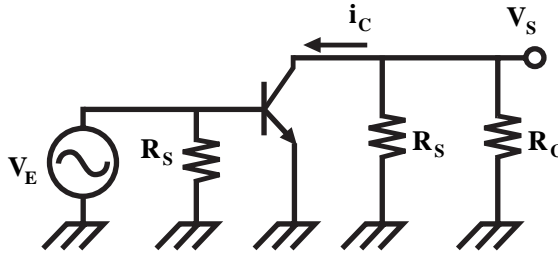


Figura 5.8. Parte de alterna del circuito de la Figura 5.6.

$$i_c(t) = -\frac{v_{CE}(t)}{R_C // R_S} \quad (\text{Ec. 5.7})$$

Esta relación es solamente para la parte alterna de la señal. Sin embargo, es una relación entre la corriente de colector y la tensión colector, emisor en alterna. Esto es, hemos encontrado una relación análoga a la de continua, por tanto la llamaremos **recta de carga en alterna** del transistor en este circuito.

Unamos ahora las dos partes, continua y alterna. Según el principio de superposición, en cada nodo se sumarán las contribuciones de ambas tensiones. Esto lo podemos particularizar para la corriente de colector y para la tensión colector, emisor. Ahora bien, partiendo de las expresiones globales, en las que las magnitudes instantáneas vienen dadas por la suma de continua y alterna (Ecuaciones 5.8):

$$I_C(t) = I_{CQ} + i_c(t) \quad \text{y} \quad V_{CE}(t) = V_{CEQ} + v_{CE}(t) \quad (\text{Ecs. 5.8})$$

y concretando que las corrientes continua y alterna vienen dadas por las rectas de carga respectivas, recopiladas en las Ecuaciones 5.9:

$$I_{CQ} = \frac{V_{CC}}{R_C} - \frac{V_{CEQ}}{R_C} \quad \text{e} \quad i_c(t) = -\frac{v_{ce}(t)}{R_C // R_S} \quad (\text{Ecs. 5.9})$$

Podemos encontrar una expresión única que integre todas las contribuciones (Ecuación 5.10).

$$I_C(t) = \frac{V_{CC}}{R_C} - \frac{V_{CEQ}}{R_C} - \frac{V_{ce}(t)}{R_C // R_S} + \frac{V_{CEQ}}{R_C // R_S} = \frac{V_{CC}}{R_C} + \frac{V_{CEQ}}{R_S} - \frac{V_{ce}(t)}{R_C // R_S} \quad (\text{Ec. 5.10})$$

Surge así una relación completa entre I_C y $V_{CE'}$ ambas magnitudes con componente tanto alterna como continua. Dicha relación, lineal, es la llamada **recta de carga global**, cuya ecuación representativa será la Ec. 5.11:

$$I_C(t) = \frac{V_{CC}}{R_C} + \frac{V_{CEQ}}{R_S} - \frac{V_{ce}(t)}{R_C // R_S} \quad (\text{Ec. 5.11})$$

La Figura 5.9 muestra todas las contribuciones superpuestas en la representación de la corriente en función de la tensión. Sobre el punto de polarización Q vemos la recta de carga DC. La recta de carga AC pasa por el origen como es lógico, ya que carece de componente continua. La contribución en la recta de carga global consiste en superponer la recta AC sobre el punto de polarización, es decir, ambas rectas tienen la misma pendiente.

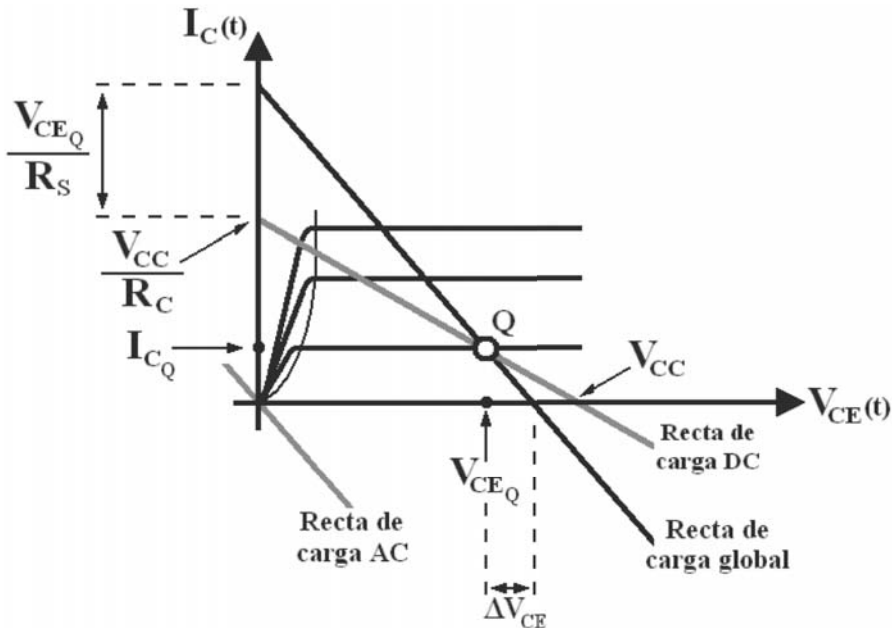


Figura 5.9. Rectas de carga del transistor de la Figura 5.6.

Observamos algo importante: la inyección de la señal alterna en el transistor desplaza el punto de funcionamiento instantáneo del mismo respecto al punto de

polarización en DC, siempre dentro de la recta de carga global. Esta recta de carga global está limitada por los propios ejes x e y , a los que no habrá que llegar si se desea mantener la linealidad de la respuesta. Si se alcanza el eje x ($I_C = 0$) el BJT entraría en zona de corte. Si se alcanza el eje y ($V_{CE} = 0$) el BJT entraría en zona de saturación. Esto implica que podremos “movernos” con la señal por el transistor entre dos extremos, dados por el corte de la recta de carga global con los ejes y (Ec. 5.12) y x (Ec. 5.13). En realidad, en el eje y el corte se producirá un poco antes; en concreto, en la curva característica real, en la zona de saturación del transistor:

$$\text{Si } V_{CE}(t) = 0 \rightarrow I_C(t) \Big|_{V_{CE}=0} = \frac{V_{CC}}{R_C} + \frac{V_{CEQ}}{R_S} \quad (\text{Ec. 5.12})$$

$$\text{Si } I_C(t) = 0 \rightarrow V_{CE}(t) \Big|_{I_C=0} = V_{CC} \frac{R_S}{R_C + R_S} + V_{CEQ} \frac{R_C}{R_C + R_S} \quad (\text{Ec. 5.13})$$

De este modo, la máxima variación posible en la tensión de colector a emisor vendrá dada, según la Figura 5.9, por la ecuación 5.14:

$$\Delta V_{CE}(t) = V_{CE}(t) \Big|_{I_C=0} - V_{CEQ} = \frac{R_S}{R_C + R_S} (V_{CC} - V_{CEQ}) \quad (\text{Ec. 5.14})$$

Si este valor fuera mayor, perderíamos la zona lineal de funcionamiento del transistor y por lo tanto la señal estaría distorsionada. El parámetro que define este concepto es el llamado **margen dinámico**. La señal de salida no puede tener una amplitud mayor que este valor o estará distorsionada. Se define habitualmente el margen dinámico como la máxima amplitud que puede tener la señal de salida en alterna v_s sin sufrir distorsión. En la Figura 5.9 podemos definir el margen dinámico de $V_{CE}(t)$ como el valor mínimo de $(V_{CEQ} - V_{CEsat} + V_{CEQ} + \Delta V_{CE})$. Por lo tanto, este margen dinámico está determinado por el punto de trabajo DC. En dicha figura, podríamos haber mejorado el margen dinámico ubicando gráficamente el punto Q más a la izquierda, para que quedara en una posición más intermedia. Señalaremos también que, en este ejemplo, la señal de salida v_s coincide con la tensión v_{CE} del BJT. No tiene que ocurrir así en todos los casos, por lo que habrá que determinar la máxima v_s a partir de la máxima v_{CE} obtenida en el análisis de las rectas de carga.

Para calcular en un análisis real el margen dinámico, seguiremos un procedimiento ordenado como el que se expone a continuación para el ejemplo seguido:

1. Analizamos el circuito de entrada, obtenemos la corriente de base I_{BQ} y definimos la curva característica de salida en la que el transistor está funcionando en función de la corriente de colector (suponiendo activa). Se aplica la Ecuación 5.5.
2. Obtenemos el punto de trabajo en esa curva a partir de la recta de carga DC. Se aplica la Ecuación 5.6.
3. Obtenemos el comportamiento global aplicando la pendiente de la recta de carga AC sobre el punto de trabajo Q. Es decir, obtenemos la recta de carga global, de la Ecuación 5.11.
4. Obtenemos la máxima variación posible de la señal en la tensión de colector a emisor V_{CE} sin que se distorsione la señal (sin llegar a los puntos de corte o saturación del transistor). Dibujaremos la Figura 5.9 sustituyendo los valores adecuados, y aplicaremos la Ecuación 5.14.

5. Calculamos la máxima variación de la señal de salida v_s gracias a la de V_{CE} recién encontrada. Para ello deberemos tener una relación entre la señal de salida y la V_{CE} . Esto no necesitará cálculos que describiremos en los siguientes apartados.

5.2 PEQUEÑA SEÑAL

Hemos demostrado que en un circuito amplificador podremos analizar por separado la componente de continua y la de alterna. El análisis del apartado anterior nos ha permitido averiguar cómo se acoplan en realidad, y nos pone sobre aviso de que los límites de la señal de salida los impone el punto de polarización en que se encuentre el transistor. No podremos superar las zonas de corte o saturación sin distorsionar la señal. Teniendo ello presente, podemos aventurarnos al análisis de lo que le ocurre a una señal alterna al pasar por un transistor, para demostrar por fin cómo es amplificada.

5.2.1 PEQUEÑA SEÑAL. TEOREMA DE SUPERPOSICIÓN

Los componentes electrónicos son no lineales, por lo que el análisis de los circuitos que los contienen puede ser muy complejo. Los amplificadores se realizan con componentes electrónicos, con lo que estas no linealidades estarán *siempre* presentes. No obstante, una buena aproximación en muchas ocasiones es linealizar su modelo de comportamiento, es decir, asumir que nos movemos en un rango suficientemente pequeño de tensiones y corrientes para aproximar los comportamientos cuadráticos, exponenciales, etc., por comportamientos lineales. Para ello necesitamos considerar que estamos en **pequeña señal**.

Ilustraremos este concepto con un transistor BJT. Partamos recordando la curva característica de entrada en la Figura 5.10.

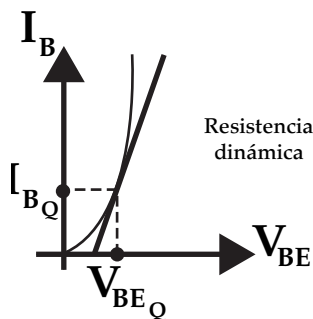


Figura 5.10. Curva característica de entrada de un BJT y situación lineal en el entorno del punto Q (tangente).

Observamos que se trata de una exponencial, la corriente de una unión PN. Sin embargo, si ampliamos alrededor del punto de polarización suficientemente la Figura 5.10, apenas veríamos la curvatura de dicha exponencial. Siguiendo esta idea, asimilamos

que la exponencial $I_B(V_{BE})$ se comporta, en las proximidades del punto de polarización Q , como una recta: linealizamos alrededor de Q . Podremos hacer esto en tanto la variación de V_{BE} sea muy pequeña, y la exponencial podría desarrollarse en serie de Taylor y truncarse al primer término. Estamos en la aproximación de pequeña señal. Observamos en la Figura 5.10 que ello puede hacerse obteniendo la recta tangente a la curva exponencial en el punto de trabajo y, centrándose luego en un entorno pequeño alrededor del mismo, aproximar el comportamiento de la exponencial por la recta tangente.

En cuanto a la habitual malla de salida, en el colector, debemos aclarar que la dependencia del parámetro β con I_C no es una constante realmente, pues dinámicamente su valor puede ir variando. La Figura 5.11 ilustra este hecho. No obstante, como vemos de nuevo, alrededor del punto de polarización podemos considerar una variación tan pequeña que la dependencia sea lineal. Podemos tomar puntualmente el valor de la Ecuación 5.15.

$$\beta = \left. \frac{\partial I_C}{\partial I_B} \right|_Q \quad (\text{Ec. 5.15})$$

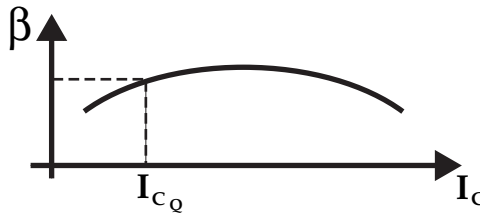


Figura 5.11. Dependencia del parámetro β con la corriente del colector.

En el caso de los FET, por ejemplo, con un JFET, lo que ha de aproximarse al comportamiento lineal es una ecuación cuadrática, la dependencia de la corriente del drenador en saturación con la tensión puerta-surtidor (o fuente). De nuevo, si asumimos que nos movemos en pequeña señal, los errores cometidos son despreciables. Véase la Figura 5.12. Linealizar el comportamiento puede pasar, por ejemplo, por tomar la recta tangente a la curva cuadrática en el punto de trabajo, y aproximar el comportamiento de la curva por su tangente en las proximidades de dicho punto.

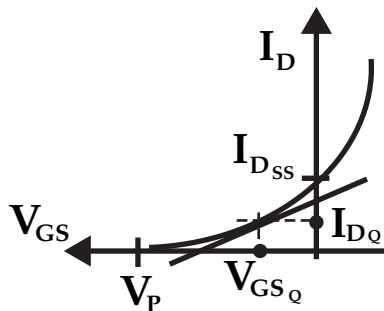


Figura 5.12. Curvas de un transistor JFET y situación lineal junto al punto de trabajo (recta tangente).

A partir de este punto será mucho más fácil analizar los circuitos amplificadores: los componentes electrónicos de los que dependen, los transistores, tendrán comportamientos lineales mientras nos movamos en pequeña señal. Así, podremos sustituir el componente por un modelo lineal. Por ejemplo, en los casos vistos, la dependencia de corriente con la tensión se reduce a una recta, que corresponde con la misma dependencia que tendría una resistencia o su inversa, una conductancia.

Esto implica que podremos considerar que el dispositivo funciona *como si* en vez de él hubiera conectados varios componentes lineales. A esto lo llamaremos **circuito equivalente en pequeña señal** del componente.

5.2.2 TIPOS DE AMPLIFICADOR, IMPEDANCIAS DE ENTRADA Y SALIDA. EFECTOS DE CARGA

Para terminar esta preparación al análisis de los circuitos amplificadores, vamos a describir los tipos de amplificadores que nos podemos encontrar. Tendremos siempre dos terminales a la entrada y dos a la salida, tomando el inferior como referencia (Figura 5.13). La señal de entrada S_E se amplifica hasta una señal S_S de salida, mayor. La relación entre ambas, un número A dependiente de la frecuencia, se llama **Ganancia** del amplificador. Si se detalla su expresión en números complejos, por motivo de la dependencia frecuencial del sistema, obtenemos la salida en función de la entrada para todas las frecuencias. Como ya hemos visto en otros ámbitos, se denominará entonces **función de transferencia** del sistema. Observemos que el amplificador no funcionará si no está alimentado, como en la Figura 5.13 lo está a través de la tensión V_F .

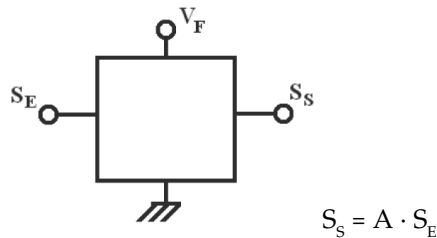


Figura 5.13. Representación de un amplificador.

Ahora bien, podemos amplificar tensiones o corrientes, y podemos hacerlo de manera cruzada: tensiones a la entrada y corrientes a la salida, etc. Por consiguiente, habrá cuatro tipos de amplificadores, que detallamos a continuación.

El **amplificador de tensión** (Figura 5.14), que será al que más a menudo nos refiramos, tendrá una tensión a la entrada v_i que intentaremos amplificar hasta la salida, v_o . Como estará hecho por componentes, el amplificador puede sufrir unas pérdidas a la entrada, debido a los efectos de carga (aparición de divisores de tensión) que reflejaremos mediante una **resistencia de entrada** R_i . El efecto análogo puede producirse a la salida, y por la parte debida al amplificador pondremos una **resistencia de salida** R_o , que dé cuenta de las posibles pérdidas de tensión al atacar una carga. Finalmente, para reflejar el comportamiento amplificador introduciremos una fuente de tensión de-

pendiente de la salida respecto de la entrada. Si queremos que refleje la amplificación, su valor *dependerá* de la tensión de entrada. Por ese motivo se coloca una fuente de tensión dependiente de tensión, con valor $A_V \cdot v_i$. El número A_V dependerá de la frecuencia, y se llamará **ganancia de tensión**. Al usar una fuente de tensión, la resistencia que coloquemos como salida, R_o , debe estar en serie con ella (recuérdese que de este modo establecemos el equivalente Thevenin del circuito).

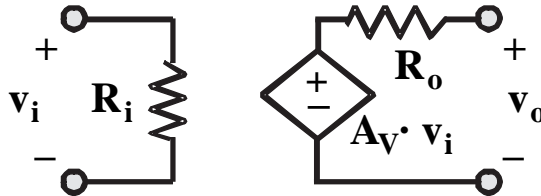


Figura 5.14. Amplificador de tensión.

El **amplificador de transconductancia** (Figura 5.15) se llama así porque las dimensiones de su ganancia son de conductancia (corriente entre tensión). Se denomina transconductancia porque la conductancia no es directa, sino que la corriente aparece a la salida aunque esté referida a la tensión de entrada. Por tanto, dispondremos de una tensión a la entrada v_i que intentaremos amplificar hasta la salida en forma de corriente, i_o . También reflejaremos las posibles pérdidas a la entrada mediante la resistencia de entrada R_i y las de salida con la resistencia de salida R_o , que dé cuenta de las posibles pérdidas de corriente. Por ese motivo se coloca en paralelo con la salida: la corriente de salida puede reducirse porque parte se pierde por R_o . Finalmente, para reflejar el comportamiento amplificador introducimos una fuente de corriente hacia la salida. Si queremos que refleje la amplificación, su valor *dependerá* de la tensión de entrada. Por ese motivo se coloca una fuente de tensión dependiente de tensión, con valor $A_G \cdot v_i$. A_G es la ganancia de transconductancia. La salida es similar a un equivalente Norton de un amplificador o generador de tensión.

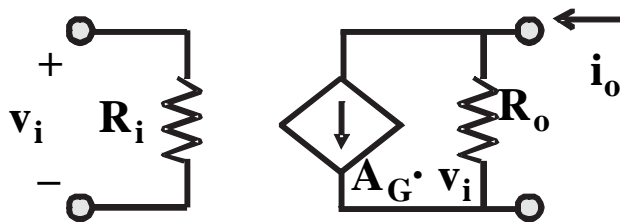


Figura 5.15. Amplificador de transconductancia.

En el amplificador de transimpedancia (Figura 5.16) se establece una relación entre la tensión de salida y la corriente de entrada. Por tanto, las dimensiones de la ganancia en este caso serán las mismas que las de una impedancia, de ahí el nombre. De nuevo aparecen resistencias de entrada y de salida, estando la de salida colocada en serie con

la fuente de tensión dependiente de corriente. Ésta tendrá un valor dependiente de la corriente de entrada, con valor $A_z \cdot i_i$. A_z es la ganancia de transimpedancia.

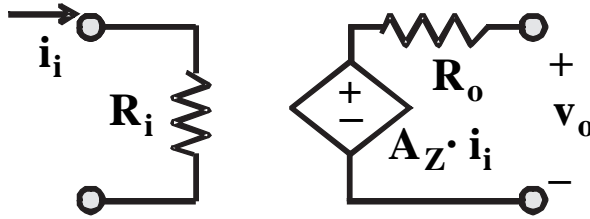


Figura 5.16. Amplificador de transimpedancia.

Finalmente, en el amplificador de corriente (Figura 5.17) la corriente de entrada se amplifica hasta una corriente de salida. Las resistencias de entrada y de salida se colocarán en paralelo, para reflejar las posibles pérdidas de corriente hacia el amplificador. La fuente de corriente dependiente de corriente dará cuenta de la amplificación. Su valor será $A_i \cdot v_i$. A_i es la ganancia de corriente.

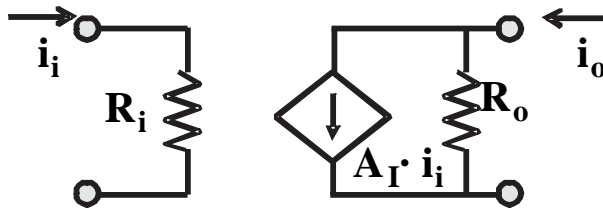


Figura 5.17. Amplificador de corriente.

Como no hemos conectado nada a las salidas de los amplificadores, las ganancias definidas se refieren a la relación entre salida y entrada en esas circunstancias. Así pues, en rigor, las ganancias serían definidas como: A_v , la de tensión **en circuito abierto**, a veces denotada como A_{v0} (de *open-circuit*: sin carga, la fuente de tensión se deja en circuito abierto para que toda la tensión posible caiga entre los terminales de salida); A_z , la de transimpedancia en circuito abierto, a veces denotada como A_{z0} ; A_G , la de transconductancia **en cortocircuito** (sin carga, la fuente de corriente se cortocircuita a la salida para dejar pasar toda la corriente posible por los terminales de salida), a veces denotada como A_{G_S} (de *short-circuit*); y finalmente A_i , la de corriente en cortocircuito, a veces denotada como A_{i_S} . En general, nos referiremos a ellas como ganancias en vacío, para indicar que no consideran los efectos de carga al conectar entradas y salidas.

Para comprobar las consecuencias que pueden causar los efectos de carga cuando no estemos en estas condiciones recién descritas vamos a intentar introducir como ejemplo el amplificador de tensión dentro de un circuito real (Figura 5.18). La entrada v_e puede representar la señal que proviene de los circuitos transductores de una antena, de un sensor, o cualquier otro tipo de circuito generador de señal. En definitiva, un circuito cualquiera que genere una tensión. Por tanto, podremos simularlo con un equivalente de Thevenin formado por un generador de señal alterna (v_e) y una resistencia asociada R_e . Por otro lado, tal vez tras amplificar queramos pasar a otro amplificador, o visualizar la señal, o aprovecharla en otro circuito. En cualquier caso, lo que conectemos tras el amplificador tendrá una resistencia de entrada asociada. Llamaremos **carga** al

circuito que conectemos tras el amplificador, y resistencia de carga R_L (L de *load*) a dicha resistencia asociada.

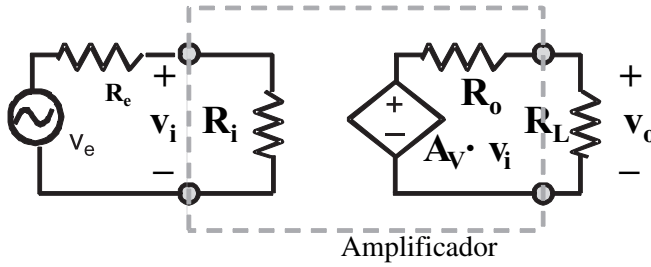


Figura 5.18. Amplificador de tensión dentro de un circuito real.

La ganancia total no será directamente la ganancia del amplificador A_V , sino que se verá reducida por los dos divisores de tensión que se forman en la Figura 5.18 a la entrada (entre R_i y R_e) y a la salida (entre R_s y R_o), mediante una fórmula final dada por la Ecuación 5.16.

$$A_{Vtotal} = \frac{v_o}{v_e} = \frac{v_o}{v_i} \cdot \frac{v_i}{v_e} = \frac{R_s}{R_o + R_s} \cdot A_V \cdot \frac{R_i}{R_e + R_i} \tag{Ec. 5.16}$$

Así que $A_{Vtotal} \leftarrow A_V$. Por tanto nos interesa cuidar no sólo la ganancia en circuito abierto A_V sino también R_i y R_o . Podemos haber obtenido una ganancia excepcional mediante una buena configuración de amplificación, pero perder gran parte de la señal de salida al conectarla a una carga o a la entrada real por culpa de unas malas resistencias de entrada y de salida. En un amplificador de tensión, para obtener la máxima salida posible comprobamos por la Ecuación 5.16 que deberemos tener R_i infinita y R_o nula.

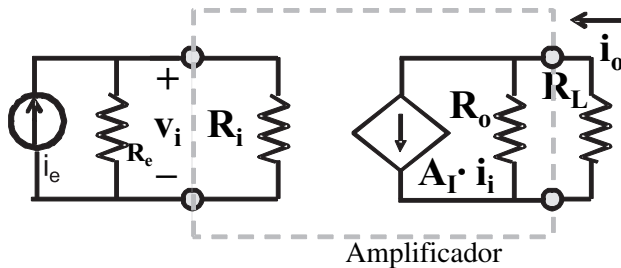


Figura 5.19. Amplificador de corriente dentro de un circuito real.

En un amplificador de corriente (Figura 5.19), las resistencias deberán cumplir otra norma. Como vemos en la Figura 5.19, la ganancia debe enfrentarse a los dos divisores de corriente que aparecen en la entrada y la salida. Se demuestra que la ganancia total tiene el valor dado por la Ecuación 5.17:

$$A_{Itotal} = \frac{i_o}{i_e} = \frac{i_o}{i_i} \cdot \frac{i_i}{i_e} = \frac{R_o}{R_o + R_L} \cdot A_I \cdot \frac{R_e}{R_i + R_e} \tag{Ec. 5.17}$$

Como vemos, en este caso conviene que la resistencia de entrada sea nula y la de salida infinita (caso dual al anterior). Resumimos los casos ideales en la Tabla 5.1, para indicar cuál es la situación de amplificación idónea (ideal), en que $A_{V_{total}} = A_V$:

Tipo de amplificador	R_i ideal	R_o ideal	Dimensiones de la ganancia
Tensión	∞	0	V / V
Transconductancia	∞	∞	A / V
Transimpedancia	0	0	V / A
Corriente	0	∞	A / A

Tabla 5.1. Valores ideales y unidades en los amplificadores.

TEMA

6



Análisis en pequeña señal con el BJT

6.1 MODELO EN PEQUEÑA SEÑAL DEL BJT

En este tema nos centraremos en los análisis de pequeña señal usando el BJT para amplificar. Ya definimos en el Tema 5 lo que se entiende por pequeña señal; en esta ocasión únicamente consideraremos el rango de frecuencias en el cual el amplificador realiza la labor de amplificación para la que fue diseñado. En dicho rango, habitualmente el efecto de las capacidades presentes en el circuito será despreciable y la ganancia permanecerá constante e independiente de la frecuencia. Este rango se denomina de frecuencias medias. El análisis del comportamiento del amplificador fuera de este rango (análisis de la respuesta en frecuencia) se presentará más adelante.

Recopilamos las bases de cómo actuaremos en el análisis de alterna en frecuencias medias: deberemos aplicar el principio de superposición, esto es, hallaremos por separado el punto de polarización, y después analizaremos el circuito en alterna anulando todas las fuentes de continua y cortocircuitando los condensadores de acoplo.

Como ya se avanzó en el Tema 5, no se considerará a los transistores con las no linealidades inherentes a ellos, sino que aplicaremos modelos lineales válidos si consideramos que estamos en pequeña señal alrededor del punto de trabajo. Aproximaremos las curvas características de comportamiento por la recta tangente a ellas en el punto de trabajo, por definición, a partir de la derivada de las ecuaciones características en el punto de trabajo. Finalmente, aplicaremos el modelo obtenido sobre las diferentes configuraciones posibles de amplificación; es decir, sobre las diversas topologías de conexión en un circuito.

Para poder trabajar en una zona lineal con un transistor BJT deberemos centrarnos **en la zona activa**, donde podemos aproximar la respuesta del BJT a un comportamiento lineal. El modelo básico que vamos a usar es el que se muestra en la Figura 6.1 y se deduce a continuación. Baste decir que este modelo es el llamado modelo en ψ , por la

forma de su topología. A medida que se vayan añadiendo efectos el modelo puede ir complicándose, pero el aquí presentado es el más sencillo y el que usaremos en adelante.



Figura 6.1. Modelo equivalente de un transistor bipolar.

Aparecen una resistencia entre base y emisor, y una fuente de corriente dependiente de la corriente de base, entre emisor y colector. Veamos de dónde ha surgido cada parámetro.

La resistencia de base r_π proviene de la curva característica de entrada: la ya conocida y ahora repasada en la Figura 6.2, curva de la unión base-emisor. Recordemos que la ecuación de Shockley reflejaba un comportamiento exponencial entre la corriente de base I_B y la tensión base-emisor V_{BE} . Si nos centramos en el punto de polarización y nos movemos en un pequeño entorno de la exponencial; es decir, en pequeña señal, podemos aproximar el comportamiento exponencial por el de la recta tangente a la curva en el punto de trabajo. Esto conforma una relación lineal entre corriente en la base y tensión base-emisor. Una relación lineal entre corriente y tensión es como la de una resistencia (en rigor, su inverso). Por tanto, podemos simular el comportamiento que tiene el transistor en la base por medio de una resistencia que modele dicha pendiente, en la relación I_B con V_{BE} , de valor igual a la tangente de la exponencial en el punto de trabajo.

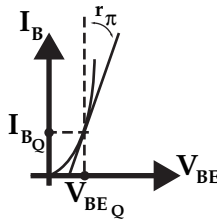


Figura 6.2. Significado de r_π en el modelo del transistor bipolar: curva característica de entrada.

Deducimos la ecuación de esa tangente mediante la derivada de la expresión de Shockley, como puede verse en la Ecuación 6.1.

$$\frac{\partial I_B}{\partial V_{BE}} \Big|_Q = \frac{\partial \left[I_S \exp\left(\frac{V_{BE}}{V_T}\right) \right]}{\partial V_{BE}} = \frac{I_S}{V_T} \exp\left(\frac{V_{BE}}{V_T}\right) = \frac{I_{BQ}}{V_T} \Rightarrow r_\pi = \frac{V_T}{I_{BQ}} \tag{Ec. 6.1}$$

donde recordemos que V_T es la tensión térmica, de valor cercano a los 25 mV a temperatura ambiente. El valor de r_π suele ser de unos pocos k Φ .

El significado de la fuente de corriente dependiente en la salida del circuito equivalente de la Figura 6.1 se basa en la relación de la entrada con la salida. Basta comprobar

que, si estamos en zona activa, el valor de la corriente por el colector es proporcional al de la corriente por la base. Podemos definir una transconductancia g_m con la relación entre la corriente de colector y la tensión base-emisor, y deducir la ecuación 6.2:

$$g_m = \left. \frac{\partial I_C}{\partial V_{BE}} \right|_Q = \beta \left. \frac{\partial I_B}{\partial V_{BE}} \right|_Q = \beta \frac{I_{BQ}}{V_T} = \frac{I_{CQ}}{V_T} \tag{Ec. 6.2}$$

ya que $I_C = \beta I_B$ en activa, con $\beta = \left. \frac{\partial I_C}{\partial I_B} \right|_Q$, definida desde un punto de vista dinámico como vimos en el Tema 5. De lo anterior podemos concluir las relaciones de la ecuación 6.3, que a veces pueden simplificar el cálculo de esta transconductancia.

$$g_m \cdot v_\pi = \beta \cdot i_b = \beta \cdot \frac{v_\pi}{r_\pi} \rightarrow g_m \cdot r_\pi = \beta \tag{Ec. 6.3}$$

Obsérvese que para deducir estos parámetros no hemos tenido en cuenta en ningún momento la construcción del dispositivo. En un NPN, la corriente en activa está definida en el sentido dibujado en la Figura 6.1, y la relación para obtener g_m es la que hemos visto. Un PNP tiene, sin embargo, la corriente en activa aplicada al revés, la corriente va de emisor a colector, lo cual invertiría el signo de la fuente de corriente. Sin embargo, en ese caso la definición de g_m (Ecuación 6.2) nos daría un valor negativo para la misma, pues $V_{BE} < 0$. El valor negativo de este parámetro podría cancelarse con el sentido de la corriente. Por consiguiente, **podemos mantener el mismo circuito equivalente**, especificando que en él debemos usar siempre el valor absoluto de g_m .

A medida que se contemplan otros efectos internos del transistor, podemos incrementar el número de componentes de este modelo, aumentando también la complejidad de su uso. Por ejemplo, a tenor de la Figura 6.3, donde se muestran las curvas de salida de la manera más realista posible, se aprecia que todas las curvas tienen una ligera pendiente. Extrapolando las curvas hacia el eje negativo de abscisas obtendríamos un punto de corte en la llamada "tensión de Early" V_A . Este efecto es debido a la variación de la anchura de las zonas de carga espacial con la tensión aplicada. Como se trata de una pendiente en una curva de corriente (I_C) en función de una tensión (V_{CE}), podemos simularlo con una resistencia r_o aplicada en la salida, es decir, en paralelo con la fuente de corriente.

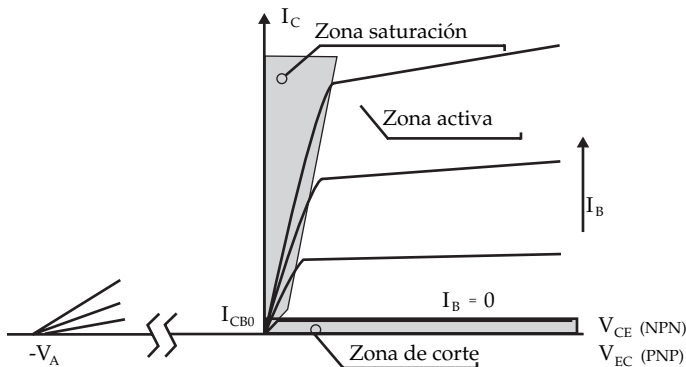


Figura 6.3. Aparición de r_o en el modelo del transistor bipolar: curva característica de salida.

La ecuación que define dicha resistencia es la Ecuación 6.4, y su valor suele ser muy grande, ya que V_A es del orden de varias decenas de voltios. Al estar colocada en paralelo con la fuente de corriente i_b (Figura 6.4), en muchas ocasiones se puede despreciar el efecto y dejar en circuito abierto (Figura 6.1).

$$r_o = \frac{V_A}{I_{CQ}} \quad (\text{Ec. 6.4})$$

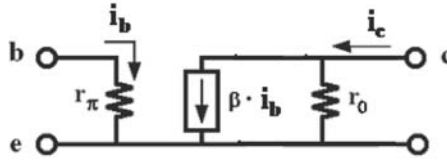


Figura 6.4. Modelo equivalente de un transistor bipolar incluyendo r_o .

Por otro lado, existen efectos capacitivos en el transistor. Obsérvese que las dos uniones PN contienen cargas iónicas separadas, en las zonas de carga espacial, con una anchura de separación que puede modularse con la tensión. Esta situación tiene una configuración de condensador. Por la estructura física del transistor, su distribución espacial, dopajes de las zonas, etc, podemos definir dos condensadores parásitos en el modelo (Figura 6.5): C_w entre la base y el emisor, y C_μ entre la base y el colector. Sus valores son habitualmente muy pequeños, del orden de picofaradios. Su influencia en la respuesta del amplificador se manifestará en frecuencias altas, donde su impedancia es apreciable (como se estudiará en temas posteriores). A frecuencias medias, ésta será considerada infinita.

El modelo que consideramos más completo, pues, es el de la Figura 6.5, válido para todas las frecuencias.

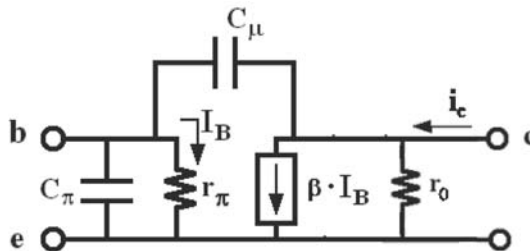


Figura 6.5. Modelo del transistor bipolar con efectos de frecuencia.

En función del tipo de análisis que estemos realizando, podremos hacer diferentes simplificaciones sobre él que agilizarán los cálculos. A frecuencias medias, el efecto de las capacidades en el amplificador será despreciable. En el caso del BJT, sus capacidades parásitas (de pequeño valor) presentarán una impedancia muy elevada y podrán ser despreciadas frente al resto del circuito. Por lo tanto, podemos simplificar el modelo

completo al de la Figura 6.6. La parte izquierda es similar a un circuito equivalente Thevenin, aunque obviamente sin fuente de tensión; y la parte derecha es similar a un equivalente Norton, con su fuente de corriente asociada y su resistencia. Éste es un modelo de cuatro terminales que resulta ser típico también en una teoría llamada teoría de cuadripolos, y que estudiaremos en el tema sobre realimentación con detalle. Dejamos el circuito dibujado y con los parámetros descritos por sus ecuaciones en la Figura 6.6.

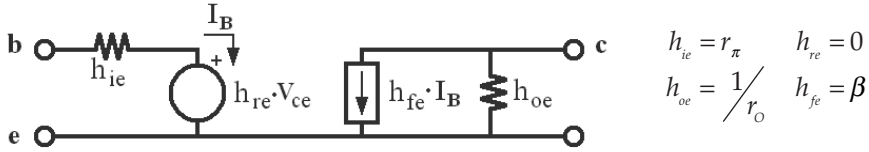


Figura 6.6. Modelo de transistor bipolar como cuadripolo, con sus elementos descritos.

Estudiemos ahora las diferentes configuraciones de amplificación, basadas en la topología de entrada y salida del circuito. Hay tres posibles: si la señal entra por la base y sale por el colector, las tensiones se miden respecto al emisor, con lo que la configuración se denomina “emisor común”. Si la señal entra por la base y se toma la salida en el emisor, se tratará de un “colector común”. Si la entrada se realiza por el emisor y la salida por el colector, hablaremos de “base común”.

6.2 CONFIGURACIÓN EN EMISOR COMÚN

Esta configuración tiene el aspecto típico de la Figura 6.7. Recordemos que v_g y R_g conforman la entrada desde cualquier circuito, por ser su equivalente Thevenin. La entrada de la señal se realiza por la base, pues vemos que v_g se conecta a la base del transistor a través del condensador C_1 . La salida se toma en el colector, a través del condensador C_2 . Como la entrada es por la base y la salida por el colector, se toma al emisor como referencia para medir las tensiones en el transistor. De ahí que se nombre a la configuración como emisor común.

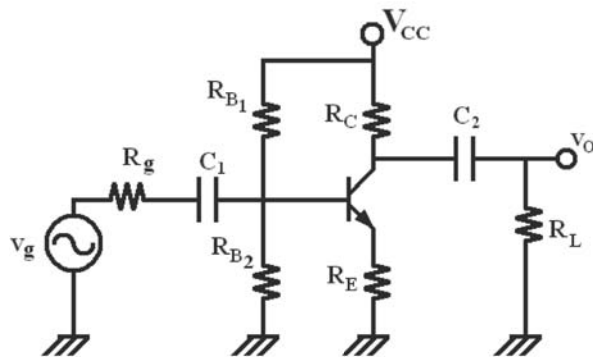


Figura 6.7. Configuración del circuito en emisor común.

Como sabemos por el Tema 5, debemos analizar el circuito usando el principio de superposición.

Comenzamos con el análisis en corriente continua: se reduce el circuito al mostrado en la Figura 6.8, porque C_1 y C_2 se consideran como circuitos abiertos, y eliminamos la tensión alterna de entrada. Se considera primero el circuito Thevenin equivalente de la malla de la base, con los parámetros definidos en la Ecuación 6.5.

$$V_{BB} = V_{CC} \frac{R_{B2}}{R_{B1} + R_{B2}} \quad \text{y} \quad R_{BB} = R_{B1} + R_{B2} \quad (\text{Ec. 6.5})$$

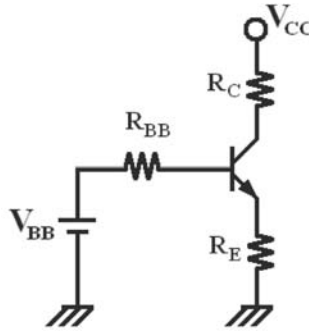


Figura 6.8. Parte continua del circuito en emisor común.

El punto de polarización se reduce a los cálculos que vimos en el Tema 3. Para empezar, se supone que estamos en zona activa y la corriente se calcula por la base con la malla definida en la base y el emisor del transistor (Ecuación 6.6).

$$I_{BQ} = \frac{V_{BB} - V_{BEon}}{R_{BB} + \beta \cdot R_E} \quad (\text{Ec. 6.6})$$

Debido a la suposición de activa, se cumplen las Ecuaciones 6.7:

$$I_E = I_B(1 + \beta) \approx I_C; \quad I_{CQ} = \beta \cdot I_B \quad (\text{Ecs. 6.7})$$

Finalmente, usando la malla de salida, o del colector, quedará la Ecuación 6.8.

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot (R_C + R_E) \quad (\text{Ec. 6.8})$$

En una resolución numérica, ahora se comprobaría que la suposición de activa es correcta. Recordemos que en este análisis, esta suposición es además un requisito: la zona activa es la única válida para realizar la amplificación sin distorsión, como hemos visto. La pequeña señal aplicada no debe hacer que se supere la zona activa, para mantener la linealidad, y por tanto, el rango donde el modelo de circuito equivalente que ahora aplicaremos se puede implementar.

Pasamos ahora a realizar el análisis en corriente alterna. Pretendemos analizar el circuito de manera que podamos simularlo como en la Figura 5.14, como un amplificador de tensión. Debemos buscar, por tanto, expresiones para la resistencia o la impedancia de entrada (la llamaremos Z_i , como recordatorio de que no tiene por qué ser sólo resistiva), la impedancia de salida (Z_o) y la ganancia en tensión (A_v). Aclaremos que, en adelante,

esta ganancia en tensión se referirá a la del amplificador en circuito abierto, sin carga R_L ni circuito de entrada, con lo cual centraremos el análisis en la etapa amplificadora, aislandola del resto del circuito (sin efectos de carga). Las impedancias de entrada y salida se calculan estudiando la resistencia equivalente Thevenin que se subtiende desde los terminales de entrada y salida, respectivamente. Se calculan pasivando (igualando a cero) las fuentes independientes.

El circuito que servirá para el cálculo es el *equivalente en pequeña señal a frecuencias medias*, mostrado en la Figura 6.9.

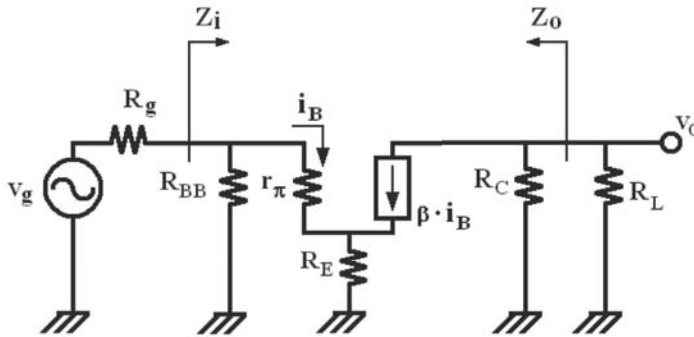


Figura 6.9. Definición de las resistencias de entrada y salida, y límites circuitales del amplificador en el equivalente en pequeña señal a frecuencias medias del amplificador en emisor común.

Observemos que para conseguir este circuito en alterna se ha partido del inicial (Figura 6.7) y se han anulado las fuentes independientes de continua, asimismo se han cortocircuitado los condensadores de acoplo. En el circuito hemos marcado con un par de flechas las posiciones desde las cuales se calculan las resistencias equivalentes de entrada y salida. Debe resaltarse que todo lo que queda entre estas flechas es el amplificador, y que analizaremos el mismo como si lo que tiene alrededor estuviera desconectado: la parte izquierda, que es el circuito de entrada (v_g y R_g), y la derecha, que es la carga de salida (R_L). Así, estudiaremos el amplificador en vacío.

Atendiendo a la dirección establecida, puede calcularse que la impedancia de entrada queda como indica la Ecuación 6.9.

$$Z_i = R_{BB} // (r_{\pi} + (1 + \beta) \cdot R_E) = R_{BB} // R_x \tag{Ec. 6.9}$$

Vemos que la resistencia R_E aparece multiplicada por $(1 + \beta)$. Esto se repetirá cada vez que observemos cualquier resistencia situada en el emisor desde la base, y es debido a que en dicha resistencia confluyen las corrientes de base (i_b) y colector (βi_b).

Para la impedancia de salida debemos pasivar el circuito; no habría tensión independiente ninguna a la entrada. De este modo nos quedaría una expresión para i_b , pues es la única corriente que atravesaría la rama izquierda del circuito. Pero i_b depende de v_o , es decir, de ella misma. No hay ninguna generación de corriente i_b posible distinta a esta fuente dependiente, una vez anulada la entrada. Por consiguiente, la única solución es $i_b = 0$, la fuente de corriente dependiente se anula (queda en circuito abierto) y la única resistencia que se aprecia desde la salida es R_C , quedando la Ecuación 6.10. Este

razonamiento también se repetirá en lo sucesivo con fuentes de corriente dependientes de sentido saliente en paralelo con la resistencia que queremos calcular.

$$Z_O = R_C \quad (\text{Ec. 6.10})$$

Para la ganancia siempre seguiremos una cadena establecida desde la salida hacia la entrada. Así, la ganancia de tensión en vacío o a circuito abierto de nuestro amplificador puede desarrollarse según la Ecuación 6.11:

$$A_V = \frac{v_O}{v_b} = \frac{v_O}{i_B} \cdot \frac{i_B}{v_b} \quad (\text{Ec. 6.11})$$

Ahora bien, recordando que no tenemos conectada la salida, se deduce la expresión de la tensión de salida a partir de la caída en la resistencia R_C , como indica la Ecuación 6.12:

$$v_O = -\beta \cdot i_B \cdot R_C \quad (\text{Ec. 6.12})$$

Podemos encontrar una expresión para la tensión y la corriente de entrada a partir de la resistencia de entrada que ya hemos calculado, con lo cual queda la Ecuación 6.13:

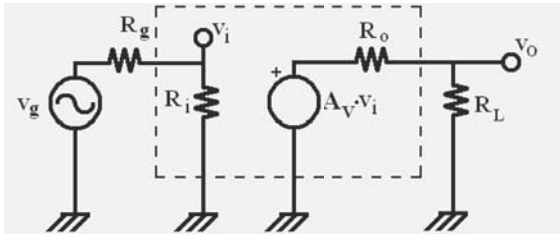
$$v_b = i_B \cdot R_i = i_B \cdot (r_\pi + (1 + \beta) \cdot R_E) \quad (\text{Ec. 6.13})$$

Con todo ello, la expresión de la ganancia en circuito abierto quedaría como en la Ecuación 6.14. Se puede aproximar a la expresión final, simple cociente entre las resistencias de colector y emisor, debido a que habitualmente $r_\pi \ll (1 + \beta) \langle R_E$ y el valor de β es muy grande.

$$A_V = \frac{-\beta \cdot R_C}{r_\pi + (1 + \beta) \cdot R_E} \cong -\frac{R_C}{R_E} \quad (\text{Ec. 6.14})$$

Con ello comprobamos que las resistencias de entrada (Ecuación 6.9) y de salida (Ecuación 6.10) son del orden de las utilizadas en la configuración para el punto de polarización, quedando un poco lejos de los criterios establecidos para la idealidad al final del tema anterior (véase la Tabla 5.1). La ganancia es deducible de inmediato, con la relación de los valores de las resistencias en colector y emisor (Ecuación 6.14). No podrá ser demasiado alta, para que el punto de polarización esté en la zona activa, pero como observamos de un simple vistazo al circuito podemos calcularla. Finalmente, conviene decir que el signo negativo implica una inversión en la señal, es decir, un desfase de 180° .

El circuito equivalente completo, con circuito de entrada y resistencia de salida, utilizando los resultados recién obtenidos para aplicarlos en el circuito equivalente del amplificador de tensión, quedaría como la Figura 6.10, similar a la ya dibujada al final del Tema 5. La ganancia total de tensión se presenta en la Ecuación 6.15, en la que se incluyen los efectos de carga a los que se somete al amplificador. Como vemos, el divisor de tensión formado entre la resistencia de la fuente y la resistencia de entrada del amplificador, y el formado entre la resistencia de salida del amplificador y la resistencia de carga, rebajan el valor de dicha ganancia.



$$R_i = Z_i = R_{BB} // (r_{\pi} + (1 + \beta) \cdot R_E)$$

$$R_o = Z_o = R_C$$

Figura 6.10. Conexión del amplificador, con los parámetros recién calculados, al resto del circuito.

$$A_{Vtotal} = A_V \cdot \frac{R_i}{R_i + R_g} \cdot \frac{R_L}{R_o + R_L} \tag{Ec. 6.15}$$

6.3 CONFIGURACIÓN EN EMISOR COMÚN CON C_E

Este circuito es análogo al anterior, salvo por el hecho de que existe un condensador en paralelo con la resistencia del emisor (Figura 6.11). A este condensador se le denomina de desacoplo, pues elimina la señal que antes existía en el emisor. En efecto, si pensamos en el equivalente en pequeña señal a frecuencias medias, este condensador aparecerá cortocircuitado (impedancia de bajo valor) y, al estar en paralelo con la resistencia R_E, dicha resistencia R_E desaparece del circuito equivalente. El emisor aparece directamente conectado a la referencia en alterna.

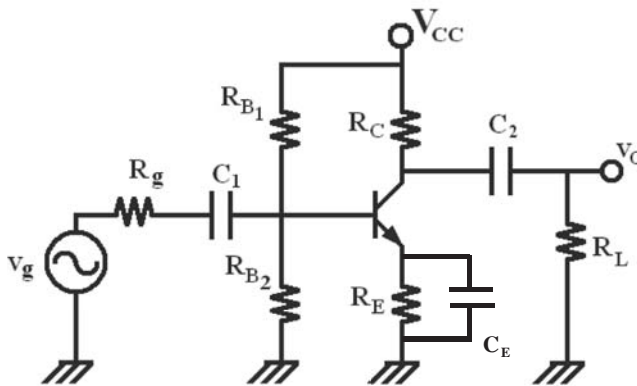


Figura 6.11. Configuración del circuito en emisor común con condensador en el emisor.

En el análisis en corriente continua no hay nada nuevo en el sistema. Como los condensadores son circuitos abiertos, queda exactamente el mismo circuito que en la Figura 6.8, y las expresiones deducidas son idénticas. Trabajamos, pues, con el mismo punto de polarización. En cuanto al análisis en alterna, podemos particularizar todo lo hallado en el caso anterior para $R_E \sqrt{0}$, ya que en este caso el condensador

C_E anula la presencia de R_E en pequeña señal a frecuencias medias. Nos quedan las Ecuaciones 6.16:

$$R_i = R_{BB} // r_\pi ; R_o = R_C ; A_v = -\beta \cdot \frac{R_C}{r_\pi} \quad (\text{Ecs. 6.16})$$

La conclusión es que gracias a esta configuración hemos conseguido que A_v aumente. Los valores de R_C y r_π son del mismo orden de magnitud que el cociente anterior (Ecuación 6.14), pero este cociente queda multiplicado por un valor elevado, como es β . Ello ha sido a costa de una disminución de la resistencia de entrada. Cuando se quieran tener ganancias grandes, ésta es una buena solución, aunque no debemos descuidar los efectos de carga que se producirán en la entrada del amplificador, en especial si la resistencia de salida de la fuente de señal (R_g) es considerable.

6.4 CONFIGURACIÓN EN COLECTOR COMÚN

Esta configuración presenta la topología de la Figura 6.12. Recalamos que v_g y R_g representan al circuito generador de la señal de entrada que queremos amplificar. La entrada de la señal se realiza por la base, porque v_g se conecta a la base del transistor a través del condensador C_1 . La salida esta vez se toma en el emisor, a través del condensador C_2 . Como la entrada es por la base y la salida por el emisor, se toma el colector como referencia para medir las tensiones en el transistor. De ahí que se nombre a la configuración como colector común.

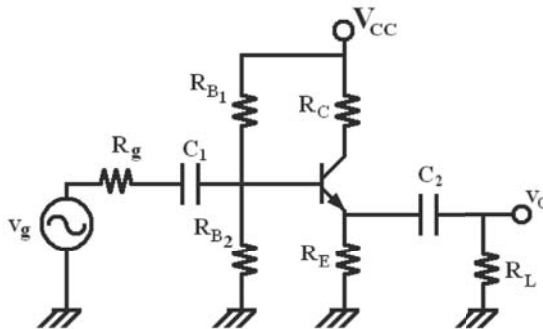


Figura 6.12. Configuración del circuito en colector común.

Es llamativo observar que el punto de polarización no ha cambiado respecto a los casos anteriores. Como los condensadores son circuitos abiertos, la Figura 6.8 sigue siendo válida para el análisis de continua. Para el análisis en alterna, plantearemos de nuevo el circuito equivalente en pequeña señal a frecuencias medias, mediante la anulación de las señales continuas ($V_{CC} = 0$) y el cortocircuitado de los condensadores de acople (Figura 6.13). En ella hemos vuelto a marcar con flechas las direcciones hacia las que habría que plantear el cálculo de los equivalentes Thevenin de la impedancia de entrada y la de salida. Recordemos que lo que queda fuera de dichas flechas no es amplificador propiamente dicho, sino entrada y salida, respectivamente. Nuestro

objetivo es averiguar las impedancias de entrada y de salida, así como la ganancia, para el circuito amplificador en vacío, es decir, no conectando ni circuito de entrada ni resistencia de carga a la salida.

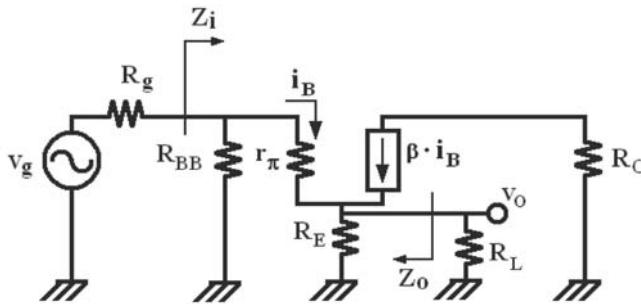


Figura 6.13. Circuito equivalente en pequeña señal a frecuencias medias del amplificador en colector común.

La impedancia de entrada, usando el circuito de la Figura 6.13, sería como indica la Ecuación 6.17. Como vemos, se trata de un paralelo entre las resistencias de base y las que se suman en serie desde el terminal de base. Debe resaltarse el hecho de que existe un camino de corriente desde la entrada hasta la salida, y nos hemos visto obligados a incluir la resistencia de carga, pues al estar conectada en paralelo a la resistencia de emisor puede influir en el resultado final. Observemos también que, de nuevo, al sumarse las corrientes de base y colector, las dos resistencias en paralelo en el emisor aparecen multiplicadas por $\tau + 1$.

$$Z_i = R_{BB} // (r_{\pi} + (1 + \beta) \cdot (R_E // R_L)) \tag{Ec. 6.17}$$

La impedancia de salida es algo más difícil de analizar. Separemos su contribución y deduzcámosla a partir de la Figura 6.14, donde para calcular el equivalente Thevenin correspondiente se ha anulado la fuente de tensión independiente a la entrada. No se ha eliminado R_g , aun no formando parte del amplificador, porque se puede observar que existe un camino de corriente de salida a entrada, con lo que dicha resistencia puede influir en el valor final.

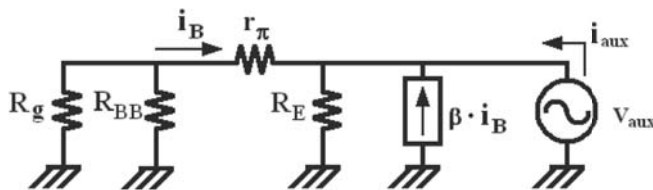


Figura 6.14. Circuito auxiliar para el cálculo de la resistencia de salida en una configuración colector común.

Aprovecharemos para ilustrar una forma habitual de proceder a la hora de deducir el valor de una resistencia equivalente: introducir una corriente de prueba y una tensión de prueba, auxiliares, entre los mismos terminales desde los cuales está definida la

resistencia equivalente a estudiar. En este caso las hemos llamado fuentes auxiliares v_{aux} e i_{aux} . De este modo, por definición de la resistencia equivalente, debe cumplirse la Ecuación 6.18, y que su relación directa nos suministre el valor de la resistencia de salida:

$$Z_O = \frac{v_{aux}}{i_{aux}} \quad (\text{Ec. 6.18})$$

Resta calcular cada término, en función de los parámetros del circuito equivalente de la Figura 6.14. La tensión auxiliar se puede definir con la ley de Ohm, usando la caída en las resistencias tomadas desde el emisor hacia la base, en función de la corriente de la base, como en la Ecuación 6.19:

$$v_{aux} = -i_B \cdot (r_\pi + R_g // R_{BB}) \quad (\text{Ec. 6.19})$$

Esto ha quedado en función de la corriente de base i_B , pero podemos relacionarla simplemente con la ley de Kirchhoff en el nodo del emisor, Ecuación 6.20:

$$i_{aux} = -i_B \cdot (1 + \beta) + \frac{v_{aux}}{R_E} \quad (\text{Ec. 6.20})$$

Sólo resta dividir las dos últimas ecuaciones para obtener la resistencia equivalente a la salida, desarrollada en la Ecuación 6.21:

$$Z_O = R_E // \frac{r_\pi + R_g // R_{BB}}{1 + \beta} \quad (\text{Ec. 6.21})$$

Aparece un paralelo entre dos resistencias, R_E y otra dividida por $\iota + 1$, que por el elevado valor de ι tenderá a ser mucho menor. En el paralelo, la mayor parte será aportada por esta resistencia menor. Por otro lado, si $R_g \ll R_{BB}$ y $R_g \ll r_\pi$ quedaría la aproximación de la Ecuación 6.22, que es muy habitual.

$$\frac{r_\pi}{1 + \beta} \ll R_E \rightarrow Z_O \approx \frac{r_\pi}{1 + \beta} \quad (\text{Ec. 6.22})$$

Por último, la ganancia vendría dada a través de la Figura 6.13, por la Ecuación 6.23:

$$A_V = \frac{v_O}{v_b} = \frac{v_O}{i_B} \cdot \frac{i_B}{v_b} = \frac{R_E(1 + \beta)}{r_\pi + R_E(1 + \beta)} \approx 1 \quad (\text{Ec. 6.23})$$

ya que ι es un número grande. Esto implica que la ganancia es prácticamente la unidad. En rigor, este amplificador de tensión ¡no amplifica! La salida se parece mucho a la entrada, sin ni siquiera introducirse un desfase (el signo es positivo).

El interés de esta configuración está sobre todo en los otros parámetros: la resistencia de entrada es un valor mejor que en los casos anteriores, pues el paralelo de los dos términos se puede asemejar a $R_{BB'}$, al estar el otro multiplicado por $\iota + 1$. Además, la resistencia de salida aproximada encontrada en la Ecuación 6.22 tendrá un valor que puede resultar muy bajo, ya que el factor $\iota + 1$ aparece dividiendo.

Como buscamos un amplificador de tensión, cabe decir que el hecho de tener una resistencia tan pequeña a la salida facilita los acoplos de carga. Aplicando la Ecuación 5.16, los efectos de carga son menores, y podemos mantener la tensión lograda a la salida aun cuando se conecten a ella cargas de elevado valor. Este circuito a veces se denomina **seguidor de emisor**, o simplemente **seguidor**, ya que la salida sigue a la entrada sin apenas desfase ni caídas de potencial en la señal.

Este circuito cumple la función, no ya de amplificador de tensión, sino de amplificador de potencia, como veremos en los últimos temas.

6.5 CONFIGURACIÓN EN BASE COMÚN

La configuración de base común se muestra en la Figura 6.15. La entrada de la señal se realiza por el emisor, porque v_g se conecta al emisor del transistor a través del condensador C_2 . La salida se toma de nuevo en el colector, a través del condensador C_3 . Se ha colocado un condensador en la base, C_1 , que en pequeña señal habrá de aparecer en paralelo con las dos resistencias de la base, R_{B1} y R_{B2} , cortocircuitándolas a frecuencias medias. Como la entrada es por el emisor y la salida por el colector, se toma la base como referencia para medir las tensiones en el transistor. De ahí que se denomine a la configuración como en base común.

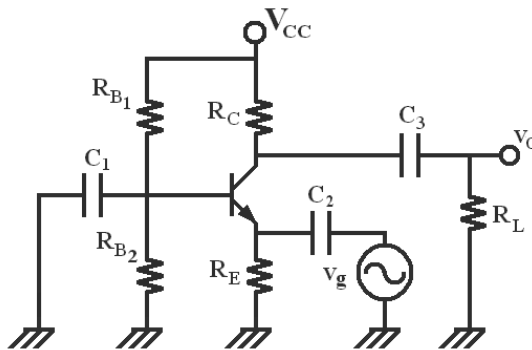


Figura 6.15. Configuración en base común.

Nuevamente destacamos el hecho de que el análisis en corriente continua no tiene ninguna variación respecto de los anteriores, ya que si abstraemos el circuito rodeado de los condensadores, abiertos en corriente continua, no hemos cambiado en nada la Figura 6.8. Para el análisis en corriente alterna, anulando la fuente de tensión continua y cortocircuitando los condensadores, obtendríamos el circuito equivalente en pequeña señal a frecuencias medias que se aprecia en la Figura 6.16. Es muy importante observar que siempre se mantiene el mismo circuito equivalente del transistor en pequeña señal a frecuencias medias. Así, habrá que tener un cuidado especial a la hora de ubicarlo en la topología de este circuito. A ello nos ayuda la flecha indicativa del sentido entrante de la corriente de base. Este sentido debe ser mantenido siempre para cualquier configuración. Esta vez no hemos considerado resistencia asociada a la

fuente de entrada. Obsérvese que hemos colocado nuevamente flechas indicativas de las direcciones en que se calculan las resistencias de entrada y de salida.

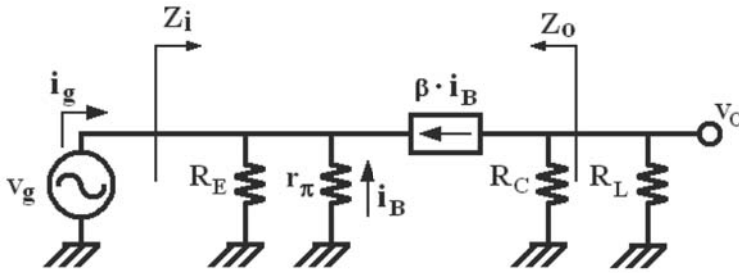


Figura 6.16. Circuito equivalente en pequeña señal a frecuencias medias del amplificador en base común.

Para la impedancia de entrada, basta comprobar que la relación de la Ecuación 6.24 nos ofrece directamente dicha resistencia. Habrá que encontrar sendas expresiones para la corriente y la tensión de entrada.

$$Z_i = \frac{v_g}{i_g} \tag{Ec. 6.24}$$

Para la entrada, podemos usar directamente la corriente de base para definir la tensión, con la Ecuación 6.25:

$$v_g = -i_B \cdot r_\pi \tag{Ec. 6.25}$$

Por otro lado, la corriente de la fuente de entrada se puede relacionar con el resto mediante la ley de Kirchoff para el nodo del emisor, a la misma entrada, con la Ecuación 6.26:

$$i_g = -(1 + \beta) \cdot i_B + \frac{v_g}{R_E} \tag{Ec. 6.26}$$

Despejando i_B y dividiendo ambas ecuaciones se obtiene, tras operar, la expresión de la resistencia de entrada, dada por la Ecuación 6.27. Como vemos, se trata del paralelo de la resistencia de emisor con una resistencia que es $\tau + 1$ veces menor que r_π . Siendo r_π de valor comparable a R_E , el segundo término del paralelo es mucho menor, quedando como dominante en el paralelo, de ahí la aproximación realizada:

$$Z_i = R_E // \frac{r_\pi}{1 + \beta} \approx \frac{r_\pi}{1 + \beta} \tag{Ec. 6.27}$$

Para la resistencia de salida, habrá que anular las fuentes independientes en la Figura 6.15, es decir, v_g , y computar la resistencia equivalente tomada desde los terminales de salida y referencia. Observamos que nos quedaría una expresión para la fuente de corriente τi_B , que dependería directamente de i_B , con lo cual la expresión sólo tiene

solución si i_b es 0. Si es así, la fuente de corriente se deja en circuito abierto y obtenemos la expresión simple de la Ecuación 6.28:

$$Z_o = R_C \quad (\text{Ec. 6.28})$$

La expresión de la ganancia de tensión a circuito abierto (o en vacío), sin R_L , se deduce con las expresiones de las tensiones de salida y entrada, de la forma indicada en la Ecuación 6.29, donde se han sustituido de manera inmediata dichas expresiones en el denominador y el numerador, respectivamente:

$$A_V = \frac{v_o}{v_g} = \frac{-\beta \cdot R_C \cdot i_B}{-i_B \cdot r_\pi} \rightarrow A_V = \frac{\beta \cdot R_C}{r_\pi} \quad (\text{Ec. 6.29})$$

Podría emplearse también como amplificador de transimpedancia, cuya ganancia sería esta vez la de la tensión de salida en función de la corriente de entrada. Teniendo en cuenta la expresión de la tensión de salida, ya usada en la Ecuación 6.29 ($v_o = -\beta \cdot R_C \cdot i_B$), y la relación encontrada para las corrientes según la Ecuación 6.30, donde se ha usado la resistencia de entrada R_i en el circuito,

$$i_g \cdot Z_i = -i_B \cdot r_\pi \quad (\text{Ec. 6.30})$$

quedaría una expresión para la ganancia de transimpedancia en vacío como la de la Ecuación 6.31, donde se ha aproximado teniendo en cuenta la Ecuación 6.27, en la que $Z_i \approx \frac{r_\pi}{1 + \beta}$:

$$A_Z = \frac{v_o}{i_g} = \frac{\beta \cdot Z_i \cdot R_C}{r_\pi} \approx R_C \quad (\text{Ec. 6.31})$$

Es decir, que con una configuración de base común tenemos un amplificador de tensión con ganancias de tensión apreciables, sin desfazar, pero con una muy baja impedancia de entrada, y por tanto nada buena para una entrada en tensión. Sin embargo, si se usa este mismo circuito para amplificar corriente, esta resistencia de entrada se transforma en muy buena, por su bajo valor, cosa que interesa de cara a que entre en el amplificador la máxima corriente posible. Así que, como vemos, una configuración puede utilizarse como amplificador de otros tipos, siendo mejores a veces las prestaciones en unos tipos que en otros.

TEMA

7



Análisis en pequeña señal con transistores FET

7.1 MODELO EN PEQUEÑA SEÑAL DEL TRANSISTOR FET

En este tema realizaremos un análisis similar al presentado en el tema anterior, pero aplicado a transistores FET. De nuevo, aplicaremos el concepto de *pequeña señal* para poder definir unos modelos lineales de comportamiento, que podamos basar en circuitos simples con componentes lineales. De este modo podremos utilizar el principio de superposición, descomponiendo el análisis como venimos haciendo: por un lado la respuesta en corriente continua (DC) y por otro la respuesta en corriente alterna (AC).

Nos centraremos en la suposición de que el transistor está polarizado en la zona de saturación, ya que en esta zona existe un control preciso de la corriente de drenador en función de la tensión puerta-surtidor, así como una independencia de la misma con la tensión drenador-surtidor aplicada.

El modelo de circuito equivalente en pequeña señal a frecuencias medias que aplicaremos para simular el comportamiento en alterna de un FET se muestra en la Figura 7.1. Hay un circuito abierto entre puerta y surtidor, y existe una fuente de corriente que depende de la tensión entre puerta y surtidor.

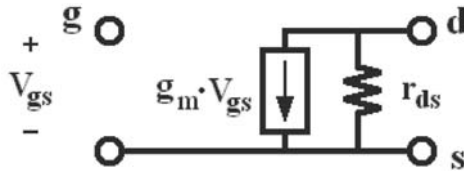


Figura 7.1. Modelo equivalente de un transistor de efecto de campo.

Explicamos cómo hemos llegado a cada parámetro. Recordando el hecho de que no existe ninguna corriente por la puerta de un FET, es lógico deducir de inmediato que entre puerta y surtidor deberemos dejar un circuito abierto. Por otra parte, la tensión puerta-surtidor es la clave para controlar la corriente de drenador. Recordemos la Figura 4.9, repetida en la 7.2, sobre las curvas características de las corrientes de drenador en función de las tensiones de puerta-surtidor en MOSFET (las de JFET son similares). Las relaciones en saturación son cuadráticas. Sin embargo, si nos movemos en un pequeño entorno del punto de polarización, podemos aproximar el comportamiento cuadrático por la tangente a la curva en ese punto, es decir, por la derivada. Esto nos permite considerar un comportamiento lineal, siempre que nos ciñamos a esta situación de pequeña señal.

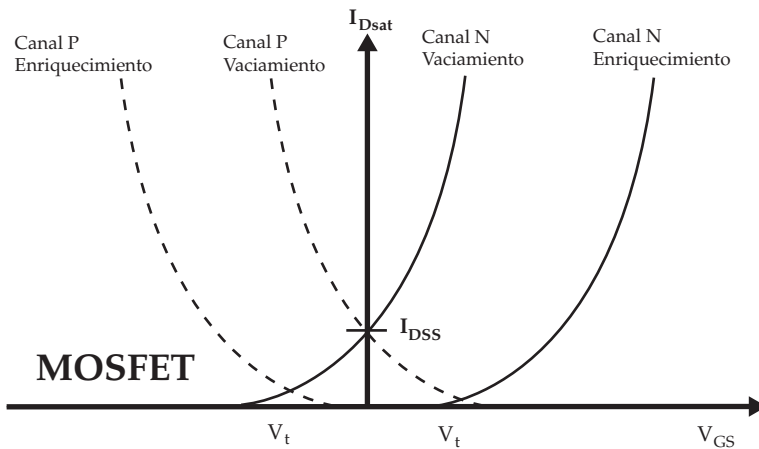


Figura 7.2. Curva característica en saturación de los MOSFET.

Como vimos en el Tema 4, los FET en saturación, bien sean MOSFET o JFET, cumplirán una ecuación cuadrática en función de la diferencia entre las tensiones V_{GS} y V_p siendo V_p la tensión umbral o de *pinch-off* para la desaparición del canal. Esa diferencia es la que marca la apertura del canal. La expresión puede resumirse en la Ecuación 7.1:

$$I_D = k(V_{GS} - V_p)^2 \tag{Ec. 7.1}$$

En un entorno reducido alrededor del punto de polarización, conseguimos una dependencia lineal utilizando la derivada de la corriente en función de V_{GS} . Así, aparece

una relación entre corriente de salida y tensión de entrada, es decir, una transconductancia, dada por la Ecuación 7.2:

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_Q = 2k(V_{GSQ} - V_P) \tag{Ec. 7.2}$$

La transconductancia mostrada marca la dependencia entre la tensión de puerta y surtidor, y la corriente de drenador. Para simularla podemos asumir que existe una fuente de corriente entre drenador y surtidor que depende de la tensión puerta-surtidor (véase la Figura 7.1), y que tiene un valor $g_m \cdot v_{gs}$.

Como se vio en el Tema 4, y se recuerda en la Figura 7.3, las curvas características de los FET tienen una ligera pendiente en la región de saturación. Si extrapolamos todas las curvas, todas se cortan en un mismo punto, que viene dado por la tensión de modulación $V_{M'}$ la cual depende de los parámetros físicos de fabricación del transistor. Es un efecto similar al de la tensión de Early en los BJT (véase el Apartado 6.1 del Tema 6). Esto provoca la aparición de una dependencia lineal de la corriente con la tensión de modulación, que es la misma dependencia que se obtendría para una resistencia. De ahí que aparezca como parte del modelo una resistencia r_{ds} de drenador a surtidor, en paralelo con la fuente de corriente. No obstante, como en el caso de los BJT, su valor es normalmente muy elevado, y su aplicación en el modelo está supeditada a la relación con el resto de resistencias del circuito.

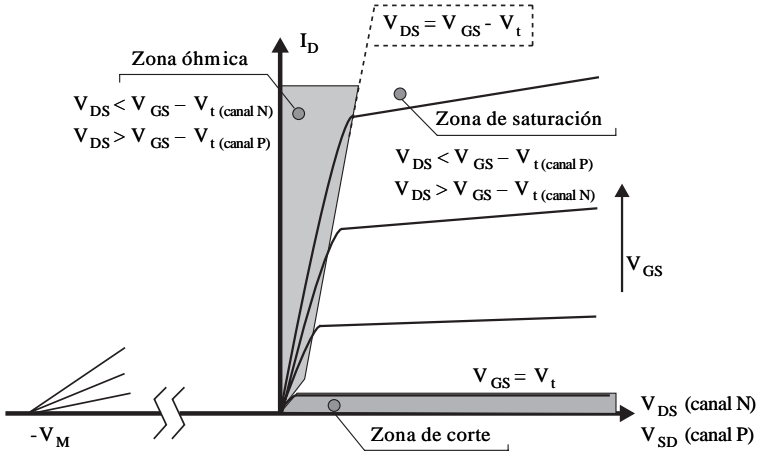


Figura 7.3. Curvas características de un MOSFET.

No era de extrañar que la fuente de corriente de salida dependiera de la tensión de entrada. El mismo efecto de campo está relacionado con ello: una tensión aplicada regula la anchura del canal disponible para la conducción y hace que haya más o menos corriente. Este dispositivo es de transadmitancia, pues controla una corriente a partir de una tensión.

Sobre la estructura del canal aún pueden aparecer algunos efectos parásitos. En efecto, recordando cómo se fabricaba un MOSFET, por ejemplo de canal N, observamos que aunque estemos pendientes de qué ocurre en la zona del canal, hemos creado involuntariamente dos uniones PN que están colocadas en inversa (Figura 7.4). Esto significa que tienen una zona de carga espacial considerable, y que puede ser modulada

en relación con las tensiones aplicadas. Es un efecto capacitivo: cargas separadas y enfrentadas dependiendo de la frecuencia. En ese caso deberemos incluir todas las frecuencias en nuestro modelo equivalente en pequeña señal. Se denominarán como C_{gs} , definida entre puerta y surtidor, y C_{gd} entre puerta y drenador. Su valor es de unos pocos picofaradios, como ocurría con las capacidades análogas en los BJT, y afectarán especialmente al comportamiento del amplificador en frecuencias altas.

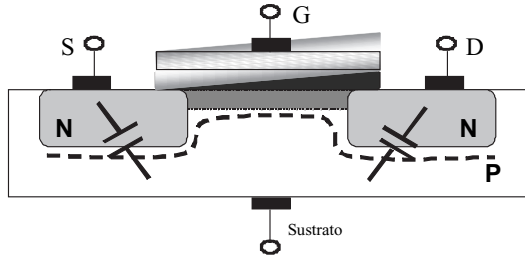


Figura 7.4. Corte de un MOSFET de canal N. Se muestran las zonas de carga espacial creadas y la ubicación física de los efectos capacitivos relacionados.

El modelo completo más habitual es el mostrado, pues, en la Figura 7.5. Es interesante resaltar algo similar a lo que ocurría con un BJT: el modelo es válido para todos los transistores FET. En efecto, nos hemos centrado en un MOSFET en el que la tensión se define de drenador a surtidor, la corriente entra por el drenador, y el canal, por tanto, es N. Imaginemos un canal P: la corriente pasa de surtidor a drenador. La fuente de corriente debería estar definida en sentido contrario. Pero hay otro punto de interés: g_m se define como la tangente o la pendiente de la tangente a la curva I_D en función de V_{GS} en saturación. Un vistazo a la Figura 7.2 nos recuerda que la pendiente en canal P es negativa. Una pendiente negativa y una corriente en sentido contrario se cancelan entre sí, y podemos asumir que **el circuito de la Figura 7.5 es válido para cualquier transistor FET, siempre y cuando se utilice el valor absoluto de g_m en el mismo, sin signo.**

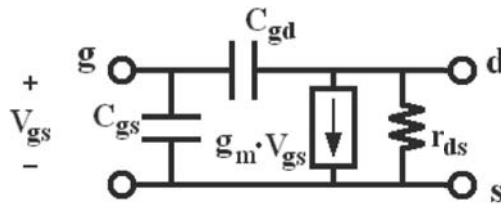


Figura 7.5. Modelo equivalente completo de un transistor de efecto de campo.

En los siguientes apartados haremos un estudio de las tres configuraciones básicas realizables con un FET, análogas a las vistas en un BJT, usando los tres terminales como entrada, salida y referencia. Las tres configuraciones son: si la señal entra por la puerta y sale por el drenador, las tensiones se miden respecto al surtidor, con lo que la configuración se denomina “surtidor común”. Si la señal entra por la puerta y se toma la salida en el surtidor, se tratará de un “drenador común”. Si la entrada se realiza por el surtidor y la salida por el drenador, hablaremos de un “puerta común”.

7.2 CONFIGURACIÓN EN SURTIDOR (FUENTE) COMÚN

Esta configuración tiene el aspecto de la Figura 7.6, ilustrada como ejemplo por medio de un MOSFET de canal N de enriquecimiento. Conviene recordar aquí que v_g y R_g conforman la entrada desde cualquier circuito, estando representado mediante su equivalente Thevenin. La entrada de la señal se realiza por la puerta, pues vemos que v_g se conecta a la base del transistor a través del condensador C_1 . La salida se toma en el drenador, a través del condensador C_2 . Como la entrada es por la puerta y la salida por el drenador, se toma al surtidor como referencia para medir las tensiones en el transistor. De ahí que se denomine a la configuración surtidor común.

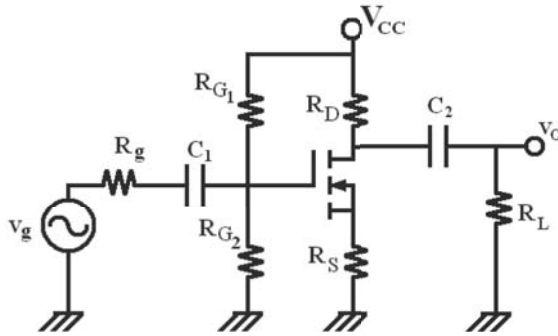


Figura 7.6. Configuración del circuito en surtidor común.

Analizaremos el circuito con el teorema de superposición, como demostramos en el Tema 5, gracias a las linealidades garantizadas en cada componente. Para empezar analizando la parte debida a la corriente continua, eliminamos la señal alterna y dejamos en circuito abierto los condensadores. Ello permite la simplificación al circuito equivalente de la Figura 7.7, un circuito autopolarizado analizado ya en el Tema 4. Obsérvese que se ha transformado la malla de la puerta en un equivalente Thevenin. Los parámetros de este equivalente están definidos en la Ecuación 7.3.

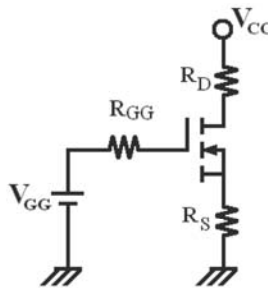


Figura 7.7. Circuito equivalente en DC del circuito en surtidor común.

$$V_{GG} = V_{CC} \frac{R_{G2}}{R_{G1} + R_{G2}} \quad \text{y} \quad R_{GG} = R_{G1} // R_{G2} \quad (\text{Ec. 7.3})$$

Por otro lado, como ya vimos, encontrar el punto de polarización pasa por buscar la intersección entre la curva característica del transistor (dada por la Ecuación 7.1) y la recta de carga, que es la expresión que deben cumplir corriente y tensión entre los terminales del transistor por el hecho de estar físicamente conectados al circuito. La Figura 7.8 ilustra dicha intersección. Esta expresión se resuelve con la malla del drenador, explicitándola en la Ecuación 7.4.

$$V_{GS} = V_{GG} - I_D \cdot R_S \tag{Ec. 7.4}$$

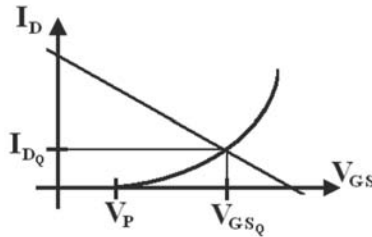


Figura 7.8. Obtención del punto de trabajo con la recta de carga y la curva característica del transistor.

Sustituyendo la expresión cuadrática de I_D se obtiene un valor adecuado para V_{GS} . Como son ecuaciones cuadráticas, normalmente obtendremos dos valores, y habrá que comprobar cuál es el correcto a partir de la verificación de la saturación. En efecto, cuando consigamos el punto de trabajo (V_{GSQ} , I_{DQ}), siempre debemos verificar que la suposición inicial era correcta, es decir, que estamos en zona de saturación. Para ello, en el caso que nos ocupa debemos verificar la Ecuación 7.5.

$$V_{DSQ} = V_{CC} - I_{DQ} \cdot (R_D + R_S) > V_{GS} - V_P > 0 \tag{Ec. 7.5}$$

Realizamos ahora el análisis en corriente alterna. Recordemos que pretendemos analizar el circuito de manera que podamos simularlo como en la Figura 5.14, como un amplificador de tensión. Debemos buscar, por tanto, expresiones para la resistencia o impedancia de entrada (Z_i), la impedancia de salida (Z_o) y la ganancia en tensión (A_v). Esta ganancia en tensión, recordemos, se referirá a la del amplificador en circuito abierto, sin carga R_L ni circuito de entrada, con lo cual centraremos el análisis en la etapa amplificadora, aislándola del resto del circuito (sin efectos de carga). Las impedancias de entrada y de salida se calculan estudiando la resistencia equivalente Thevenin que se subtiende desde los terminales de entrada y salida, respectivamente. Se calculan pasivando (igualando a cero) las fuentes independientes.

El circuito que servirá para el cálculo es el equivalente en pequeña señal a frecuencias medias, mostrado en la Figura 7.9. Para conseguirlo, hemos aplicado que los condensadores de acoplo son cortocircuitos a las frecuencias medias, por su valor suficientemente elevado. Análogamente, el bajo valor de los condensadores internos presentados en el primer apartado del presente tema los convierte en circuitos abiertos. Aparecen marcadas las direcciones de aplicación para computar las resistencias de entrada y de salida. Obsérvese que lo que enmarcan las dos flechas es el amplificador en sí, eliminando la entrada (v_g y R_g), y la resistencia de carga R_L .

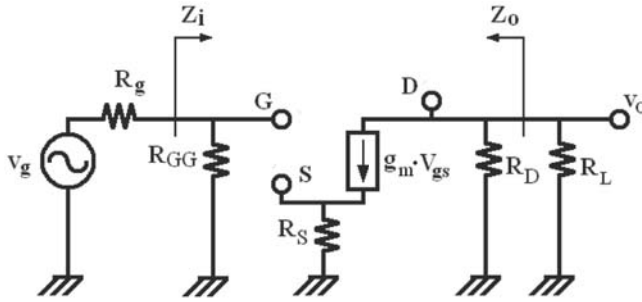


Figura 7.9. Circuito equivalente que define las resistencias de entrada y de salida, y los límites del amplificador en el equivalente en pequeña señal a frecuencias medias del amplificador en surtidor común.

Empecemos por la resistencia de entrada. Como vemos, observando el circuito de la Figura 7.9, la única resistencia que se conecta entre el terminal de entrada al amplificador y el de referencia es R_{GG} . Por ese motivo, la Ecuación 7.6 es la que nos indica la impedancia de entrada:

$$Z_i = R_{GG} \tag{Ec. 7.6}$$

La impedancia de entrada sólo depende del paralelo de las dos resistencias ubicadas en la puerta. Eso significa que, mientras mantengamos el punto de polarización, podemos incrementar mucho los valores de estas dos resistencias para conseguir una muy buena (elevada) impedancia de entrada. Dado que la corriente por la puerta es nula, no hay problema en realizar ese incremento sin cambiar el punto de polarización.

Con respecto a la resistencia de salida, debemos pasivar el circuito, eliminando la tensión independiente de la entrada. No existirá entonces ninguna tensión ni corriente en la parte izquierda del circuito, así que la tensión en la puerta se anula. Quedaría $g_m \cdot v_{gs}$ como la fuente de corriente a la derecha, que depende de v_{gs} , es decir, de ella misma. En efecto, no existe ninguna otra fuente que genere señal en puerta o surtidor distinta de $g_m \cdot v_{gs}$. Por consiguiente, la única solución es $v_{gs} = 0$, la fuente de corriente dependiente se anula (queda en circuito abierto) y la única resistencia que se aprecia desde la salida es R_D , quedando la Ecuación 7.7.

$$Z_o = R_D \tag{Ec. 7.7}$$

Computemos ahora la ganancia en vacío o en circuito abierto. Como siempre, seguiremos una cadena establecida desde la salida hacia la entrada. Así, la ganancia de tensión en vacío o a circuito abierto de nuestro amplificador puede desarrollarse según la Ecuación 7.8, donde v_G es la tensión de puerta (se usa la letra mayúscula para no confundir con la tensión del generador de entrada):

$$A_v = \frac{v_o}{v_G} = \frac{v_o}{v_{gs}} \cdot \frac{v_{gs}}{v_G} \tag{Ec. 7.8}$$

Recordemos que la salida no está conectada, para obtener la ganancia en vacío, lo cual permite deducir la expresión de la tensión de salida a partir de la caída en la resistencia R_D , como indica la Ecuación 7.9:

$$v_O = -g_m \cdot R_D \cdot v_{gs} \tag{Ec. 7.9}$$

Se deriva una expresión para la tensión v_{gs} a partir del hecho de que la tensión en la puerta es la de entrada, y la de surtidor depende del mismo v_{gs} . Esto se refleja en la Ecuación 7.10:

$$v_{gs} = v_G - v_s = v_G - g_m \cdot v_{gs} \cdot R_S \Rightarrow \frac{v_{gs}}{v_G} = \frac{1}{g_m \cdot R_S + 1} \tag{Ec. 7.10}$$

La expresión de la ganancia en circuito abierto quedaría como en la Ecuación 7.11. Se podría aproximar al simple cociente entre las resistencias de drenador y surtidor, si ocurriera que $g_m R_S \gg 1$. Pero esta aproximación no es tan frecuente como la que realizamos en el circuito de emisor común del BJT. En cualquier caso, los valores de g_m no suelen ser muy grandes, así que esta ganancia suele ser peor que la de un emisor común. La resistencia de entrada, en cambio, es mucho mejor.

$$A_V = -g_m R_D \frac{v_{gs}}{v_G} = -\frac{g_m R_D}{g_m \cdot R_S + 1} \tag{Ec. 7.11}$$

Se ha conseguido un circuito equivalente al amplificador dado en la Figura 7.10. La ganancia total de tensión se deduce en la Ecuación 7.12. Como vemos, el divisor de tensión formado entre la resistencia del generador de tensión y la resistencia de entrada del amplificador, y el formado entre la resistencia de salida del amplificador y la resistencia de carga, rebajan el valor de dicha ganancia.

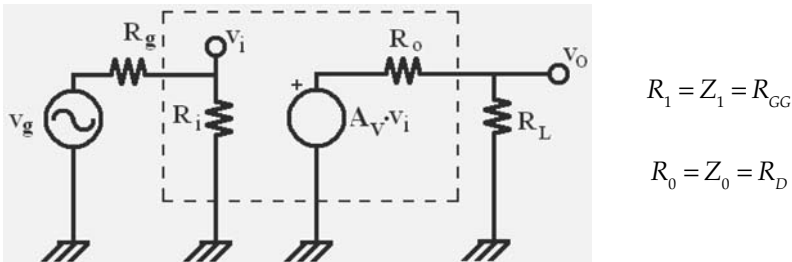


Figura 7.10. Circuito equivalente del amplificador estudiado.

$$A_{V_{total}} = A_V \cdot \frac{R_i}{R_i + R_g} \cdot \frac{R_L}{R_o + R_L} \tag{Ec. 7.12}$$

7.3 CONFIGURACIÓN EN FUENTE COMÚN CON C_S

La siguiente configuración que estudiamos parte de la configuración en surtidor común recién analizada, pero se le añade un condensador que se denomina de desacoplo,

colocado en paralelo con la resistencia de surtidor. Se llama así porque en alterna, en frecuencias medias, el condensador cortocircuitará los terminales de la resistencia R_s , haciéndola desaparecer, y desacoplando la señal alterna en el surtidor, que se hace nula. El surtidor aparece cortocircuitado a la referencia en alterna.

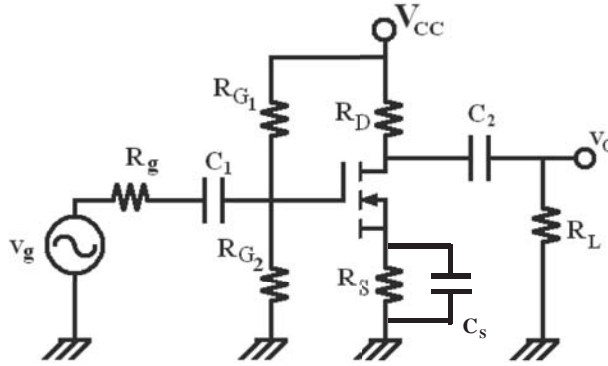


Figura 7.11. Configuración del circuito en surtidor común con condensador de desacoplo en el surtidor.

Se observa de inmediato que el circuito a analizar en corriente continua (DC) es el mismo que el mostrado en la Figura 7.7. Todos los condensadores, incluyendo C_s , son circuitos abiertos en continua, así que se aísla perfectamente el circuito ya analizado para hallar el punto de polarización en el apartado anterior.

Cuando analicemos la parte alterna del circuito, debemos considerar que los condensadores de acoplo, por su elevado valor, son cortocircuitos en frecuencias medias, C_s también. Por este motivo, el circuito de la Figura 7.9 sigue siendo válido, si cortocircuitamos la resistencia R_s con la referencia. Las expresiones halladas en el apartado anterior tienen validez si se considera entonces $R_s = 0$. Derivamos por tanto las expresiones de la Ecuación 7.13 para la resistencia de entrada, la resistencia de salida y la ganancia en vacío del amplificador.

$$R_i = R_{GG} \quad ; \quad R_o = R_D \quad ; \quad A_v = -g_m \cdot R_D \tag{Ecs. 7.13}$$

Como vemos, las resistencias de entrada y de salida no varían, pero la ganancia del sistema es más grande en valor absoluto. Respecto a la configuración homóloga a ésta con un BJT, la del emisor común con condensador en el emisor, se ha mejorado la resistencia de entrada, pero la ganancia suele ser peor.

7.4 CONFIGURACIÓN EN DRENADOR COMÚN

Esta configuración cobra la forma de la Figura 7.12. La entrada de la señal se realiza por la puerta, porque v_g se conecta a la puerta del transistor a través del condensador C_1 . La salida esta vez se toma en el surtidor, a través del condensador C_2 . Como la entrada es por la puerta y la salida por el surtidor, se toma al drenador como referencia para medir

las tensiones en el transistor. De ahí que se denomine a la configuración de drenador común.

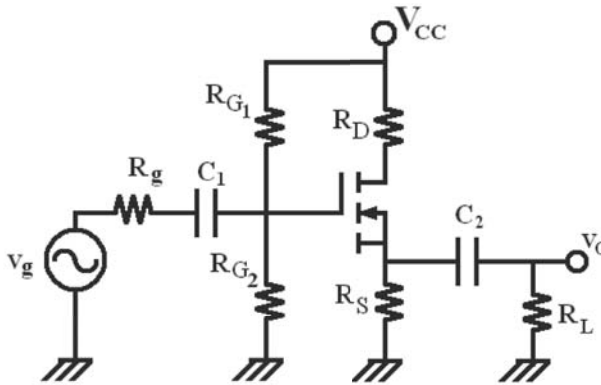


Figura 7.12. Configuración del amplificador en drenador común.

Seguimos resolviendo el circuito por el principio de superposición. Cuando intentamos averiguar el circuito que quedaría con las contribuciones de las fuentes de continua, descubrimos que al aislar el circuito de polarización del transistor, suponiendo que los condensadores son circuitos abiertos, sigue quedándonos el mismo circuito que en la Figura 7.7. Por consiguiente, el punto de polarización para este ejemplo es exactamente el mismo que en los casos anteriores.

Para el análisis en alterna, debemos plantear el circuito equivalente en pequeña señal a frecuencias medias, que aparece dibujado en la Figura 7.13. Para ello, cortocircuitaremos todos los condensadores de acople, ya que por su alto valor serán impedancias de valor despreciable. Además, anulamos las fuentes independientes de tensión y corriente. En este caso $V_{CC} = 0$.

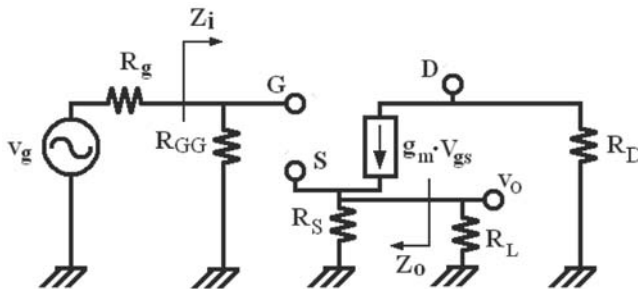


Figura 7.13. Circuito equivalente en pequeña señal a frecuencias medias del circuito en colector común.

Hemos marcado, como de costumbre, las flechas indicativas de las direcciones hacia las cuales hay que calcular las resistencias de entrada y de salida. El lector ya habrá averiguado que estas marcas se hacen simplemente dejando fuera del amplificador a la entrada (v_g y R_g) y a la salida (R_L)

En cuanto a la resistencia de entrada, en la figura se aprecia directamente que la única resistencia que se conecta entre el terminal de entrada del amplificador y el de referencia es R_{CG} . La expresión simplemente es la de la Ecuación 7.14:

$$Z_i = R_{CG} \quad (\text{Ec. 7.14})$$

La resistencia de salida debe considerarse desde el surtidor. Observamos que entonces podríamos poner una tensión de prueba v_x y una corriente de prueba i_x auxiliares para deducir la resistencia de salida. Así, la ley de Kirchhoff en el nodo del surtidor nos ofrecería la Ecuación 7.15:

$$g_m v_{gs} + i_x = \frac{v_s}{R_s} = \frac{v_x}{R_s} \quad (\text{Ec. 7.15})$$

Por otro lado, vemos que la tensión v_{gs} se puede definir, según la Ecuación 7.16, como la diferencia entre la tensión en puerta, que es nula porque ninguna tensión ni corriente se introducen en la parte izquierda del circuito, y la tensión en el surtidor, que es directamente la tensión auxiliar aplicada. Despejando el valor de v_{gs} :

$$v_{gs} = v_G - v_s = -v_x \quad (\text{Ec. 7.16})$$

Y sustituyendo en la Ecuación 7.15, queda la expresión de la resistencia de salida en la Ecuación 7.17:

$$-g_m v_x + i_x = \frac{v_x}{R_s} \Rightarrow Z_o = \frac{v_x}{i_x} = \left(g_m + \frac{1}{R_s} \right)^{-1} = R_s \parallel \frac{1}{g_m} \quad (\text{Ec. 7.17})$$

Queda el paralelo de la resistencia de surtidor con el inverso de la transconductancia g_m , que tiene dimensiones de resistencia.

Finalmente, calculamos la ganancia en vacío del amplificador con una cadena de igualdades que vayan obteniendo unas tensiones en función de otras, desde la salida a la entrada. En efecto, podemos escribir la ganancia como un producto de cocientes que involucren a todas las tensiones intermedias del circuito, en la Ecuación 7.18:

$$A_v = \frac{v_o}{v_G} = \frac{v_o}{v_{gs}} \cdot \frac{v_{gs}}{v_G} \quad (\text{Ec. 7.18})$$

Podemos empezar con la tensión de salida, tomada a partir de la Figura 7.13 como indica la Ecuación 7.19. No olvidemos que la resistencia R_L no se considera porque buscamos la ganancia en vacío:

$$v_o = g_m \cdot v_{gs} \cdot R_s \quad (\text{Ec. 7.19})$$

A continuación intentamos poner la tensión v_{gs} en función del resto del circuito, como en la Ecuación 7.20.

$$v_{gs} = v_G - v_s = v_G - g_m \cdot v_{gs} \cdot R_s \Rightarrow v_{gs} = \frac{v_G}{1 + g_m \cdot R_s} \quad (\text{Ec. 7.20})$$

quedando finalmente la ganancia como indica la Ecuación 7.21.

$$A_v = \frac{v_o}{v_G} = \frac{v_o}{v_{GS}} \cdot \frac{v_{GS}}{v_G} = \frac{g_m R_s}{1 + g_m R_s} \approx 1 \tag{Ec. 7.21}$$

es decir, aproximadamente 1, aunque esta aproximación no es tan buena como en un colector común, debido a que la transconductancia g_m no tiene un valor elevado en los FET. Por tanto, este amplificador no amplifica tensión, deja a la salida con un valor parecido a la entrada y sin desfase.

La impedancia de salida es un valor bajo, ya que en el paralelo de R_s y $1/g_m$ queda un resultado inferior al valor más bajo, que suele ser el del inverso de la transconductancia. Por lo tanto, tenemos una impedancia de salida muy baja.

Z_o define la capacidad de dar potencia (idealmente si $Z_o = 0$ la potencia de salida disponible es infinita). Por tanto, este amplificador no es de tensión sino de potencia. Pero dadas sus buenas resistencias de entrada y de salida, se usa para acoplar impedancias entre etapas, sin perder ganancia entre ellas. El caso, como vemos, es análogo a la configuración de colector común del BJT: la tensión de salida sigue a la de entrada, y el excelente acoplo de impedancias permite mantener en etapas posteriores las ganancias obtenidas en las etapas anteriores, sin perderse en efectos de carga.

7.5 CONFIGURACIÓN EN PUERTA COMÚN

La Figura 7.14 ilustra la configuración en puerta común con un MOSFET de canal N de enriquecimiento. La entrada de la señal se realiza por el surtidor, a través del condensador C_2 , y la salida se toma en el drenador saliendo a través del condensador C_3 . Observamos que el condensador C_1 está colocado de tal manera que en pequeña señal y frecuencias medias cortocircuita a masa la puerta del transistor, eliminando o desacoplando las resistencias R_{G1} y R_{G2} . Para no confundirnos, en este caso seguiremos identificando la tensión de puerta como v_G , manteniendo la diferencia de tensión puerta a fuente como v_{gs} .

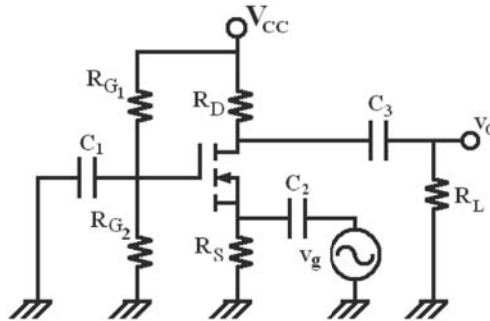


Figura 7.14. Configuración en puerta común.

Seguimos contemplando el mismo circuito en corriente continua: los condensadores son circuitos abiertos, y queda exactamente el mismo circuito ya analizado. Estudiare-

mos con más detalle esta vez la respuesta en alterna, para la cual necesitamos plantear el circuito equivalente en pequeña señal en frecuencias medias, anularemos la fuente de tensión V_{CC} y consideramos que los condensadores son cortocircuitos, por su valor elevado, esto es, por su baja impedancia. El circuito se puede observar en la Figura 7.15. Se añade en él una resistencia a la salida de la fuente de señal v_g . Nótese también que al estar presente C_V , la puerta está conectada directamente a la referencia.

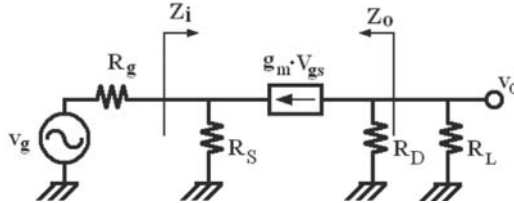


Figura 7.15. Circuito equivalente en pequeña señal a frecuencias bajas para la configuración en puerta común.

Obsérvese, para empezar el análisis, que se han marcado de nuevo las flechas que indican las direcciones de análisis para conseguir la impedancia de entrada y la de salida. El amplificador en sí es lo que queda entre estas flechas. Ni el conjunto v_g con R_g , que conforma el circuito de entrada, ni la resistencia R_L , que es la de salida, pertenecen al amplificador. Además, la tensión entre puerta y surtidor será directamente como indica la Ecuación 7.22, ya que la tensión de puerta es nula, al estar conectada a la referencia.

$$v_{gs} = -v_s \tag{Ec. 7.22}$$

Estudiemos la resistencia de entrada: para calcularla, nos quedamos con la parte del circuito de entrada, de la Figura 7.16. Por analogía por lo calculado en el apartado anterior, podemos mostrar un circuito equivalente de la parte de entrada, usando además la tensión y la corriente auxiliar. Como hemos visto en la deducción de la Ecuación 7.17, el paralelo de una resistencia y la fuente de corriente dependiente se convierten en el paralelo de dicha resistencia con el inverso de la transconductancia g_m .

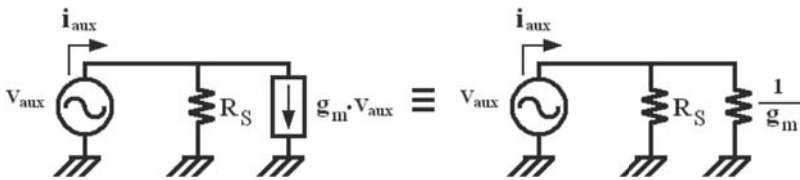


Figura 7.16. Circuito para el cálculo de la resistencia de entrada de la configuración puerta común.

En efecto, en el circuito resultante de inyectar una fuente de tensión y corriente auxiliar v_{aux} e i_{aux} , se obtiene que $v_{gs} = 6v_s = 6v_{aux}$, y de ahí que $g_m \cdot v_{gs} = 6g_m \cdot v_{aux}$, motivo por el cual se invirtiera el sentido de la fuente de corriente dependiente en la Figura 7.16, dejando el signo positivo. Entonces el problema de hallar el cociente entre tensión y

corriente auxiliar queda reducido al caso anteriormente analizado. Por este motivo, la Ecuación 7.23 dará cuenta de la resistencia de entrada.

$$Z_i = R_s // \frac{1}{g_m} \tag{Ec. 7.23}$$

Analicemos ahora la resistencia de salida. La Figura 7.17 servirá al propósito de nuestro cálculo, añadiendo en la salida del amplificador en vacío una tensión auxiliar y una corriente auxiliar, y anulando la fuente dependiente v_{gs} . Se han reubicado los componentes sin alterar la topología, a fin de facilitar el análisis.

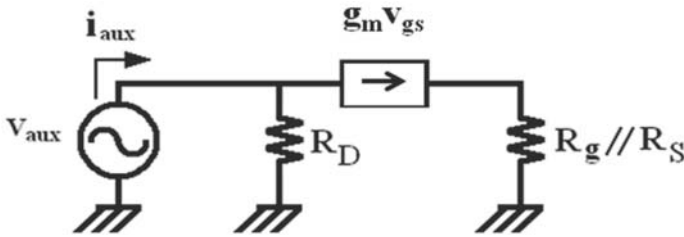


Figura 7.17. Parte del circuito de la Figura 7.15 para estudiar la resistencia de salida.

Se aprecia que debe cumplirse la Ecuación 7.24, ya que $v_c = 0$. La única solución posible para esta ecuación es que $v_s = 0$

$$v_s = g_m \cdot v_{gs} \cdot (R_g // R_s) = -g_m \cdot v_s \cdot (R_g // R_s) \tag{Ec. 7.24}$$

Así que nos queda la Ecuación 7.25, denotando que la resistencia de salida es solamente R_D .

$$Z_O = R_D \tag{Ec. 7.25}$$

Finalmente, hallemos la ganancia en vacío. Observando la Figura 7.15, y recordando que en vacío no hay carga R_L aplicada, queda la Ecuación 7.26 para calcular la tensión de salida, a la que se aplica la Ecuación 7.22.

$$v_O = -g_m \cdot v_{gs} \cdot R_D = g_m \cdot v_s \cdot R_D \tag{Ec. 7.26}$$

Pero, dado que para el amplificador en vacío la tensión de entrada se aplica directamente en el surtidor, $v_i = v_s$, queda directamente la expresión de la ganancia en la Ecuación 7.27.

$$A_V = \frac{v_O}{v_S} = g_m \cdot R_D \tag{Ec. 7.27}$$

La Figura 7.18 ilustra el circuito equivalente del amplificador que acabamos de deducir, incluyendo la conexión con el resto del circuito que habíamos obviado: la entrada y la salida. Como siempre, para calcular la ganancia total deben tenerse en cuenta los

efectos de carga sobre la ganancia en vacío por medio de los dos divisores de tensión formados en la entrada y en la salida del circuito. La Ecuación 7.28 da buena cuenta de ello.

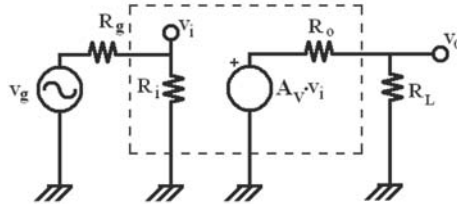


Figura 7.18. Amplificador de tensión recién calculado.

$$A_{Vtotal} = A_V \cdot \frac{R_i}{R_i + R_g} \cdot \frac{R_L}{R_o + R_L} \tag{Ec. 7.28}$$

La impedancia de entrada es un valor bajo, ya que en el paralelo de R_s y $1/g_m$ queda un resultado cercano al valor más bajo, que es el del inverso de la transconductancia. Por lo tanto, tenemos una impedancia de entrada muy baja, muy lejos de la idealidad como amplificador de tensión: las señales de tensión pueden verse drásticamente atenuadas a la entrada del amplificador, por más que la ganancia posterior las amplifique convenientemente, debido al divisor reflejado en el primer cociente de la Ecuación 7.27.

Sin embargo, esta configuración de amplificación también puede analizarse como un amplificador de transimpedancia, en el que lo que interese sea la ganancia de tensión en función de la corriente de entrada. Buscaríamos la ganancia de transimpedancia en vacío, como indica la Ecuación 7.29:

$$A_Z = \frac{v_o}{i_g} \tag{Ec. 7.29}$$

siendo i_g la corriente de salida del generador de señal v_g (sea lo que sea este generador). Podemos desarrollar una ecuación para i_g a partir de la definición de la resistencia de entrada. Así, según la Figura 7.15, podemos escribir la Ecuación 7.30.

$$i_g \cdot R_i = v_s = (i_g + g_m \cdot v_{gs}) \cdot R_s = (i_g - g_m \cdot v_s) \cdot R_s \tag{Ec. 7.30}$$

en la que volvió a aplicarse la Ecuación 7.22. Operando en esta igualdad, obtenemos la relación de la Ecuación 7.31.

$$v_s \cdot (1 + g_m \cdot R_s) = i_g \cdot R_s \Rightarrow i_g = v_s \frac{1 + g_m \cdot R_s}{R_s} \tag{Ec. 7.31}$$

Por otra parte, la tensión de salida es una función directa de v_s , ya que atendiendo a la Figura 7.15 podemos deducir la Ecuación 7.32, recordando que al estar calculando en vacío, no conectamos la carga R_L . La Ecuación 7.22 se usó para pasar al último término de la igualdad:

$$v_o = -g_m \cdot v_{gs} \cdot R_D = g_m \cdot v_s \cdot R_D \tag{Ec. 7.32}$$

Basta dividir lo hallado para obtener la ganancia de transimpedancia en vacío, A_z , con la Ecuación 7.33:

$$A_z = \frac{v_o}{i_g} = \frac{g_m \cdot R_D \cdot R_S}{1 + g_m \cdot R_S} \approx R_D \quad (\text{Ec. 7.33})$$

La aproximación final se realiza en tanto que el producto $g_m \cdot R_S$ sea mucho mayor que 1, quedando una ganancia con valor tan elevado como lo sea R_D . Sin embargo, no siempre se puede asegurar esa aproximación.

Recapitulando, hemos comprobado cómo un circuito con una configuración de amplificación en puerta común puede estudiarse como un amplificador de tensión, con prestaciones de ganancia buenas pero con resistencia de entrada mala; o como un amplificador de transimpedancia, donde esta desventaja del amplificador de tensión se convierte en ventaja. En muchos casos, una vez que se obtiene un circuito como el de la Figura 7.18, no hay problema en convertir el circuito de entrada, como si de un Thevenin se tratara, en un equivalente Norton, transformando el circuito en el mostrado en la Figura 7.19. Bastará recalcular la ganancia, definida en sus nuevos términos, y mantener las mismas resistencias de entrada y salida que antes. De este modo pueden transformarse unos tipos de amplificadores en otros de una manera sencilla, y estudiar las prestaciones como amplificador de tensión, corriente, transimpedancia o transconductancia de cada una de las configuraciones estudiadas.

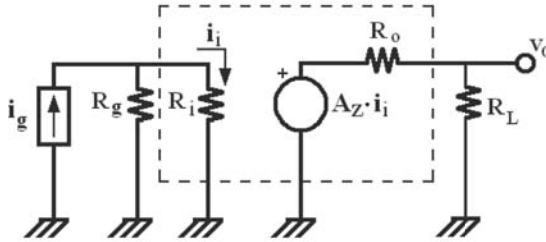


Figura 7.19. Amplificador de transimpedancia, equivalente al de la Figura 7.18.

TEMA

8



Amplificadores con varios transistores

8.1 AMPLIFICADORES MULTITAPA

En este tema contemplamos la posibilidad de tener más de una etapa de amplificación en un circuito. Según lo que hemos visto hasta ahora, y recapitulando, las diferentes configuraciones poseen características en muchos casos complementarias entre sí. Así, un amplificador en configuración de emisor común (o equivalentemente de surtidor o fuente común) posee una elevada ganancia, pero no tiene una buena resistencia de entrada (aunque es mejor en el caso del surtidor común) o de salida. El circuito amplificador en colector común (o el equivalente de drenador común), denominado a veces seguidor de emisor, tiene una ganancia prácticamente igual a la unidad; es decir, la salida y la entrada son iguales, pero mantiene una buena resistencia de entrada y de salida, con lo que podría servirnos para compensar los malos valores de impedancias de un emisor común. En el base común (o en el puerta común), los elevados valores de ganancia en muchas ocasiones se pierden por una muy mala resistencia de entrada, por lo que también podría mejorarse la ganancia total en un circuito real empleando un colector común precediéndole. El emisor común invierte la señal a frecuencias medias. Los otros dos casos no.

Pero en el mundo real, siempre encontraremos una señal a amplificar, modelizable con su correspondiente generador de señal y su resistencia asociada, a la cual no tendríamos nunca acceso ni control (por ejemplo, un sensor), o una carga cuya resistencia asociada frecuentemente nos viene impuesta (por ejemplo, un altavoz). Parece conveniente, por tanto, emplear varias etapas para mejorar las prestaciones del sistema amplificador total, a partir de las que cada una de ellas aporta por separado, a fin de optimizar los resultados a la hora de conectar a dichas entradas y salidas.

En general, un amplificador multietapa está formado por tres (o más) etapas, como indica la Figura 8.1. Se han añadido al amplificador el circuito de entrada v_g y R_g , y la resistencia de carga R_L , que modela el efecto de la salida:

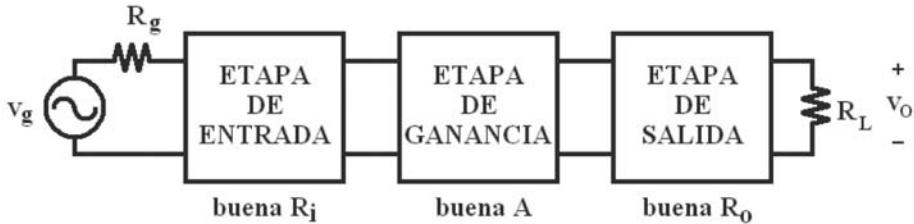


Figura 8.1. Diagrama de bloques de un amplificador multietapa.

Observamos que se consideran al menos tres etapas sucesivas. Ilustremos su significado pensando en un amplificador de tensión formado por la sucesión de las tres. Una etapa inicial sería la **etapa de entrada**, que recibe la señal del generador y la acondiciona para que la pérdida de tensión en el resto de los elementos sea la menor posible. Para que sea eficiente, debe tener buena resistencia de entrada, R_i , a fin de que no atenúe tensión en la misma. Esto es, R_i debe tener un valor elevado (sobre todo en comparación con R_g). Repasando las configuraciones vistas, encontramos como posibilidades adecuadas:

- Los amplificadores con FET, pues tienen buena R_i . Las configuraciones de fuente o surtidor común con C_F (condensador de desacoplo en la fuente) son tal vez la mejor opción entre ellos.
- También el emisor común sin C_E sería válido, ya que la ausencia del condensador de desacoplo de la resistencia en el emisor mejoraba la resistencia de entrada respecto a las demás configuraciones de BJT.

A continuación se conectaría una segunda etapa, a la que encargamos la tarea de amplificar la señal. Por tanto, esta etapa debe poseer buena ganancia en circuito abierto o vacío. La llamaremos **etapa de ganancia**. Repasando las topologías estudiadas, las configuraciones surtidor común con C_F y emisor común con C_E tienen muy buenas ganancias. El desacoplo que ofrece en alterna el condensador en paralelo con la resistencia de fuente o de emisor normalmente conlleva una mejora significativa en la ganancia.

Finalmente, conectaríamos una última etapa que tuviera en cuenta la futura conexión a R_L para evitar pérdidas de tensión debidas a una mala resistencia a la salida del amplificador. Sería la **etapa de salida**. En este caso se busca una buena resistencia de salida, R_o . Si fuera alta, el divisor de tensión formado por ella y R_L atenuaría la señal conseguida hasta ahora. Por ello, se necesita un valor bajo de R_o . Las mejores configuraciones que hemos encontrado en este sentido son las de colector común y drenador común.

Estudiemos ahora el acoplo entre las tres etapas, para calcular la ganancia total del sistema. Observando el desglose de las etapas como si fueran todos amplificadores de tensión por separado, en la Figura 8.2, la ganancia será el producto de todas las ganancias de cada etapa multiplicadas por el efecto de carga de una etapa sobre la otra (divisores de tensión). También habrá que considerar los efectos de carga de la salida (modelada por R_s) y de la entrada (modeladas por v_g y R_g). Como vemos, se van for-

mando divisores de tensión que rebajan la tensión de salida, quedando una expresión para la ganancia total como la de la Ecuación 8.1.

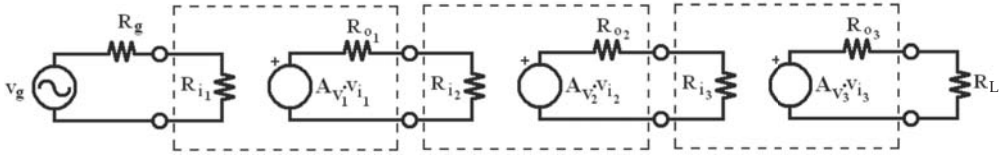


Figura 8.2. Diagrama de bloques detallado de un amplificador de tensión multietapa.

Ante esta configuración, aplicando sucesivamente los divisores de tensión y las ganancias de cada etapa, se consigue la expresión dada por la ecuación 8.1.

$$A_{VT} = A_{V1} \cdot A_{V2} \cdot A_{V3} \cdot \frac{R_{i1}}{R_g + R_{i1}} \cdot \frac{R_{i2}}{R_{O1} + R_{i2}} \cdot \frac{R_{i3}}{R_{O2} + R_{i3}} \cdot \frac{R_L}{R_{O3} + R_L} \quad (\text{Ec. 8.1})$$

De esta expresión se deduce que, además del parámetro que más nos interesaba en cada una de las etapas como es la ganancia en vacío, es muy importante cuidar todas las impedancias para no penalizar la ganancia total. Cada vez que se diseñe un amplificador con varias etapas, obtener buenas ganancias en cada una de ellas no basta. Hay que conseguir un buen acoplo de impedancias entre etapas.

Obsérvese que el análisis que realizado hecho está pensado para que la serie de las tres etapas conforme un amplificador de tensión. Si el amplificador hubiera sido de otro tipo, deberíamos alterar las configuraciones que se han apuntado como idóneas en cada etapa, ya que interesará optimizar de otra manera las resistencias de entrada y de salida. Se remite al lector a la Tabla 5.1 para recordar la idealidad de parámetros en otros tipos de amplificador. Por ejemplo, en la Figura 8.3 se muestra un amplificador multietapa de transimpedancia, en el que la corriente de entrada se transforma y amplifica en una tensión a la salida. La ganancia total de transimpedancia se ha calculado en la Ecuación 8.2, aplicando divisores de tensión y de corriente en el acoplo de las etapas. En este caso, es conveniente que la primera etapa optimice la recepción de la corriente, mediante una resistencia de entrada R_{i1} muy baja. La etapa intermedia deberá optimizar la ganancia de transimpedancia. La última etapa deberá encargarse de optimizar la resistencia de salida para evitar caídas de tensión en ella, siendo dicha resistencia también muy baja. Se escogerían, por ejemplo, un surtidor común, un base común y un colector común, en las etapas de entrada, ganancia y salida, respectivamente (repásense las características de cada uno para confirmar esta elección).

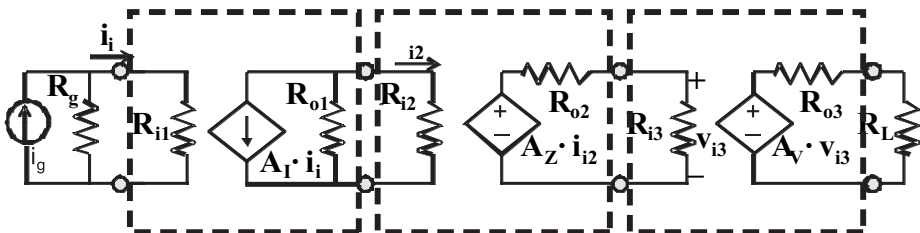


Figura 8.3. Diagrama de bloques detallado de un amplificador de transimpedancia multietapa.

$$A_{ZT} = A_I \cdot A_Z \cdot A_V \cdot \frac{R_g}{R_g + R_{i1}} \cdot \frac{R_{O1}}{R_{O1} + R_{i2}} \cdot \frac{R_{i3}}{R_{O2} + R_{i3}} \cdot \frac{R_L}{R_{O3} + R_L} \tag{Ec. 8.2}$$

A continuación analizaremos algunas configuraciones particulares, que resultan de especial interés.

8.2 CONFIGURACIÓN EN CASCODO

La Figura 8.4 muestra una configuración llamada cascodo, en la que se enlazan dos transistores bipolares de manera que el emisor de uno se conecte al colector de otro. Identificaremos como 1 y 2 a los transistores, siendo éstos los números que aplicaremos a los subíndices de las magnitudes referidas a cada uno de ellos.

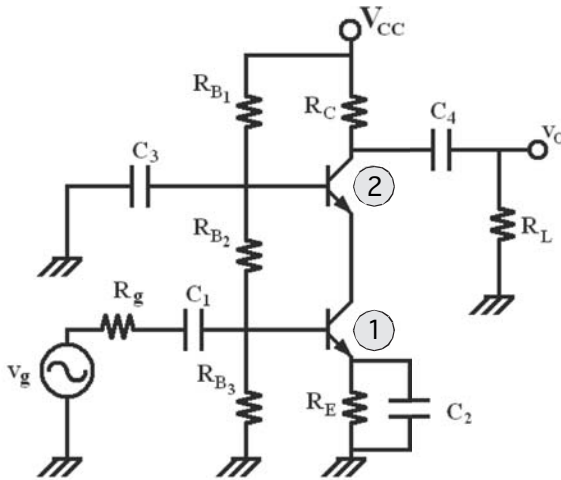


Figura 8.4. Configuración en cascodo.

Para analizar el circuito, como siempre, aplicaremos el principio de superposición, calculando primero todo en corriente continua y después pasando a la parte alterna. Comenzando con el circuito en corriente continua (DC), aislamos los dos transistores y las resistencias conectadas a sus bases por medio de los condensadores C_1 , C_2 , C_3 y C_4 , que en DC son circuitos abiertos. Podemos suponer zona activa y despreciar las corrientes de base frente a las de colector, por el alto valor de β . En ese caso, se cumple la Ecuación 8.3 en la malla de las bases.

$$V_{B1Q} \approx \frac{R_{B3}}{R_{B1} + R_{B2} + R_{B3}} V_{CC} \tag{Ec. 8.3}$$

Para la tensión en el emisor del transistor 1, observamos que se cumple la Ecuación 8.4, como en cualquier transistor.

$$V_{E1Q} = V_{B1Q} - V_{BEon} \tag{Ec. 8.4}$$

Ahora bien, si estamos en zona activa, y dada la conexión establecida entre los transistores, se cumplirá la Ecuación 8.5:

$$I_{C1Q} \approx I_{E1Q} = \frac{V_{E1Q}}{R_E} = I_{E2Q} \approx I_{C2Q} \quad (\text{Ec. 8.5})$$

En la base del transistor 2, y habiendo despreciado las corrientes por las bases, se forma un divisor resistivo, de modo que se cumple la Ecuación 8.6:

$$V_{B2Q} \approx \frac{R_{B2} + R_{B3}}{R_{B1} + R_{B2} + R_{B3}} V_{CC} \quad (\text{Ec. 8.6})$$

La Ecuación 8.4 es válida también para el transistor 2. La explicitamos en la Ecuación 8.7:

$$V_{E2Q} = V_{B2Q} - V_{BEon} \quad (\text{Ec. 8.7})$$

De este modo tendremos definidos los dos puntos an de polarización, mediante las Ecuaciones 8.8 y 8.9 (que se dejan al lector para su desarrollo):

$$V_{CE1Q} = V_{E2Q} - V_{E1Q} = \frac{R_{B2} + R_{B3}}{R_{B1} + R_{B2} + R_{B3}} V_{CC} - \frac{R_{B3}}{R_{B1} + R_{B2} + R_{B3}} V_{CC} = \frac{R_{B2}}{R_{B1} + R_{B2} + R_{B3}} V_{CC} \quad (\text{Ec. 8.8})$$

$$V_{CE2Q} = V_{CC} - I_{C2Q} \cdot R_C - V_{E2Q} \quad (\text{Ec. 8.9})$$

Pasemos al análisis en corriente alterna (AC). Para realizarlo, anulamos las fuentes independientes de continua ($V_{CC} = 0$) y cortocircuitamos los condensadores, que consideramos de acoplo y por tanto de valor elevado, con impedancias pequeñas. Así, obtenemos el circuito equivalente en pequeña señal a frecuencias medias de la Figura 8.5. Se ha obviado la resistencia R_g , porque haremos el análisis en vacío del amplificador. Esto es, sin entrada v_g ni salida R_L , el cascode es lo que queda entre las flechas que marcan en la Figura 8.4 las direcciones de análisis de las impedancias de entrada y de salida. Indiquemos también que $R_B = R_{B2} \parallel R_{B3}$; R_{B1} desaparece porque el condensador C_3 la cortocircuita a masa en frecuencias medias.

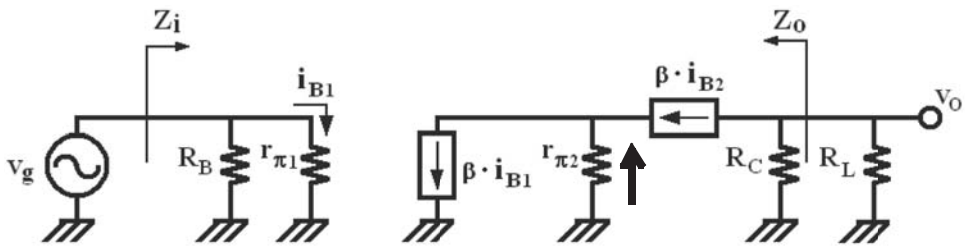


Figura 8.5. Circuito equivalente en pequeña señal a frecuencias medias de la configuración en cascode.

La resistencia de entrada se puede obtener directamente de la Figura, observando la ubicación de Z_i . La Ecuación 8.10 indica que es el paralelo de las dos resistencias que aparecen a la entrada:

$$R_i = R_B \parallel r_{\pi1} \quad (\text{Ec. 8.10})$$

En otros análisis también ha aparecido una configuración como la que aparece en la salida de este sistema. R_C se encuentra en paralelo con una fuente de corriente dependiente que, anulando la tensión de entrada para calcular la resistencia equivalente de Thevenin desde la salida, sólo depende de sí misma (es decir, de i_{B2}). Por ese motivo, i_{B2} es nula, la fuente de corriente es un circuito abierto, y la resistencia de salida es la dada por la Ecuación 8.11.

$$R_O = R_C \quad (\text{Ec. 8.11})$$

Finalmente, computamos la ganancia de tensión utilizando la ley de Kirchhoff del nodo del emisor del transistor 2. Tendremos la Ecuación 8.12:

$$\beta \cdot i_{B1} = (1 + \beta) \cdot i_{B2} \quad (\text{Ec. 8.12})$$

de la cual se puede derivar la Ecuación 8.13, en la que directamente se han calculado y sustituido las tensiones de salida (con la caída en la resistencia R_C , recordemos que en vacío no aparece R_1), y de entrada (con la caída en la resistencia de base $r_{\pi1}$) en numerador y denominador, respectivamente:

$$A_{VT} = \frac{v_O}{v_g} = \frac{-\beta \cdot R_C \cdot i_{B2}}{i_{B1} \cdot r_{\pi1}} = -\frac{\beta^2}{1 + \beta} \cdot \frac{R_C}{r_{\pi1}} \approx -\frac{\beta \cdot R_C}{r_{\pi1}} \quad (\text{Ec. 8.13})$$

La última aproximación se realiza porque τ es muy grande. Observamos que el circuito tiene prestaciones de ganancia similares al emisor común con condensador de emisor. No obstante, la ventaja fundamental es que posee un rango de frecuencias mayor en frecuencias medias (se remite al lector al Tema 9 para poder analizar este hecho).

8.3 EL PAR DARLINGTON

La Figura 8.6 muestra el esquema fundamental de la conexión a realizar en una configuración llamada de par Darlington. Dos transistores BJT se asocian de tal manera que comparten la conexión del colector, y el emisor de uno sirve de base al otro. Obsérvese en la Figura 8.6 cómo hemos definido una sola corriente de base, una sola de colector, y una sola de emisor, para indicar que el comportamiento de la pareja de transistores puede asimilarse a un único transistor de prestaciones mejoradas, como veremos.

En efecto, si los transistores se encuentran en zona activa, tendremos una corriente de emisor por el transistor 2 amplificada. Podemos deducir su expresión partiendo de la Ecuación 8.14 donde, por la conexión establecida, se tiene una relación entre las corrientes de base:

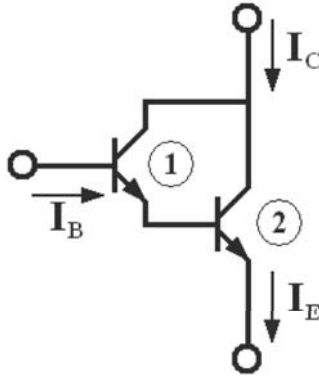


Figura 8.6. Configuración en par Darlington.

$$I_{B2} = I_{E1} = (1 + \beta_1) \cdot I_{B1} \quad (\text{Ec. 8.14})$$

de donde se puede deducir, usando las relaciones habituales de la zona activa, la Ecuación 8.15.

$$I_E = (1 + \beta_2) \cdot I_{B2} = (1 + \beta_2) \cdot (1 + \beta_1) \cdot I_{B1} \rightarrow I_E = (1 + \beta_1 + \beta_2 + \beta_1 \cdot \beta_2) \cdot I_B \quad (\text{Ec. 8.15})$$

La corriente de emisor, por tanto, está incrementada con el cuadrado de los parámetros β de los transistores respecto a la corriente de base. El colector también tiene una corriente muy incrementada. La corriente marcada como I_C será la suma de las corrientes de colector de ambos transistores, y por tanto se cumplirá la Ecuación 8.16.

$$I_C = I_{C1} + I_{C2} = \beta_1 \cdot I_{B1} + \beta_2 \cdot I_{B2} = I_{B1} \cdot (\beta_1 + \beta_2 \cdot (1 + \beta_1)) \rightarrow I_C = (\beta_1 + \beta_2 + \beta_1 \cdot \beta_2) \cdot I_B \quad (\text{Ec. 8.16})$$

Con lo cual, el conjunto de los dos transistores tiene el comportamiento de un transistor equivalente con una ganancia de corriente mucho mayor, que resulta del producto de las dos anteriores (mucho mayor que la suma). De hecho, es una configuración que se suele usar para incrementar la corriente de salida de un sistema.

8.4 EL PAR DIFERENCIAL

Es una configuración mostrada en la Figura 8.7. Es la base de la entrada de todos los amplificadores operacionales, que veremos en un tema posterior, de ahí su importancia. Se fabrica con dos transistores idénticos, algo que si bien es una quimera al fabricar componentes discretos, es factible cuando se realizan componentes integrados. Contro-

lando con precisión las difusiones de impurezas, se pueden conseguir zonas diferentes dentro de una oblea de silicio que tengan las mismas concentraciones de portadores.

Por tanto, partamos del hecho de que los transistores de la Figura 8.7 son idénticos. Obsérvese que la fuente de corriente I_F de corriente continua tiene una resistencia de salida asociada R_F . Esta fuente está fabricada con otros transistores similares. La fuente I_F polariza a los dos transistores del par. Los emisores están conectados entre sí, los colectores tienen conectados los mismos valores de resistencias y tensiones de alimentación. Como los dos caminos de corriente son idénticos, se tiene una corriente $I_F/2$ por cada emisor, que podemos aproximar a las corrientes de colector. Así que cualquier diferencia en las corrientes de colector sólo puede provenir de diferencias en las tensiones de base, pues V_{BE} de cada transistor marcará la corriente por cada colector. Éste es el efecto que se aprovecha en el par diferencial: si las señales en las bases son idénticas, no habrá ninguna diferencia entre las corrientes de colector y, como tienen la misma R_C , tampoco entre las tensiones de los colectores. Sólo las diferencias en las bases generan corrientes diferentes en los colectores.

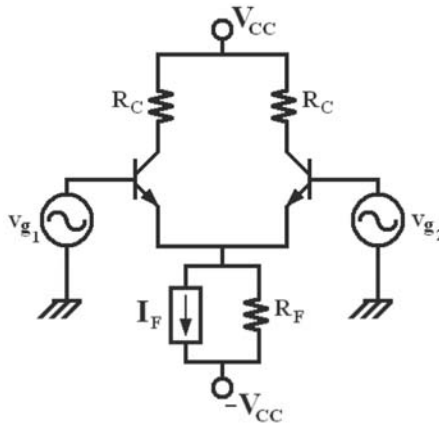


Figura 8.7. Configuración en par diferencial.

Realizamos el análisis en corriente alterna, anulando las fuentes de corriente continua. Habrá que anular V_{CC} , cortocircuitando a la referencia la fuente de tensión, y anular la fuente de corriente I_F , dejándola en circuito abierto. El circuito equivalente en pequeña señal a frecuencias medias es el de la Figura 8.8.

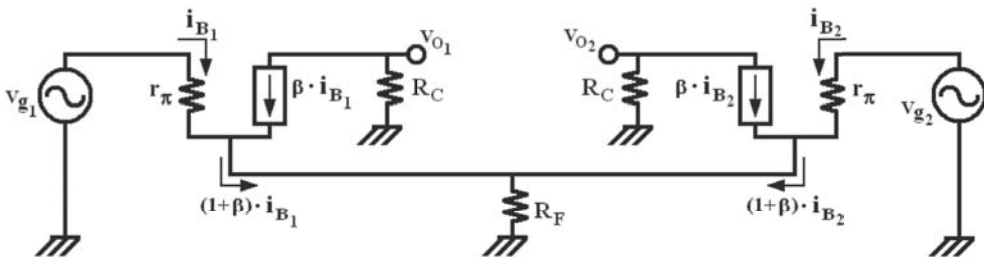


Figura 8.8. Análisis en pequeña señal a frecuencias medias de la configuración en par diferencial.

Dada la simetría del sistema, se puede realizar el análisis suponiendo que las tensiones aplicadas como entradas a las bases, v_{g1} y v_{g2} , tienen una parte que es común en las dos, y una parte que las diferencia. Por lo descrito anteriormente, se primará la diferencia a la hora de amplificar. Consideraremos las tensiones de entrada como compuestas por lo que llamaremos un modo común y un modo diferencial. La definición de ambas partes se realiza con la Ecuación 8.17, que muestra la tensión diferencial de entrada como la diferencia de las dos entradas,

$$v_{id} = v_{g1} - v_{g2} \tag{Ec. 8.17}$$

y la Ecuación 8.18, que define la tensión común de entrada como el promedio de ambas entradas.

$$v_{ic} = \frac{v_{g1} + v_{g2}}{2} \tag{Ec. 8.18}$$

Una forma de visualizar las tensiones que entran en las bases de los transistores es utilizar, en vez de v_{g1} y v_{g2} , sus partes comunes y sus diferencias. La tensión que es común en las dos bases aparecerá como entrada en ambas. La tensión diferencial se puede visualizar como si la mitad de ella se aplicara en la base de uno de los transistores, y la otra mitad, con polaridad contraria, en la otra. Al transistor 1 le introducimos $v_{id}/2$ y al 2 le introducimos $-v_{id}/2$. La Ecuación 8.19 lo define:

$$v_{g1d} = \frac{v_{id}}{2} \quad \text{y} \quad v_{g2d} = \frac{-v_{id}}{2} \tag{Ec. 8.19}$$

Observamos en la Figura 8.9 la descomposición realizada, añadiendo en cada entrada partes comunes y partes diferenciales.

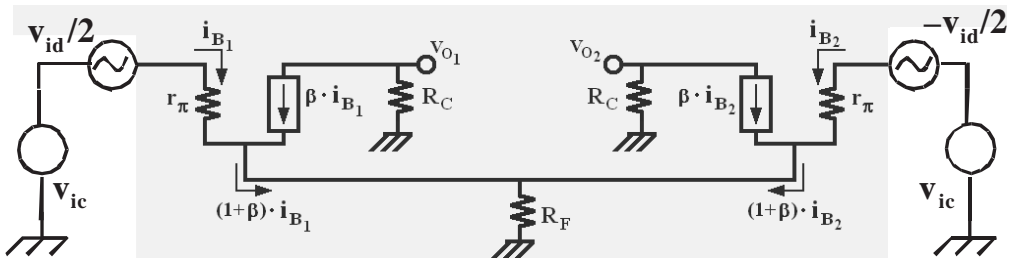


Figura 8.9. Descomposición de las entradas aplicadas en la configuración par diferencial.

Ahora estudiaremos las dos partes por separado, para averiguar qué hace el circuito ante una entrada diferencial y qué ante una entrada común. El teorema de superposición permite estudiar por separado cada una de estas contribuciones.

Modo diferencial

Podemos visualizar el circuito equivalente en pequeña señal en frecuencias medias para las señales diferenciales por separado, como en la Figura 8.10. Suponemos en ella que las señales comunes se han anulado.

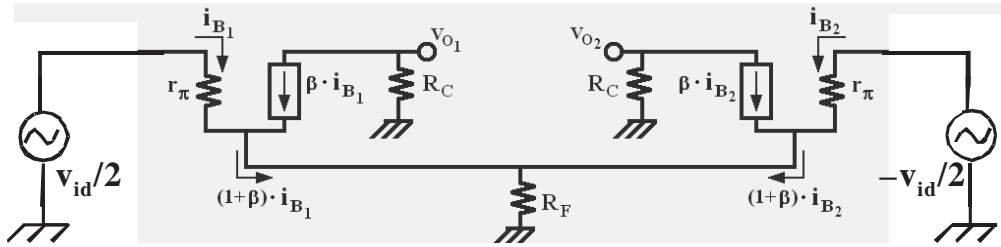


Figura 8.10. Entradas diferenciales en la configuración par diferencial.

Como los dos transistores son iguales, estando el circuito inicialmente equilibrado, el incremento de tensión de $v_{id}/2$ en la base del transistor 1 queda compensado con una tensión igual y contraria en el transistor 2. Esto puede verse con las corrientes, que son iguales y de sentido contrario. Analicemos este detalle. La tensión diferencial puede escribirse como la diferencia de las corrientes multiplicada por la resistencia de base, en la Ecuación 8.20.

$$v_{id} = r_{\pi} \cdot (i_{b1} - i_{b2}) \tag{Ec. 8.20}$$

Pero con la rama izquierda del circuito quedará la Ecuación 8.21, donde se ha igualado la Ecuación 8.20 con el desarrollo de la ley de Kirchoff de las tensiones de dicha rama.

$$\frac{v_{id}}{2} = \frac{r_{\pi}}{2} \cdot (i_{b1} - i_{b2}) = i_{b1} \cdot r_{\pi} + (1 + \beta) \cdot R_F \cdot (i_{b1} + i_{b2}) \tag{Ec. 8.21}$$

Operando en los dos últimos términos de la igualdad deducimos la Ecuación 8.22.

$$-\frac{r_{\pi}}{2} \cdot (i_{b1} + i_{b2}) = (1 + \beta) \cdot R_F \cdot (i_{b1} + i_{b2}) \tag{Ec. 8.22}$$

que sólo puede tener una solución posible, $i_{b1} + i_{b2} = 0$, pues los términos son distintos de cero. Queda pues la Ecuación 8.23:

$$i_{b1} = -i_{b2} \tag{Ec. 8.23}$$

Por lo tanto, incrementos en una de las bases quedan compensados en la otra. La tensión en ambos emisores no cambia, y además están unidos. Esto significa que la resistencia R_F no tiene ningún efecto en el circuito de la Figura 8.10, podemos obviarla, o cortocircuitarla a tierra, ya que a efectos de detectar lo que hacen las diferencias de tensión en la salida esta aproximación da el mismo resultado. Si lo hacemos así, obsérvese en la Figura 8.11 que tendríamos dos mitades de circuito idénticas. Nos quedamos con una de ellas y el análisis del circuito se ha simplificado.

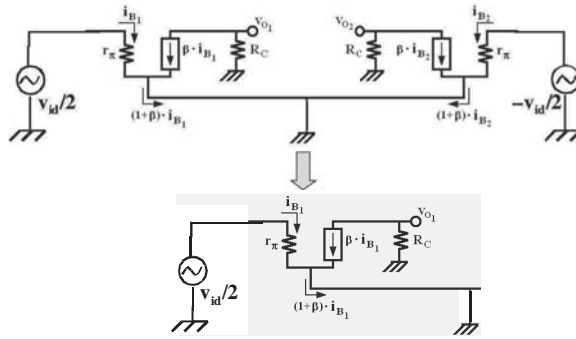


Figura 8.11. Desarrollo de la parte diferencial del circuito par diferencial. Derecha: mitad de circuito para realizar el análisis.

De esta manera podemos establecer la resistencia de entrada en el modo diferencial como la Ecuación 8.24.

$$\frac{v_{id}}{2} = i_{B1} \cdot r_{\pi} \Rightarrow R_{id} = \frac{v_{id}}{i_{B1}} = 2 \cdot r_{\pi} \quad (\text{Ec. 8.24})$$

En la salida se aprecia la Ecuación 8.25, que emplea la definición de tensión de salida diferencial como la diferencia entre las dos salidas. Se define una tensión auxiliar y una corriente auxiliar, tensión que aparecerá en las salidas como se indica en la ecuación.

$$v_{o1aux} = R_C \cdot i_{aux} ; v_{o2aux} = -R_C \cdot i_{aux} \Rightarrow R_{od} = \frac{v_{o1aux} - v_{o2aux}}{i_{aux}} = 2 \cdot R_C \quad (\text{Ec. 8.25})$$

Finalmente podemos deducir la ganancia diferencial a partir de la tensión de salida, como indica la Ecuación 8.26.

$$\left. \begin{array}{l} v_{o1} = -\beta \cdot R_C \cdot i_{B1} \\ v_{o2} = -\beta \cdot R_C \cdot i_{B2} \\ \frac{v_{id}}{2} = r_{\pi} \cdot i_{B1} \\ -\frac{v_{id}}{2} = r_{\pi} \cdot i_{B2} \end{array} \right\} ; v_{od} = v_{o1} - v_{o2} = -\beta \cdot R_C \cdot (i_{B1} - i_{B2}) = -\beta \cdot R_C \cdot \left(\frac{v_{id}}{2r_{\pi}} + \frac{v_{id}}{2r_{\pi}} \right) \quad (\text{Ec. 8.26})$$

obteniendo la ganancia como indica la Ecuación 8.27.

$$A_{od} = \frac{v_{od}}{v_{id}} = -\frac{\beta \cdot R_C}{r_{\pi}} \quad (\text{Ec. 8.27})$$

Modo común

Pasaremos a estudiar qué ocurre en pequeña señal a frecuencias medias en el modo común, es decir, cuando en ambas entradas se aplica la misma señal (Figura 8.12). Al ser idénticos los transistores, las tensiones de caída en la rama izquierda y en la derecha serán idénticas, las tensiones de base a emisor serán idénticas, y en ambos emisores tendremos la misma corriente de base, como indica la Ecuación 8.28.

$$v_{ic} = i_{B1} \cdot r_{\pi} + ((\beta + 1) \cdot i_{B1} + (\beta + 1) \cdot i_{B2}) \cdot R_F = i_{B2} \cdot r_{\pi} + ((\beta + 1) \cdot i_{B1} + (\beta + 1) \cdot i_{B2}) \cdot R_F \Rightarrow i_{B1} = i_{B2}$$

(Ec. 8.28)

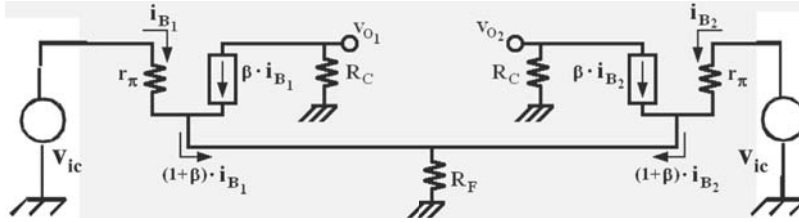


Figura 8.12. Entradas comunes en la configuración par diferencial.

Una forma de dividir el circuito en dos subcircuitos separables, de un modo similar a como hicimos con las entradas diferenciales, es dividir en dos la resistencia R_F . Para realizar el mismo efecto que ella, colocamos dos resistencias en paralelo que tengan el valor equivalente R_F , tal como muestra la Figura 8.13, izquierda. No obstante, la simetría total entre los transistores hace que en la rama marcada con la corriente i_F dicha corriente i_F sea nula. Así que podremos eliminar esa rama sin ningún inconveniente de efecto de carga. Por este motivo, podemos centrarnos en estudiar el semicircuito de la Figura 8.13, derecha.

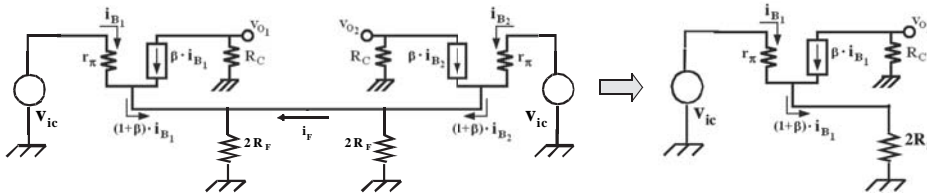


Figura 8.13. Desarrollo de la parte común del circuito par diferencial. Derecha: mitad del circuito para realizar el análisis.

El comportamiento de todo el par puede de nuevo analizarse a partir de esa mitad. La caída por la rama de la base, en la mitad dibujada en la Figura 8.13, derecha, quedará como la Ecuación 8.29, sirviéndonos para hallar la resistencia de entrada en modo común:

$$v_{ic} = i_{B1} \cdot r_{\pi} + (\beta + 1) \cdot i_{B1} \cdot 2R_F \Rightarrow R_{ic} = \frac{v_{ic}}{i_B} = r_{\pi} + (\beta + 1) \cdot 2R_F \quad (\text{Ec. 8.29})$$

En la salida tendremos la Ecuación 8.30, usando tensiones auxiliares:

$$v_{o1aux} = R_C \cdot i_{aux} ; v_{o2aux} = -R_C \cdot i_{aux} \Rightarrow v_{ocaux} = v_{o1aux} - v_{o2aux} = 2R_C \cdot i_{aux} \Rightarrow R_{oc} = \frac{v_{ocaux}}{i_{aux}} = 2R_C$$

(Ec. 8.30)

Finalmente hallamos la ganancia en modo común con la caída en la resistencia de salida, Ecuación 8.31, a partir de lo ocurrido en un semicircuito:

$$\left. \begin{aligned} v_{o1} = v_{oc} = -\beta \cdot R_C \cdot i_{B1} \\ v_{ic} = i_{B1} \cdot r_\pi + (\beta + 1) \cdot i_{B1} \cdot 2R_F \end{aligned} \right\}; v_{oc} = -\beta \cdot R_C \cdot \frac{v_{ic}}{r_\pi + (\beta + 1) \cdot 2R_F} \quad (\text{Ec. 8.31})$$

obteniendo la ganancia como indica la Ecuación 8.32:

$$A_{vc} = \frac{v_{oc}}{v_{ic}} = -\frac{\beta \cdot R_C}{r_\pi + (\beta + 1) \cdot 2R_F} \quad (\text{Ec. 8.32})$$

Relación de rechazo en modo común

Para terminar de presentar un amplificador diferencial, se introduce ahora la llamada Relación de Rechazo al Modo Común, RRMC, que es el cociente de las ganancias diferencial y común. La Ecuación 8.33 muestra ese cálculo.

$$\left| \frac{A_{vd}}{A_{vc}} \right| = \frac{-\frac{\beta \cdot R_C}{r_\pi}}{-\frac{\beta \cdot R_C}{r_\pi + (\beta + 1) \cdot 2R_F}} = 1 + \frac{2(\beta + 1) \cdot R_F}{r_\pi} \quad (\text{Ec. 8.33})$$

El amplificador diferencial será mejor cuanto más amplifique la diferencia de las señales de entrada y menos amplifique lo que tengan en común (el modo común). Lo ideal sería conseguir $r_\pi \ll R_F$.

TEMA

9



Conceptos básicos de la respuesta en frecuencia

9.1 INTRODUCCIÓN

Los sistemas físicos tienen unas características dinámicas que definen su respuesta. Por ejemplo, el sonido que produce una campana cuando es golpeada depende de la estructura de la propia campana, y siempre tiene los mismos tonos fundamentales, independientemente del tipo de golpe aplicado.

La respuesta dinámica hace referencia a cómo responde el sistema en función de la “rapidez” de la señal de entrada. Hay dos maneras de evaluar este concepto de rapidez: en el dominio del tiempo y en el dominio de la frecuencia. Decimos que una señal es “rápida” en el dominio del tiempo cuando experimenta grandes variaciones en periodos de tiempo pequeños. Decimos que una señal es “rápida” en el dominio de la frecuencia cuando la frecuencia característica de esta señal es elevada.

Es posible definir modelos analíticos de comportamiento (modelos matemáticos) que representen las características dinámicas de un sistema. Estos modelos pueden definirse en el dominio del tiempo o en el dominio de la frecuencia. Ambas formas de modelado son equivalentes y, de hecho, es posible pasar de una a otra aplicando el teorema de Fourier. Dicho teorema establece básicamente que cualquier forma de onda periódica puede ser descompuesta como una cierta suma de un número infinito de señales sinusoidales. A cada una de estas señales sinusoidales se las denomina *armónico*.

Esto nos permite entender mejor por qué una campana genera siempre un sonido con las mismas características, independientemente del golpe aplicado. A este golpe podemos representarlo como una onda muy intensa que se produce durante un tiempo muy pequeño. Si este pulso fuera ideal, su amplitud sería infinita y su duración sería nula. A este pulso se le conoce como pulso de Dirac. Al aplicar la transformada de Fourier, vemos que este pulso aporta señales sinusoidales a todas las frecuencias. Lo que ocurre

con la campana es que únicamente responde a señales de unas frecuencias concretas que se corresponden con los modos mecánicos de vibración propios de su estructura, mientras que responde de forma rígida frente al resto de señales. Algunas conclusiones que podemos obtener de este ejemplo son las siguientes:

- Los sistemas reales, en general, responden de forma diferente ante señales de distinta frecuencia y, en este sentido, resulta interesante conocer cuál es la *respuesta en frecuencia* de cada uno de ellos. En el caso de la campana, su respuesta en frecuencia tiene las características de un *filtro*; es decir, responde de forma selectiva ante unas señales de frecuencias concretas.
- La señal de excitación tiene un contenido frecuencial que es función de su forma de onda. Un golpe (idealmente, un pulso de Dirac) tiene un contenido frecuencial muy amplio (idealmente, armónicos a todas las frecuencias). Sin embargo, una señal sinusoidal pura tiene un único armónico y, por lo tanto, tiene un contenido frecuencial muy pobre (únicamente la propia señal sinusoidal). Si excitáramos la campana con una señal sinusoidal pura de frecuencia diferente a la de los modos de vibración propios, no obtendríamos sonido de ella.

De la misma manera, los amplificadores electrónicos tienen una respuesta que es función de su estructura eléctrica. Parámetros fundamentales tales como sus impedancias de entrada y de salida y su ganancia, pueden tomar valores diferentes a distintas frecuencias. Conviene conocer la respuesta en frecuencia de un amplificador para poder analizarlo y diseñarlo. Por ejemplo, un amplificador de audio debe comportarse con unas características adecuadas al oído humano en su rango nominal de percepción (de 20 Hz a 20 kHz).

9.2 DIAGRAMA DE BODE

Una buena parte de la ingeniería se basa en modelos de comportamiento de los sistemas reales que nos permiten analizarlos y diseñarlos y, en definitiva, hacer que se comporten como nosotros deseamos.

Una forma muy conocida de modelos de comportamiento son las funciones de transferencia en término de transformadas de Laplace (Ecuación 9.1), donde definimos los $z_i = \text{ceros}$ y los $p_i = \text{polos}$ como los valores de la variable S que anulan el numerador y el denominador, respectivamente.

$$\frac{h_a/Ef_i}{h/Ef_i} \left[\frac{S \cdot 1e / S_{1\#} \cdot 1e^{1\#} / \dots / S}{T \cdot 1e / T_{1\#} \cdot 1e^{1\#} / \dots / T} \right] \frac{S}{T} \frac{1/E_1 \cdot 1_{f1} \cdot 1/E_1 \cdot 1_{f2} \dots 1/E_1 \cdot 1_{fn}}{1/E_1 \cdot b_{\#} \cdot 1/E_1 \cdot b_{\#} \cdot 1_{f1} \dots 1/E_1 \cdot b_{\#} \cdot 1_{fn}} \quad (\text{Ec. 9.1})$$

Matemáticamente, si los *polos* y los *ceros* del sistema son reales (no complejos), es posible convertir una expresión definida en transformada de Laplace a otra expresada en Transformada de Fourier con el sencillo cambio de variable $S = j\omega$. La expresión resultante define el comportamiento en frecuencia del sistema, ya que queda planteada en función de la pulsación ω ... (Ecuación 9.2).

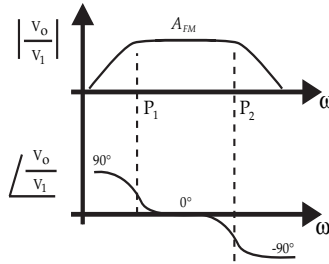


Figura 9.1. Diagrama de Bode de la Ecuación 9.4.

9.3 RESPUESTA EN FRECUENCIA EN AMPLIFICADORES ELECTRÓNICOS

9.3.1 EFECTOS DE LOS CONDENSADORES

La respuesta en frecuencia de un amplificador varía en la medida en que lo haga el comportamiento en frecuencia de los elementos que lo componen. El principal (aunque no el único) elemento que hace variar dicho comportamiento en los amplificadores son las capacidades eléctricas. Estas capacidades están presentes bien en los condensadores incluidos para desacoplar DC (corriente continua) y acoplar AC (corriente alterna), bien en las capacidades parásitas del sistema.

La ecuación característica de un condensador está expresada en la Ecuación 9.6, donde i es la corriente que atraviesa el condensador y v es la tensión en sus terminales.

$$i = C \frac{\partial v}{\partial t} \tag{Ec. 9.6}$$

Si particularizamos esta expresión para el régimen sinusoidal, obtenemos la conocida expresión de su impedancia (Ecuación 9.7).

$$Z_c = \frac{1}{j\omega C} \tag{Ec. 9.7}$$

Podemos observar que el valor de dicha impedancia varía con la frecuencia y, por lo tanto, la respuesta del amplificador que contiene estos componentes también lo hace. Para comprender mejor la influencia de los condensadores, vamos a estudiar dos ejemplos.

Ejemplo 1

Evaluaremos en este caso la función de transferencia de tensión de la Figura 9.2.

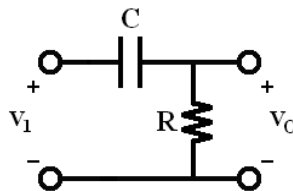


Figura 9.2. Circuito RC del Ejemplo 1.

La función de transferencia de dicho circuito es la mostrada en la Ecuación 9.8, expresada en términos de transformada de Laplace.

$$\frac{v_0}{R} = \frac{v_i}{R + \frac{1}{SC}} \rightarrow \frac{v_0}{v_i} = \frac{RSC}{1 + RSC} \tag{Ec. 9.8}$$

El condensador C introduce un *cero* en el origen y un *polo* de valor $(61/RC)$. Podemos obtener la respuesta en frecuencia (Figura 9.3) a partir de la función de transferencia expresada en transformada de Fourier (Ecuación 9.9).

$$\frac{v_0}{v_1} = \frac{j\omega RC}{1 + j\omega RC} \tag{Ec. 9.9}$$

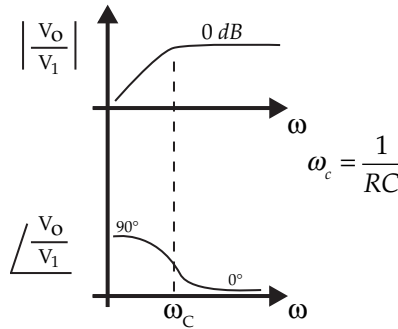


Figura 9.3. Diagrama de Bode del circuito RC del Ejemplo 1.

Vemos que una zona de la respuesta en frecuencia presenta una ganancia constante y otra zona presenta una ganancia variable. Si nos interesa una ganancia constante, vemos que el condensador presente en este circuito determina una frecuencia mínima a partir de la cual tenemos la característica buscada. Dicha frecuencia recibe el nombre de *frecuencia de corte inferior*. El circuito deja pasar las frecuencias altas, llamándose filtro paso alto.

Ejemplo 2

Evaluaremos en este caso la función de transferencia de tensión de la Figura 9.4, expresada en la Ecuación 9.10 en términos de la transformada de Laplace.

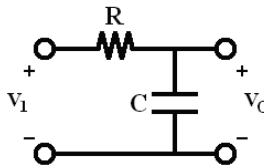


Figura 9.4. Circuito RC del Ejemplo 2.

$$\frac{v_0}{1/SC} = \frac{v_i}{R + \frac{1}{SC}} \rightarrow \frac{v_0}{v_i} = \frac{1}{1 + RSC} \tag{Ec. 9.10}$$

De nuevo, el condensador C introduce un *cero* en el infinito (donde se anularía la función de transferencia) y un *polo* de valor $(61/RC)$. Podemos obtener la respuesta en frecuencia (Figura 9.5) a partir de la función de transferencia expresada en la transformada de Fourier (Ecuación 9.11).

$$\frac{v_o}{v_i} = \frac{1}{1 + j\omega RC} \tag{Ec. 9.11}$$

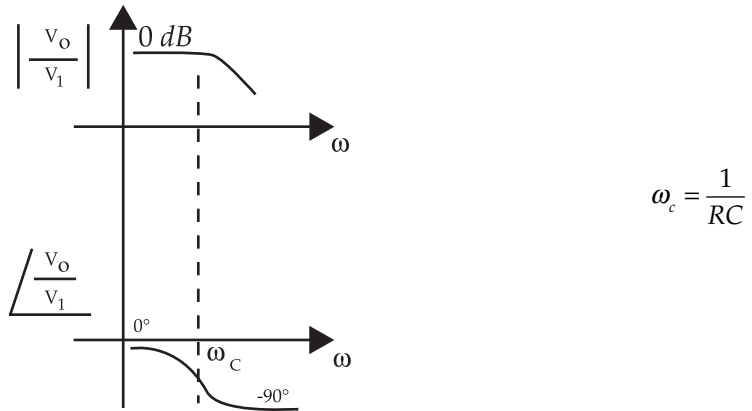


Figura 9.5. Diagrama de Bode del circuito RC del Ejemplo 2.

También hay en este caso una zona de ganancia constante y otra de ganancia variable (atenuada). Vemos que en esta ocasión podemos mantener la zona de ganancia constante hasta un cierto valor de frecuencia. Dicho valor será la *frecuencia de corte superior* de este circuito. El circuito deja pasar las frecuencias bajas, denominándose filtro paso bajo.

En general, un amplificador electrónico tiene condensadores que provocan los efectos vistos en los Ejemplos 1 y 2 respectivamente, por lo que su respuesta en frecuencia tiene el aspecto mostrado en la Figura 9.6. En ella, se distinguen los siguientes rangos de frecuencia:

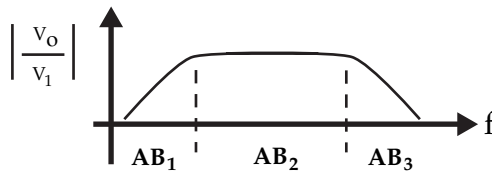


Figura 9.6. Respuesta en frecuencia usual de un amplificador electrónico.

- AB_1 es el ancho de banda de bajas frecuencias.
- AB_2 es el ancho de banda de frecuencias medias. Es el verdadero ANCHO DE BANDA DEL AMPLIFICADOR o ancho de banda de trabajo. Corresponde al

rango normal de funcionamiento del amplificador, en frecuencias medias, en el que se realizó el análisis en los temas anteriores.

- AB_3 es el ancho de banda de altas frecuencias.

Las frecuencias de corte superior e inferior que delimitan el ancho de banda del Amplificador se obtienen como aquellas en las que se produce una atenuación de 3 dB respecto el valor del módulo a frecuencias medias (Ecuación 9.12).

$$20 \log_{10} \frac{A_0}{A(j\omega_c)} = 3dB, \quad \text{o bien} \quad \frac{A_0}{A(j\omega_c)} = \frac{1}{\sqrt{2}} \quad (\text{Ec. 9.12})$$

Dicha definición se corresponde con la frecuencia de activación de un polo, en la que se igualan los módulos de la parte real y la parte imaginaria del mismo, como puede observarse en las Figuras 9.3 y 9.5.

9.3.2 ANÁLISIS DE LA INFLUENCIA DE LOS CONDENSADORES EN LOS AMPLIFICADORES ELECTRÓNICOS

En un amplificador electrónico normalmente queremos reproducir fielmente ampliificada a la salida la información contenida a la entrada.

Por ejemplo, en un amplificador de audio queremos excitar los altavoces (y por lo tanto generar la impresión sonora) de la misma manera que fue creada. De no hacerlo así, no escucharíamos la música a través de ese amplificador de la misma manera en la que fue grabada. Hay otros factores que varían la respuesta en frecuencia de un sistema de audio, como es la sonoridad del ambiente (reverberaciones y ecos, absorciones, etc.); por eso, muchos amplificadores de audio incorporan un *ecualizador*, que es un elemento que permite reforzar y/o atenuar unas frecuencias y/u otras respectivamente, con el fin de minimizar los efectos acústicos de una sala en particular.

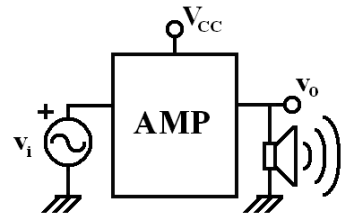


Figura 9.7. Amplificador de audio.

En el ejemplo del amplificador de audio mostrado en la Figura 9.7, deseamos que la relación entre v_i y v_o permanezca constante (en módulo y fase) en un ancho de banda comprendido entre 20 Hz y 20 kHz, correspondiente al ancho de banda de audición ideal para el ser humano. De esta manera, el amplificador no introduce ninguna distorsión en su respuesta perceptible por el ser humano.

Analicemos cómo conseguirlo mediante un ejemplo, en este caso, una configuración EC con C_E como la mostrada en la Figura 9.8. Se ha considerado en este caso una fuente ideal v_g (sin R_g).

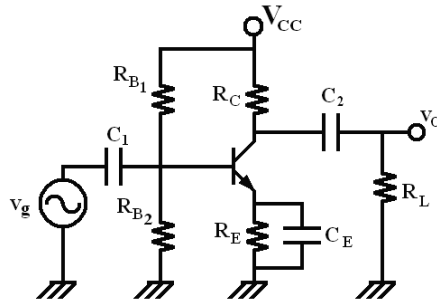


Figura 9.8. Configuración EC con C_E .

El primer paso es analizar su respuesta ante una señal sinusoidal permanente; es decir, realizar un análisis en pequeña señal (Figura 9.9), pero mostrando todos los efectos capacitivos posibles.

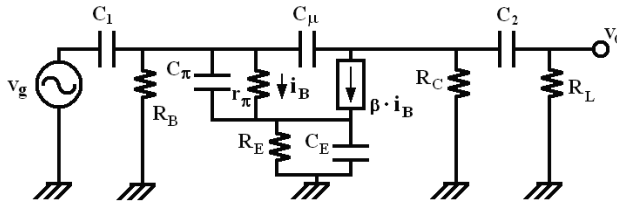


Figura 9.9. Circuito equivalente en pequeña señal.

C_1 y C_2 han de comportarse como caminos de baja impedancia (idealmente cortocircuitos) a frecuencias medias (ω_B). De esta manera se consiguen dos objetivos:

- La ganancia de tensión entre la entrada y la salida es máxima, ya que las tensiones en AC que se producen en dichos condensadores son prácticamente despreciables.
- La ganancia de tensión entre entrada y salida permanece prácticamente constante a frecuencias medias, ya que se anula significativamente la influencia de los condensadores sobre la función de transferencia.

El bajo valor de las impedancias de C_1 y C_2 a frecuencias medias puede conseguirse definiendo valores *suficientemente altos* a dichas capacidades (Ecuación 9.7). Si a frecuencias medias estos condensadores presentan una baja impedancia, con mayor motivo seguirán presentándola a altas frecuencias, donde su impedancia decrece. Sin embargo, si se disminuye la frecuencia, habrá un valor de la misma para el cual la impedancia de alguno de ellos tome un valor no despreciable y se observe una atenuación en la ganancia. Por lo tanto, C_1 y C_2 influirán en la frecuencia de corte inferior.

La misión de C_E es la de incrementar la ganancia del sistema, para lo cual ha de comportarse también como un camino de baja impedancia (idealmente un cortocircuito) a frecuencias medias. Por ello, se debe aplicar sobre este condensador el mismo análisis realizado para C_1 y C_2 .

C_ψ y C_μ han de comportarse como circuitos abiertos a frecuencias medias. Si C_ψ se comportara como un camino de baja impedancia, disminuiría la corriente i_b y, por

lo tanto, la capacidad de amplificación del transistor. Si C_μ se comportara como un camino de baja impedancia, conectaría la salida (por el colector) con la entrada (por la base), perdiendo de nuevo la capacidad de amplificar el sistema. Si estas capacidades parásitas se comportan como circuitos abiertos a frecuencias medias, lo seguirán haciendo con mayor motivo si disminuimos dicha frecuencia, donde sus impedancias crecen. Por el contrario, si aumentamos la frecuencia, llegaría un momento en que su impedancia cobra un valor lo suficientemente bajo como para que pueda ser despreciado. Por lo tanto, estas capacidades parásitas influyen en la frecuencia de corte superior.

Estos conceptos pueden ser representados en diferentes circuitos equivalentes de pequeña señal, como los mostrados respectivamente en las Figuras 9.10, 9.11 y 9.12, respectivamente.

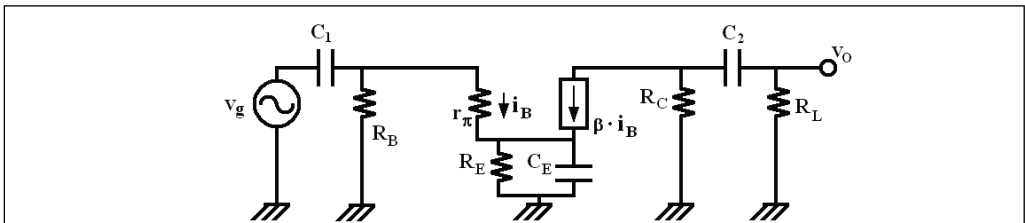


Figura 9.10. Circuito equivalente en pequeña señal a bajas frecuencias (CEPSBF).

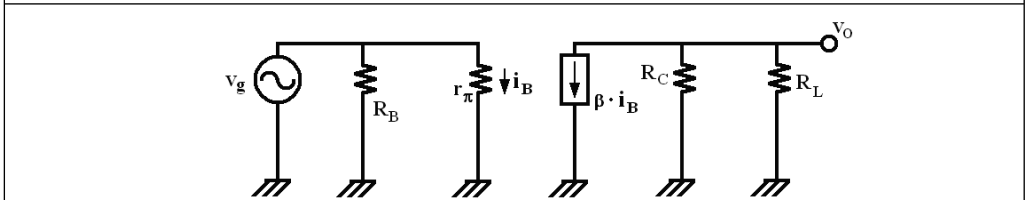


Figura 9.11. Equivalente en pequeña señal a frecuencias medias. Funcionamiento normal (CEPSFM).

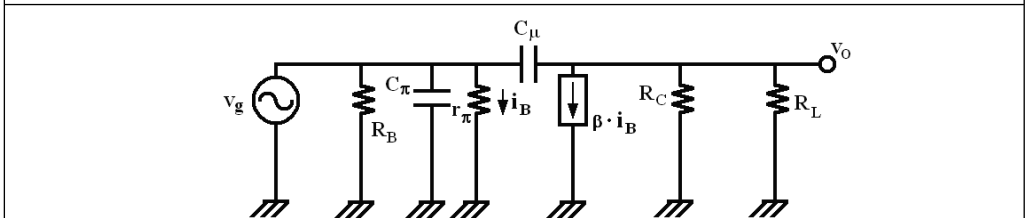


Figura 9.12. Equivalente en pequeña señal a altas frecuencias (CEPSAF).

El diseñador de amplificadores electrónicos necesita poder calcular los valores adecuados de los condensadores que den viabilidad a sus diseños de acuerdo con los requisitos planteados. Afortunadamente, las capacidades parásitas son de un valor muy pequeño, lo cual permite desplazar la frecuencia de corte superior a valores razonablemente elevados. Por otro lado, los condensadores C_1 , C_2 y C_E son definibles por el diseñador y han de ser de un valor suficiente, aunque no conviene sobredimensionarlos para minimizar su volumen, su coste, e incluso sus propios efectos parásitos. Todo ello conduce de nuevo a la necesidad de poder calcularlos.

Consideremos como ejemplo que el condensador C_1 es el que define principalmente la frecuencia de corte inferior. En este caso, para calcular dicha frecuencia podemos considerar el circuito equivalente mostrado en la Figura 9.13., que no es otro que el CEPSFM añadiendo el propio C_1 .

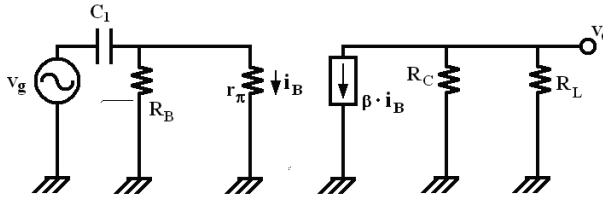


Figura 9.13. CEPSBF considerando únicamente el efecto de C_1 .

La obtención de la ganancia es sencilla aplicando las reglas básicas de la teoría de circuitos (Ecuaciones 9.13 a 9.16).

$$A_v = \frac{v_o}{v_g} = \frac{v_o}{i_B} \cdot \frac{i_B}{v_b} \cdot \frac{v_b}{v_g} \tag{Ec. 9.13}$$

$$v_o = -\beta \cdot i_B \cdot (R_C \parallel R_L) \tag{Ec. 9.14}$$

$$v_b = i_B \cdot r_\pi \tag{Ec. 9.15}$$

$$\rightarrow v_g = v_b \cdot \left(\frac{1 + SC_1 \cdot (R_B \parallel r_\pi)}{SC_1 \cdot (R_B \parallel r_\pi)} \right) \tag{Ec. 9.16}$$

Del sistema de ecuaciones anterior, resulta la función de transferencia de tensión (Ecuación 9.17).

$$3_{H}] 1 \delta \frac{D_5 \parallel D_2}{d} \frac{E5 \setminus D_4 \parallel d \text{ fi}}{\# / E5 \setminus D_4 \parallel d \text{ fi}} \tag{Ec. 9.17}$$

Debemos recordar que la función de transferencia a frecuencias medias de esta configuración (no en vacío, sino en total) es la mostrada en la Ecuación 9.18, como se vio en el Tema 6.

$$3_{HX}] 1 \delta \frac{D_5 \parallel D_2}{d} \tag{Ec. 9.18}$$

De hecho, si aplicamos a la Ecuación 9.17 la condición de frecuencia suficiente como para despreciar el efecto del condensador (Ecuación 9.19), obtenemos la Ecuación 9.18, ya que se cancelan el polo y el cero.

$$\# / E5 \setminus D_4 \parallel d \text{ fi} \# / \setminus D_4 \parallel d \text{ fi} \# / \setminus D_4 \parallel d \text{ fi} \text{ e} [\setminus \setminus \setminus \tag{Ec. 9.19}$$

Por otro lado, si aplicamos a la Ecuación 9.17 la condición de disminución de la frecuencia (Ecuación 9.20), obtenemos la función de transferencia a bajas frecuencias debidas únicamente al condensador C_1 (Ecuación 9.21.), poniéndose de manifiesto que dicha ganancia depende de la frecuencia (no es constante) y que se hace tanto más pequeña cuanto menor es ésta.

$$\# / \vartheta_{5_{\#}} \perp D_4 // d_{\phi} \Pi \# e [\vartheta_{\#} \text{WTS'S} \tag{Ec. 9.20}$$

$$3_h] 1 \delta \perp \frac{D_5 // D_5}{d_{\phi}} \perp \vartheta_{5_{\#}} \perp D_4 // d_{\phi} \text{fi} \tag{Ec. 9.21}$$

Comparando la Ecuación 9.17 con la 9.18, vemos que C_1 introduce un cero en el origen y un polo en la función de transferencia del amplificador. La frecuencia de corte se obtiene como el valor frontera entre considerar la Ecuación 9.19 ó 9.20; es decir, cuando la parte real y la parte imaginaria del polo introducido por C_1 se igualan y no es posible despreciar uno frente al otro. En estas condiciones, podemos definir la Ecuación 9.22, expresión que permite diseñar el valor adecuado de C_1 en función de la frecuencia de corte deseada.

$$| \#] | \vartheta_{5_{\#}} \perp D_4 // d_{\phi} \text{fi} \uparrow \vartheta_{5_{\#}}] \frac{\#}{5_{\#} \perp D_4 // d_{\phi}} \tag{Ec. 9.22}$$

Otra forma de representar la Ecuación 9.22 es la Ecuación 9.23.

$$\frac{\#}{\vartheta_{5_{\#}} \perp 5_{\#}}] D_4 // d_{\phi} \tag{Ec. 9.23}$$

En esta expresión queda patente el concepto de *camino de baja impedancia* que presenta un condensador. Un valor es *alto* o *bajo* en función de la referencia con la que se compare. En el caso del condensador de un amplificador, su referencia es la impedancia equivalente del circuito *visto* por dicho condensador. En el caso de C_1 (Figura 9.14), la impedancia equivalente “vista” por él (que se subtiende desde sus extremos) es $R_B // r_{\pi}$.

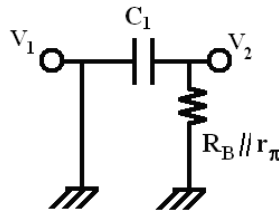


Figura 9.14. Circuito equivalente pasivado visto por C_1 .

Por lo tanto, el efecto de un condensador es despreciable (a frecuencias medias) o no despreciable (bien a bajas frecuencias, bien a altas frecuencias) si su impedancia es despreciable o no, respectivamente, frente a la impedancia equivalente del resto del circuito *vista* por dicho condensador. Este concepto es el que servirá de base para los métodos de análisis y diseño de amplificadores electrónicos que se estudiarán en los temas siguientes.

TEMA

10



Métodos de análisis de la respuesta en frecuencia

10.1 INTRODUCCIÓN

En el tema anterior hemos analizado el efecto de los condensadores presentes en un amplificador sobre su respuesta en frecuencia. En este tema nos vamos a centrar sobre cómo calcular dicho efecto y cómo escoger adecuadamente el valor de los condensadores para obtener la respuesta deseada.

En principio, obtener la respuesta en frecuencia global de un amplificador con varios condensadores incluidos en él presenta una cierta complejidad. La manera más efectiva de hacerlo sería mediante un barrido en frecuencia, obteniendo punto a punto el valor de amplitud y de fase de su función de transferencia. Sin embargo, existen métodos aproximados que permiten evaluar la respuesta en frecuencia de forma más sencilla, que se verán a continuación.

Habitualmente se define el rango de frecuencias medias o ancho de banda del amplificador (AB, o BW, *band width*) como aquel en el que el valor del módulo de la función de transferencia (ganancia) es máximo y constante. Las frecuencias que limitan el AB se denominan *frecuencias de corte*, y se definen como aquellas frecuencias en las que se observa una atenuación de 63 dB en el módulo de la ganancia respecto al valor de las frecuencias medias (Figura 10.1).

También se vio en el tema anterior que los condensadores presentes en un amplificador introducen un *cero* y un *polo* en su función de transferencia. En la práctica son los *polos* quienes definen el ancho de banda del amplificador, ya que los *ceros* habitualmente están definidos en frecuencias extremas (bien próximas a la frecuencia cero o bien muy elevadas). Por ejemplo, en los circuitos RC ya estudiados en el tema anterior, se observa

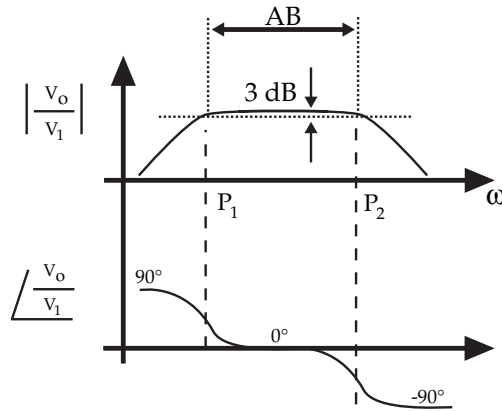


Figura 10.1. Respuesta en frecuencia tipo de un amplificador electrónico.

que en el Ejemplo 1 del Apartado 9.3.1 el *cero* está situado en 0 Hz, y en el Ejemplo 2 del mismo apartado, el *cero* se sitúa en una frecuencia infinita (Figura 10.2).

$\frac{v_o}{v_i} = \frac{RSC}{1+RSC}$ Cero en el origen	$\frac{v_o}{v_i} = \frac{1}{1+RSC}$ Cero en el infinito

Figura 10.2. Condensadores tipo presentes en un circuito.

A continuación se presentarán unos métodos aproximados que permiten obtener la respuesta en frecuencia de forma más sencilla aplicando algunas simplificaciones. Dichas simplificaciones introducen algún error en el cálculo, que en gran parte de los casos es despreciable.

10.2 MÉTODO DEL POLO DOMINANTE

Consideremos la función de transferencia genérica de un amplificador que contiene 3 condensadores que afectan a bajas frecuencias (del tipo de la Figura 10.2. izquierda) y otros 3 que afectan a altas frecuencias (del tipo de la Figura 10.2. derecha). Los 3 primeros condensadores introducirán en la función de transferencia 3 *ceros* próximos al origen (además de 3 polos), y los 3 últimos introducirán en la función de transferencia 3 *ceros*

próximos al infinito (además de 3 polos). El diagrama de Bode asintótico de este sistema es el que se muestra en la Figura 10.3.

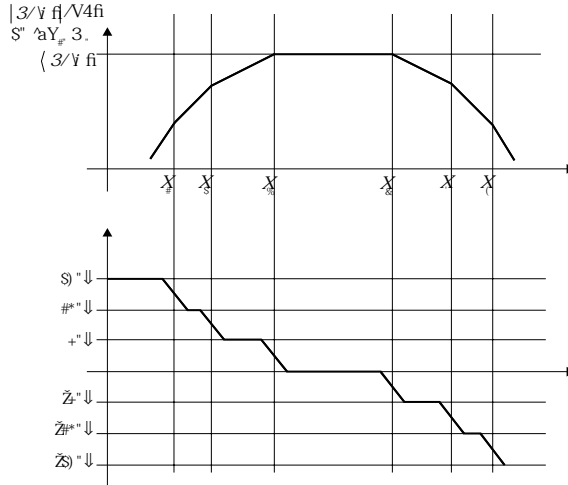


Figura 10.3. Diagrama asintótico de Bode de un sistema con 3 condensadores de baja frecuencia y 3 de alta.

La función de transferencia correspondiente a este sistema es la mostrada en la Ecuación 10.1. Se ha considerado que los *ceros* de los 3 primeros condensadores se activan a 0 Hz, introduciendo un desfase de +90° cada uno en la función de transferencia (+270° en total), y los *ceros* de los 3 restantes se activan a una frecuencia infinita.

$$A(j\omega) = \frac{A_0(j\omega)^3}{\left(1 + \frac{2\pi f_1}{j\omega}\right) \cdot \left(1 + \frac{2\pi f_2}{j\omega}\right) \cdot \left(1 + \frac{2\pi f_3}{j\omega}\right) \cdot \left(1 + \frac{j\omega}{2\pi f_4}\right) \cdot \left(1 + \frac{j\omega}{2\pi f_5}\right) \cdot \left(1 + \frac{j\omega}{2\pi f_6}\right)} \quad (\text{Ec. 10.1})$$

10.2.1 CÁLCULO DE LA FRECUENCIA DE CORTE SUPERIOR

Si únicamente queremos centrar el estudio en la respuesta en frecuencias medias-altas, podemos considerar la función de transferencia de la Ecuación 10.2 obtenida a partir de la simplificación de la Ecuación 10.1. En esta expresión no aparecen los *ceros* ni los *polos* correspondientes a bajas frecuencias porque todos ellos están activados y se encuentran compensados.

$$A_{AF}(j\omega) \approx \frac{A_0}{\left(1 + \frac{j\omega}{2\pi f_4}\right) \cdot \left(1 + \frac{j\omega}{2\pi f_5}\right) \cdot \left(1 + \frac{j\omega}{2\pi f_6}\right)} \quad (\text{Ec. 10.2})$$

Si uno de los polos (el de frecuencia más baja) está lo suficientemente alejado de los otros dos, entonces la frecuencia de corte puede ser asimilada a dicho polo (Ecuación 10.3). Se dice que **ese polo es dominante** a frecuencias altas.

$$\text{si } f_4 \ll f_5 < f_6 \rightarrow A_{AF}(j\omega) \approx \left(\frac{A_0}{1 + \frac{j\omega}{2\pi f_4}} \right) \text{ y } f_H \approx f_4 \tag{Ec. 10.3}$$

Ejemplo

Consideremos el circuito emisor común (EC) mostrado en la Figura 10.4.

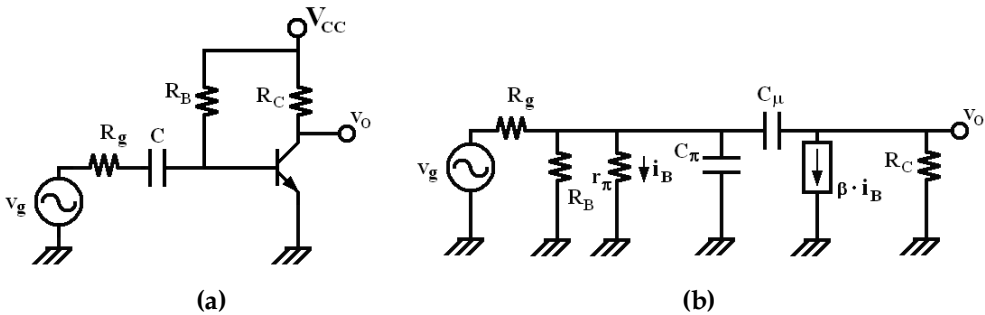


Figura 10.4. Amplificador EC. a) Topología. b) Circuito equivalente en pequeña señal válido para frecuencias medias-altas (CEPSAF).

En el circuito equivalente en pequeña señal a frecuencias altas, únicamente están presentes las dos capacidades parásitas del transistor y, por lo tanto, sólo debemos considerar dos polos. A continuación vamos a calcular la constante de tiempo asociada a cada condensador. Cada vez que lo hagamos, consideraremos que dicho condensador es el que introduce el polo dominante y, por lo tanto, el polo del otro aún no está activado (el otro condensador se sigue comportando como a frecuencias medias; es decir, como un circuito abierto).

De esta manera aseguramos que el cálculo correcto se produzca en el polo dominante, aunque tengamos alguna imprecisión en el cálculo del otro polo. De igual manera se obraría en el caso de que hubiera más de dos condensadores de alta frecuencia presentes en el amplificador.

La Figura 10.5. muestra los circuitos asociados al cálculo de las constantes de tiempo y, por lo tanto, de las frecuencias características de los condensadores del presente ejemplo. Se introduce una tensión y una corriente auxiliar entre los terminales donde se define la resistencia asociada al condensador; es decir, entre los terminales en que se conecta el condensador.

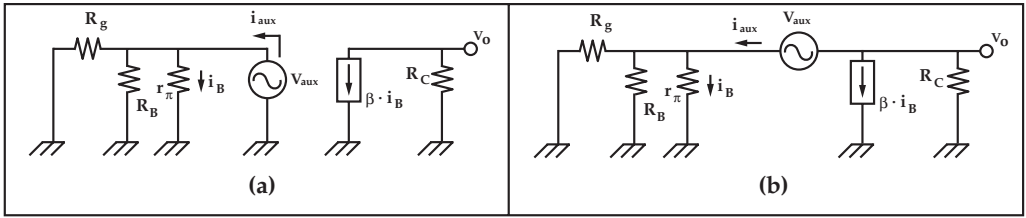


Figura 10.5. Circuitos asociados al cálculo de las constantes de tiempo. a) Circuito asociado a $R_{C\psi}$. b) Circuito asociado a $R_{C\mu}$.

La Ecuación 10.4 muestra el cálculo de la constante de tiempo asociada a C_{ψ} .

$$D_{5\sigma} \left[\frac{h_{S_{gj}}}{l_{S_{gj}}} \right] D_Y \parallel D_4 \parallel d_g \quad X_{5\sigma} \left[\frac{\#}{S\sigma \cdot l_{\chi_{5\sigma}}} \right] \frac{\#}{S\sigma \cdot D_{5\sigma} \cdot l_{5\sigma}} \quad (\text{Ec. 10.4})$$

El conjunto de Ecuaciones 10.5 muestra el cálculo de la constante de tiempo asociada a C_{μ} .

$\frac{h_{S_{gj}}}{l_{S_{gj}}} \parallel \left[\frac{D_W}{l_{S_{gj}}} \parallel \frac{\delta \cdot l_{f_1}}{D_5} \right]$ $\left[\frac{D_{Wc}}{l_{S_{gj}}} \right] \parallel \left[\frac{d_g}{l_4} \right]$ $V_a \cdot V_W \parallel D_W \parallel D_Y \parallel D_4 \parallel d_g$	$R_{C\mu} = \frac{v_{aux}}{i_{aux}} = R_{eq} + R_C \cdot (1 + \beta \cdot \frac{R_{eq}}{r_\pi})$ $f_{C\pi} = \frac{1}{2\pi \cdot R_{C\mu} \cdot C_\mu}$	<p>(Ec. 10.5)</p>
--	---	--------------------------

Si, por ejemplo, resultara ser que $f_{c_\mu} \ll f_{c_\psi}$, entonces podemos estimar que el polo de C_μ no interactúa con el de C_ψ y $f_h \approx f_{c_u}$.

10.2.2 CÁLCULO DE LA FRECUENCIA DE CORTE INFERIOR

Podemos extrapolar directamente a este apartado lo estudiado en el anterior. Si únicamente queremos centrar el estudio en la respuesta en frecuencias bajas-medias, podemos considerar la función de transferencia de la Ecuación 10.6 obtenida a partir de la simplificación de la Ecuación 10.1. En esta expresión no aparecen los *ceros* ni los *polos* correspondientes a altas frecuencias porque ninguno de ellos está activado.

$$A_{BF}(j\omega) = \frac{A_0(j\omega)^3}{\left(1 + \frac{2\pi f_1}{j\omega}\right) \cdot \left(1 + \frac{2\pi f_2}{j\omega}\right) \cdot \left(1 + \frac{2\pi f_3}{j\omega}\right)} \quad (\text{Ec. 10.6})$$

Si uno de los polos (el de frecuencia más alta) está lo suficientemente alejado de los otros dos, entonces la frecuencia de corte puede ser asimilada a dicho polo (Ecuación 10.7), que se considera el polo dominante a frecuencias bajas.

$$\text{si } f_3 \gg f_2 > f_1 \rightarrow A_{BF}(j\omega) \approx \frac{A_0}{\left(1 + \frac{2\pi f_3}{j\omega}\right)} \text{ y } f_L \approx f_3 \quad (\text{Ec. 10.7})$$

10.3 MÉTODO DE LAS CONSTANTES DE TIEMPO

El método del polo dominante puede ser mejorado en cuanto a su precisión en aquellos casos en los que las frecuencias de los polos no están suficientemente separadas entre sí, como se muestra a continuación en el método de las constantes de tiempo.

10.3.1 CÁLCULO DE LA FRECUENCIA DE CORTE SUPERIOR

Consideramos de nuevo la función de transferencia de la Ecuación 10.2 obtenida a partir de la simplificación de la Ecuación 10.1. En esta ocasión desarrollamos el producto de factores del denominador (Ecuación 10.8).

$$A_{AF}(j\omega) \approx \frac{A_0}{\left(1 + \frac{j\omega}{2\pi f_4}\right) \cdot \left(1 + \frac{j\omega}{2\pi f_5}\right) \cdot \left(1 + \frac{j\omega}{2\pi f_6}\right)} = \frac{A_0}{1 + a_1 j\omega + a_2 (j\omega)^2 + a_3 (j\omega)^3} \quad (\text{Ec. 10.8})$$

Los coeficientes de la Ecuación 10.8 pueden ser simplificados de la forma que se indica en la Ecuación la 10.9.

$$\left. \begin{aligned} a_1 \cdot 2\pi &= \frac{1}{f_4} + \frac{1}{f_5} + \frac{1}{f_6} \\ a_2 \cdot (2\pi)^2 &= \frac{1}{f_4 f_5} + \frac{1}{f_4 f_6} + \frac{1}{f_5 f_6} \\ a_3 \cdot (2\pi)^3 &= \frac{1}{f_4 f_5 f_6} \end{aligned} \right\} \rightarrow \text{si } f_4 < f_5 < f_6 \rightarrow \left. \begin{aligned} a_1 \cdot 2\pi &\approx \frac{1}{f_4} \\ a_2 \cdot (2\pi)^2 &\approx \frac{1}{f_4 f_5} \\ a_3 \cdot (2\pi)^3 &= \frac{1}{f_4 f_5 f_6} \end{aligned} \right\} \quad (\text{Ec. 10.9})$$

Teniendo en cuenta que la frecuencia de corte superior f_H no puede ser superior a cada una de las frecuencias de los polos de alta frecuencia, podemos realizar la consideración de la Ecuación 10.10 y obtener la frecuencia de corte superior de la forma que se muestra en la Ecuación 10.11, aplicando sobre la Ecuación 10.10 la condición de atenuación de 3 dB en las frecuencias de corte.

$$a_1 f_H > a_2 f_H^2 > a_3 f_H^3 \rightarrow A_{AF}(j\omega_H) \approx \frac{A_0}{(1 + a_1 j\omega)} \quad (\text{Ec. 10.10})$$

$$\frac{1}{f_H} = 2\pi \cdot a_1 = \sum \frac{1}{f_i} = 2\pi \cdot \sum \tau_i \quad (\text{Ec. 10.11})$$

Así se calculan las constantes de tiempo de cada condensador por separado y luego se suman, considerando al resto de condensadores implicados cortocircuitos. A este método se le denomina constantes de tiempo en cortocircuito.

10.3.2 CÁLCULO DE LA FRECUENCIA DE CORTE INFERIOR

Consideramos de nuevo la función de transferencia de la Ecuación 10.6 obtenida a partir de la simplificación de la Ecuación 10.1. Obviamos el efecto de los ceros. Desarrollamos también el producto de los factores del denominador (Ecuación 10.12).

$$A(j\omega) = \frac{A_0}{\left(1 + \frac{2\pi f_1}{j\omega}\right) \cdot \left(1 + \frac{2\pi f_2}{j\omega}\right) \cdot \left(1 + \frac{2\pi f_3}{j\omega}\right)} = \frac{A_0}{1 + a_1(j\omega)^{-1} + a_2(j\omega)^{-2} + a_3(j\omega)^{-3}} \quad (\text{Ec. 10.12})$$

Los coeficientes de la Ecuación 10.12 pueden ser simplificados de la forma que se indica en la Ecuación 10.13.

$$\left. \begin{aligned} \frac{a_1}{2\pi} &= f_1 + f_2 + f_3 \\ \frac{a_2}{(2\pi)^2} &= f_1 f_2 + f_1 f_3 + f_2 f_3 \\ \frac{a_3}{(2\pi)^3} &= f_1 f_2 f_3 \end{aligned} \right\} \rightarrow \text{si } f_1 < f_2 < f_3 \rightarrow \left. \begin{aligned} \frac{a_1}{2\pi} &\approx f_3 \\ \frac{a_2}{(2\pi)^2} &\approx f_2 f_3 \\ \frac{a_3}{(2\pi)^3} &= f_1 f_2 f_3 \end{aligned} \right\} \quad (\text{Ec. 10.13})$$

Teniendo en cuenta que la frecuencia de corte inferior f_L no puede ser inferior a cada una de las frecuencias de los polos de baja frecuencia, podemos realizar la consideración de la Ecuación 10.14 y obtener la frecuencia de corte superior de la forma que se muestra en la Ecuación 10.15, aplicando sobre la Ecuación 10.14 la condición de atenuación de 3 dB en las frecuencias de corte.

$$a_1(f_L)^{-1} > a_2(f_L)^{-2} > a_3(f_L)^{-3} \rightarrow A_{BF}(j\omega_L) \approx \frac{A_0}{(1 + a_1(j\omega)^{-1})} \quad (\text{Ec. 10.14})$$

$$f_L = \frac{a_1}{2\pi} = \sum f_i = \frac{1}{2\pi} \cdot \sum \frac{1}{\tau_i} \quad (\text{Ec. 10.15})$$

Así se calculan las constantes de tiempo de cada condensador por separado y luego se suman sus inversos, considerando al resto de condensadores implicados circuitos abiertos. A este método se le denomina constantes de tiempo en circuito abierto.

Ejemplo

Consideremos de nuevo la configuración emisor común (Figura 10.6).

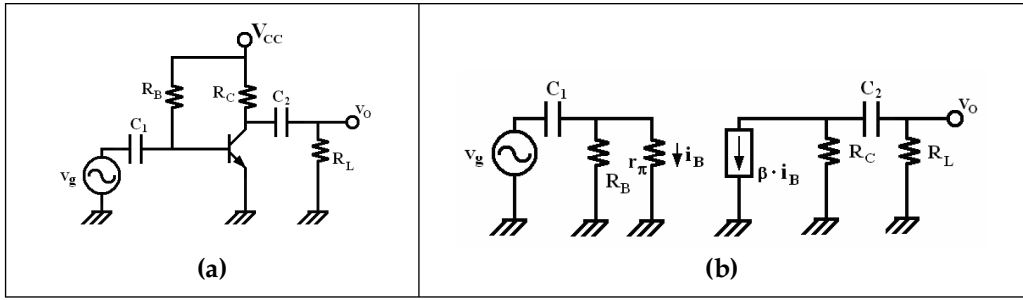


Figura 10.6. Amplificador EC. a) Topología. b) Circuito equivalente en pequeña señal válido para frecuencias bajas-medias (CEPSBF).

De nuevo vamos a calcular la constante de tiempo ϕ asociada a cada condensador. Consideramos en cada cálculo que ese condensador es el más influyente en la frecuencia de corte. De esta manera calculamos correctamente el más representativo, mientras que asumimos un error despreciable en el resto.

La Figura 10.7 muestra el cálculo de las constantes de tiempo y, por tanto, de las frecuencias características de los condensadores del presente ejemplo.

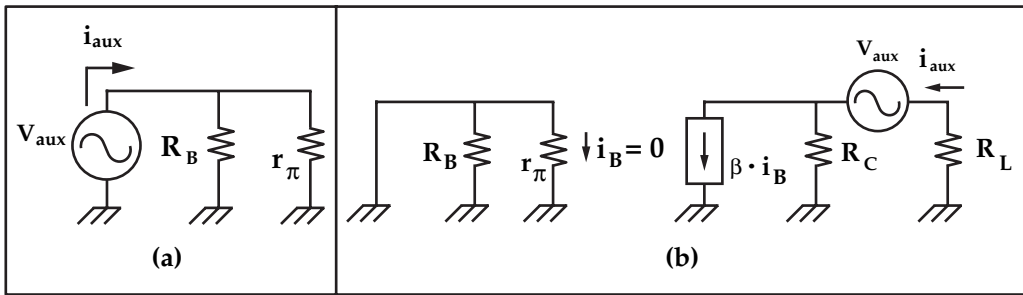


Figura 10.7. Circuitos asociados al cálculo de las constantes de tiempo. a) Circuito asociado a R_{C1} . b) Circuito asociado a R_{C2} .

La Ecuación 10.16 muestra el cálculo de la constante de tiempo asociada a C_1 .

$$D_{5\#} \left[\frac{h_{sgj}}{I_{sgj}} \right] D_4 \parallel d_{\sigma} - X_{5\#} \left[\frac{\#}{S\sigma \cdot X_{5\#}} \right] \frac{5}{6\sigma \cdot D_{5\#} \cdot I_{5\#}} \quad (\text{Ec. 10.16})$$

La Ecuación 10.17 muestra el cálculo de la constante de tiempo asociada a C_2 .

$$R_{C2} = \frac{v_{aux}}{i_{aux}} = R_C + R_L \quad ; \quad f_{c1} = \frac{1}{2\pi \cdot \tau_{C2}} = \frac{1}{2\pi \cdot R_{C2} \cdot C_2} \quad (\text{Ec. 10.17})$$

Por lo tanto, la frecuencia de corte inferior puede ser obtenida mediante la Ecuación 10.18.

$$f_L = \frac{1}{2\pi} \left(\frac{1}{R_{C1} C_1} + \frac{1}{R_{C2} C_2} \right) \quad (\text{Ec. 10.18})$$

Por otro lado, la frecuencia de corte superior puede ser calculada a partir de la Ecuación 10.19, teniendo en cuenta que las constantes de tiempo de los condensadores de alta frecuencia ya habían sido calculadas en el ejemplo anterior.

$$f_H = \frac{1}{2\pi} \left(\frac{1}{R_{C_\pi} C_\pi + R_{C_\mu} C_\mu} \right) \quad \text{(Ec. 10.19)}$$

10.4 TEOREMA DE MILLER

Se trata de un método derivado del método de las constantes de tiempo que permite aproximar la f_H a partir del cálculo de un solo polo, siempre que únicamente estén en el circuito las capacidades parásitas del transistor como capacidades de alta frecuencia. Se basa en el conocido teorema de Miller de la teoría de circuitos (Figura 10.8).

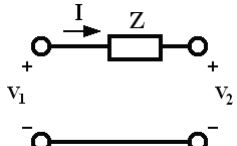
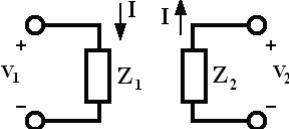
A		$v_1 - v_2 = I \cdot Z$ <p>Con $v_2 = A \cdot v_1$</p>	$v_1 = I \cdot \frac{Z}{1 - A}$ $v_2 = I \cdot \frac{A \cdot Z}{1 - A}$
B		$v_1 = I \cdot Z_1$ $v_2 = -I \cdot Z_2$	$Z_1 = \frac{Z}{1 - A}$ $Z_2 = \frac{A \cdot Z}{A - 1}$

Figura 10.8. Teorema de Miller. Los circuitos A y B son equivalentes.

Para comprobar cómo podemos aplicar este teorema en nuestro caso, vamos a estudiar de nuevo la configuración en emisor común en su análisis de alta frecuencia (Figura 10.9).

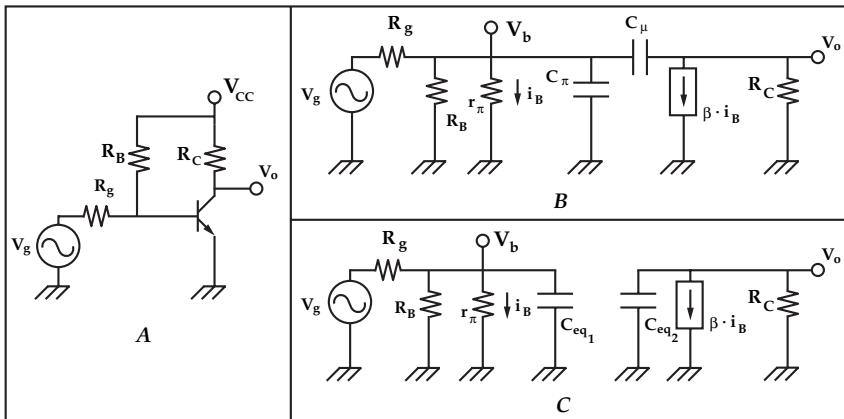


Figura 10.9. Respuesta en alta frecuencia de la configuración en EC. Los circuitos B y C son equivalentes.

Analizando los circuitos de la Figura 10.9 podemos establecer el conjunto de Ecuaciones 10.20.

Análisis de la configuración EC aplicando el teorema de Miller. (Ec. 10.20)

$$\begin{aligned}
 3 \left[\frac{h}{h_f} \right] 1 \delta \frac{D_5}{d} \dots \\
 5_{\text{ld}\#} \left[5_{\sigma} / 5_{\pi} \right] \dots \\
 5_{\text{ld}\$} \left[5_{\pi} \frac{1}{\text{C}} \right] \dots
 \end{aligned}$$

Comparando los valores de τ_{eq1} y τ_{eq2} en muchas ocasiones se cumplirá la Ecuación 10.21.

$$\tau_{eq1} \gg \tau_{eq2} \text{ debido al efecto de } |A| \text{ y, por tanto, } \omega_H \approx \frac{1}{\tau_{eq1}} \quad \text{(Ec. 10.21)}$$

10.5 FRECUENCIA DE TRANSICIÓN f_T

Se emplea fundamentalmente para estimar el valor de C_{μ} del BJT a partir de una medida de corriente.

Consideremos el BJT en EC con la salida en cortocircuito (Figura 10.10).

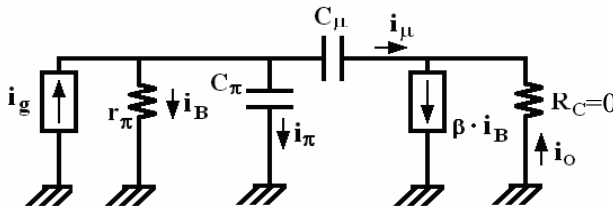


Figura 10.10. Respuesta en alta frecuencia de la configuración en EC con la salida en cortocircuito.

A partir de este circuito es posible plantear las Ecuaciones 10.22. La expresión de la ganancia de corriente A_1 está representada en la Figura 10.11.

(Ec. 10.22)

$ \begin{aligned} i_g &= i_B + i_{\pi} + i_{\mu} \\ i_o &= \beta \cdot i_B - i_{\mu} \end{aligned} $	$ \begin{aligned} i_g &= v_{\pi} \left(\frac{1}{r_{\pi}} + j\omega \cdot (C_{\pi} + C_{\mu}) \right) \\ i_o &= v_{\pi} \left(\frac{\beta}{r_{\pi}} - j\omega \cdot C_{\mu} \right) \end{aligned} $	$ A_1 = \frac{i_o}{i_g} = \frac{\beta - \frac{j\omega}{\omega_1}}{1 + \frac{j\omega}{\omega_2}} $	$ \begin{aligned} \omega_1 &= \frac{1}{r_{\pi} \cdot C_{\mu}} \\ \omega_2 &= \frac{1}{r_{\pi} \cdot (C_{\pi} + C_{\mu})} \\ \omega_2 &< \omega_1 \end{aligned} $
---	---	---	--

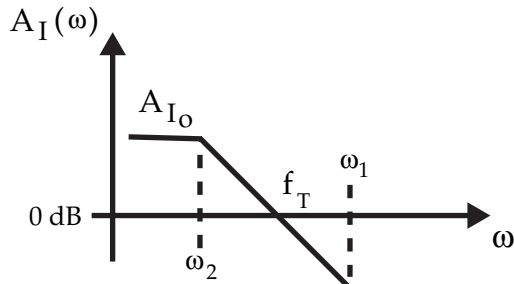


Figura 10.11. Representación de A_I en función de la frecuencia.

Ahora bien, en el rango de frecuencias $\dots < \dots$, se puede realizar la aproximación de la Ecuación 10.23.

$$A_I = \frac{\beta}{1 + \frac{j\omega}{\omega_2}} \tag{Ec. 10.23}$$

Definiendo la pulsación de transición \dots_T como aquella en la que $A_I = 1$, podemos deducir la expresión de la Ecuación 10.24, de la cual es posible obtener C_ψ a partir de C_μ y \dots_T .

$$\omega_T = \beta \cdot \omega_2 = \frac{\beta}{r_\pi \cdot (C_\pi + C_\mu)} \tag{Ec. 10.24}$$

El valor de \dots_T es posible obtenerlo a partir de la Ecuación 10.25. El producto de la ganancia y del ancho de banda es siempre un valor constante. Si uno varía, el otro lo hará en la proporción contraria.

$$\vartheta_F] 34 \exists 9] \mathcal{L} \text{ dS } fW/W \mathcal{L} \text{ d} [WfM \tag{Ec. 10.25}$$

<https://yolibrospdf.com/electronica.html>

TEMA

11



Respuesta en frecuencia de topologías amplificadoras

11.1 INTRODUCCIÓN

En temas anteriores se han presentado las bases y los métodos generales para estudiar la respuesta en frecuencia de amplificadores. En el tema presente se analizarán algunas topologías representativas de amplificadores electrónicos, dejando para el alumno el análisis del resto.

En todos los casos, se sigue el mismo procedimiento:

1. Se considera que la señal alterna es *pequeña señal* y, por lo tanto, es posible aplicar el teorema de superposición debido a que *linealizamos* el comportamiento del amplificador con unos errores admisibles.
2. Se plantea el circuito equivalente en pequeña señal (CEPS).
3. Se plantea el circuito equivalente en pequeña señal a bajas frecuencias (CEPSBF) y se calculan las constantes de tiempo asociadas a cada uno de sus condensadores.
4. Se calcula la frecuencia de corte inferior.
5. Se plantea el circuito equivalente en pequeña señal a altas frecuencias (CEPSAF) y se calculan las constantes de tiempo asociadas a cada uno de sus condensadores.
6. Se calcula la frecuencia de corte superior.

11.2 CONFIGURACIÓN EMISOR COMÚN CON C_E

En el Tema 10 se analizó la respuesta en frecuencia de la configuración EC, ya que fue la que se tomó como ejemplo en las explicaciones teóricas. En esta ocasión se retoma

dicha configuración, extendiendo el análisis a la presencia del condensador C_E (que nos permite aumentar la ganancia) e incluimos el efecto real de la fuente de tensión de entrada, R_g . El circuito de esta topología es el mostrado en la Figura 11.1.

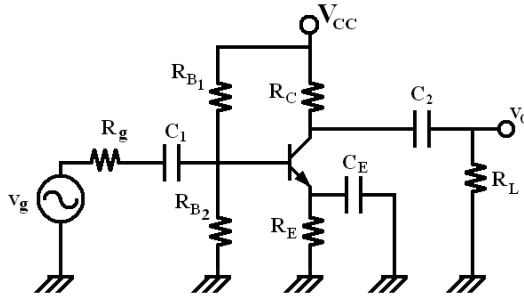


Figura 11.1. Configuración emisor común con C_E .

11.2.1 Análisis en bajas frecuencias

En la Figura 11.2 se muestra el CEPSBF para esta topología. Todos los condensadores presentes en este circuito han de comportarse a frecuencias medias como caminos de baja impedancia para mantener la ganancia del amplificador sin atenuaciones. Únicamente cuando la frecuencia haya disminuido lo suficiente dejarán de presentar dicho comportamiento y, por lo tanto, se observará una disminución de la ganancia.

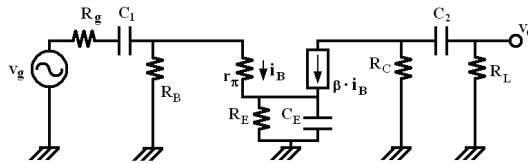
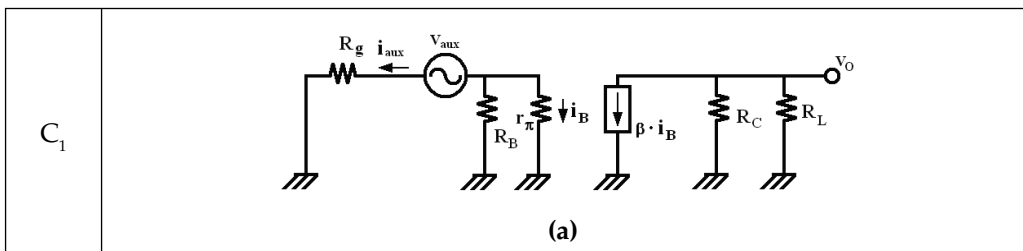


Figura 11.2. CEPSBF de la configuración emisor común con C_E .

En la Figura 11.3 se muestran los circuitos asociados a la obtención de las constantes de tiempo de los tres condensadores del CEPSBF. En todos los casos, el condensador de interés se sustituye por una fuente de prueba de tensión (v_{aux}) y corriente (i_{aux}), manteniendo al resto de los condensadores de la Figura 11.2 como cortocircuitos.



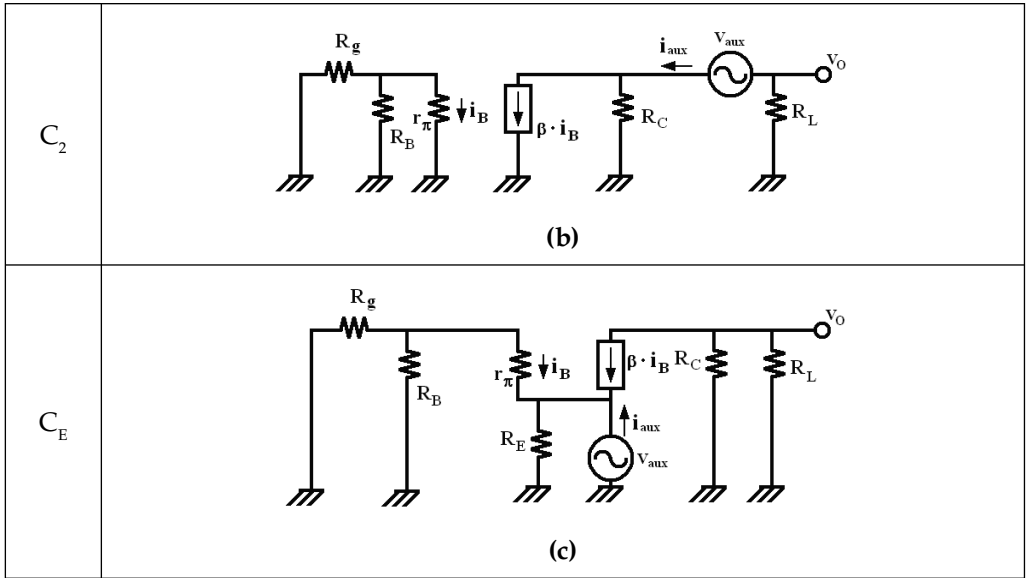


Figura 11.3. Circuitos asociados al cálculo de las constantes de tiempo en baja frecuencia. a) Circuito asociado a C_1 . b) Circuito asociado a C_2 . c) Circuito asociado a C_E .

A partir de la Figura 11.3 a) es posible obtener la constante de tiempo asociada al condensador C_1 (Ecuación 11.1).

$$D_{5\#}] D_Y / D_4 || d_0 \tag{Ec. 11.1}$$

A partir de la Figura 11.3 b) es posible obtener la constante de tiempo asociada al condensador C_2 (Ecuación 11.2). En este caso, al no haber fuente de entrada debido a la pasivación del circuito, la salida del colector es *vista* como un circuito abierto.

$$R_{C2} = R_C + R_L \tag{Ec. 11.2}$$

A partir de la Figura 11.3 c) es posible obtener la constante de tiempo asociada al condensador C_E (conjunto de Ecuaciones 11.3).

$$\left. \begin{aligned} \frac{I_{S_{E1}}}{h_{S_{E1}}}] \frac{h_{S_{E1}}}{D_7} 1 \# / \delta, I_4 \\ h_{S_{E1}}] 1 [4 \# d_0 / D_Y || D_4, \\ \frac{I_{S_{E1}}}{h_{S_{E1}}}] \frac{\#}{D_7} / \frac{\# / \delta}{d_0 / D_Y || D_4} \end{aligned} \right| D_{57}] D_7 || \frac{d_0 / D_Y || D_4}{\# / \delta} \tag{Ec. 11.3}$$

Por lo tanto, el cálculo de la frecuencia de corte inferior para esta topología es mostrado en la Ecuación 11.4.

$$f_L = \frac{1}{2\pi} \sum \omega_i = \frac{1}{2\pi} \sum \frac{1}{\tau_i} = \frac{1}{2\pi} \left(\frac{1}{R_{C1} \cdot C_1} + \frac{1}{R_{C2} \cdot C_2} + \frac{1}{R_{CE} \cdot C_E} \right) \quad (\text{Ec. 11.4})$$

11.2.2 Análisis en altas frecuencias

En la Figura 11.4 se muestra el CEPSAF para esta topología.

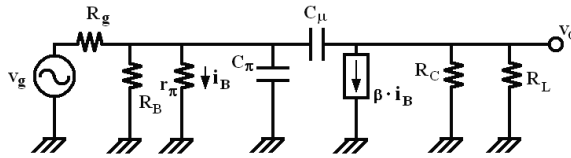


Figura 11.4. CEPSAF de la configuración Emisor Común con C_E .

En la Figura 11.5 se muestran los circuitos asociados a las constantes de tiempo de cada uno de los condensadores del CEPSAF. Nuevamente en todos los casos, el condensador de interés se sustituye por una fuente de prueba de tensión (v_{aux}) y corriente (i_{aux}), manteniendo al resto de los condensadores de la Figura 11.2 como circuitos abiertos.

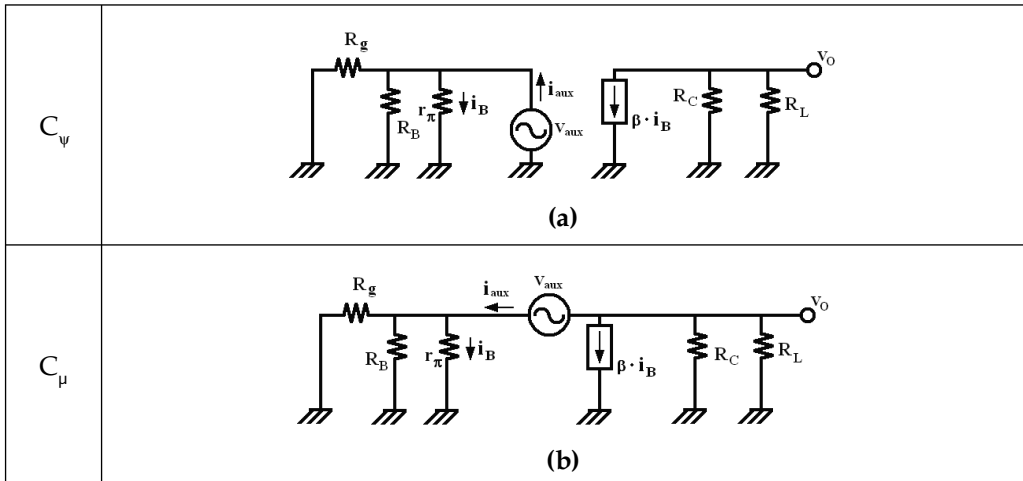


Figura 11.5. Circuitos asociados al cálculo de las constantes de tiempo en alta frecuencia. a) Circuito asociado a C_ψ . b) Circuito asociado a C_μ .

A partir de la Figura 11.5 a) es posible obtener la constante de tiempo asociada al condensador C_ψ (Ecuación 11.5).

$$R_{c\psi} = R_g \parallel R_B \parallel r_\psi \quad (\text{Ec. 11. 5})$$

Con la Figura 11.5 b) es posible obtener la constante de tiempo asociada al condensador C_μ (Ecuación 11.6).

$$h_{sgj} \left[\frac{1}{\delta} \left(\frac{1}{L_4} + \frac{1}{D_5} \parallel D_6 \right) \right] \left[\frac{1}{L_{sgj}} + \frac{1}{D_4} \parallel d_6 \right] \left| \frac{1}{D_{3\pi}} + \frac{1}{D_5} \parallel D_6 \right| \frac{1}{\delta} \left(\frac{1}{L_{sgj}} + \frac{1}{D_4} \parallel d_6 \right) \left| \frac{1}{D_4} \parallel d_6 \right| \left(\frac{1}{L_{sgj}} + \frac{1}{D_4} \parallel d_6 \right) \quad (\text{Ec. 11.6})$$

El cálculo de la frecuencia de corte superior para esta topología es el presentado en la Ecuación 11.7.

$$\frac{1}{\omega_H} = \sum \frac{1}{\omega_i} \Sigma \tau_i \quad f_H = \frac{1}{2\pi} \frac{1}{R_{C\pi} \cdot C_{\pi} + R_{C\mu} \cdot C_{\mu}} \quad (\text{Ec. 11.7})$$

11.3 CONFIGURACIÓN CASCODO

Esta topología fue analizada en pequeña señal en el Tema 8 (Figura 11.6). Sus características son adecuadas para amplificadores de corriente y además presenta una buena respuesta en frecuencia, como veremos a continuación.

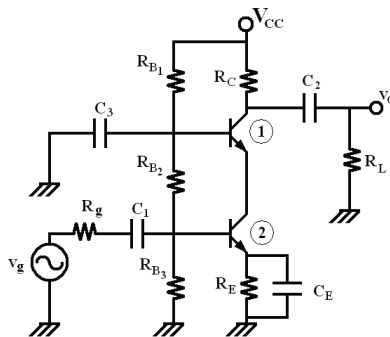


Figura 11.6. Configuración cascodo.

11.3.1 Análisis en bajas frecuencias

En la Figura 11.7 se muestra el CEPSBF para esta topología.

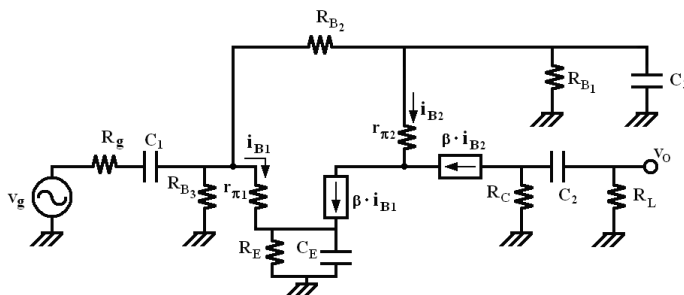


Figura 11.7. CEPSBF de la configuración cascodo.

En la Figura 11.8 se muestran los circuitos asociados a la obtención de las constantes de tiempo de los cuatro condensadores del CEPSBF.

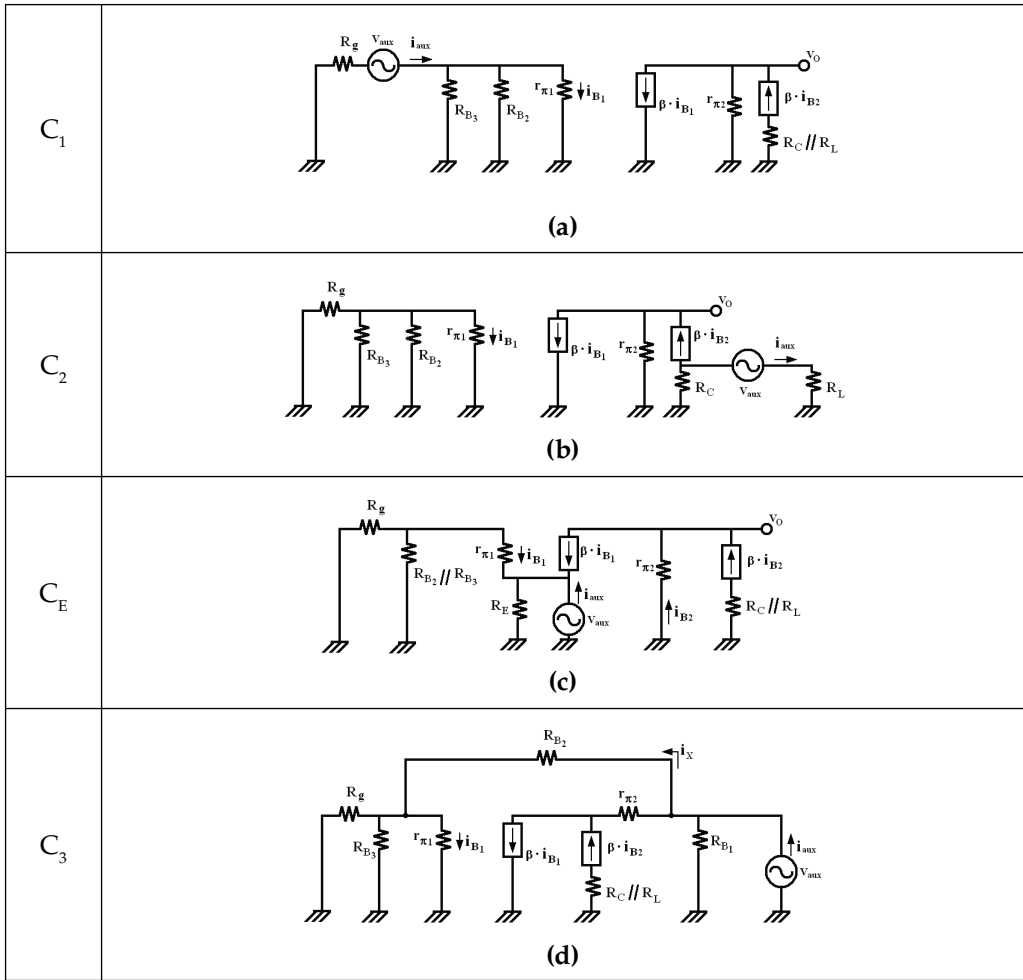


Figura 11.8. Circuitos asociados al cálculo de las constantes de tiempo en baja frecuencia. a) Circuito asociado a C_1 . b) Circuito asociado a C_2 . c) Circuito asociado a C_E . d) Circuito asociado a C_3 .

A partir de la Figura 11.8 a) es posible obtener la constante de tiempo asociada al condensador C_1 (Ecuación 11.8), que resulta en un análisis similar al realizado en la configuración EC.

$$D_{5\#} \supset D_Y / D_{4S} \parallel D_{4\%} \parallel d_{\sigma\#} \tag{Ec. 11.8}$$

A partir de la Figura 11.8 b) es posible obtener la constante de tiempo asociada al condensador C_2 (Ecuación 11.9), que también resulta en un análisis similar al realizado en la configuración EC.

$$R_{C2} = R_C + R_L \tag{Ec. 11.9}$$

A partir de la Figura 11.8 c) se obtiene la constante de tiempo asociada al condensador C_E (Ecuación 11.10).

$$D_{57} \approx D_7 \parallel \frac{d_{\sigma\#} / D_Y \parallel D_{4S} \parallel D_{4\%}}{\# / \delta} \tag{Ec. 11.10}$$

Finalmente, es posible obtener la constante de tiempo asociada al condensador C_3 mediante el sistema de Ecuaciones 11.11, surgido del análisis de la Figura 11.8 d).

$$\begin{array}{l}
 \delta \parallel l_{4\#} \parallel \# / \delta, \parallel l_{4S} \\
 h_{Sg1} \parallel l_J \parallel D_{4S} / d_{\sigma\#} \parallel D_Y \parallel D_{4\%}, \\
 l_J \parallel d_{\sigma\#} \parallel D_Y \parallel D_{4\%}, \parallel l_{4\#} \parallel d_{\sigma\#} \\
 l_{Sg1} \parallel l_J / l_{4S} \parallel \frac{h_{Sg1}}{D_{4\#}} \\
 \parallel l_J \parallel \frac{\delta}{\#} \parallel \frac{\delta}{\#} \parallel \frac{d_{\sigma\#} \parallel D_Y \parallel D_{4\%}}{d_{\sigma\#}} \parallel \frac{h_{Sg1}}{D_{4\#}}
 \end{array}
 \left| \right.
 \begin{array}{l}
 D_{5\%} \parallel D_{4\#} \parallel \frac{D_{4S} \parallel d_{\sigma\#} \parallel D_Y \parallel D_{4\%}}{\# \parallel \frac{\delta}{\#} \parallel \frac{d_{\sigma\#} \parallel D_Y \parallel D_{4\%}}{d_{\sigma\#}}} \tag{Ec. 11.11}
 \end{array}$$

El cálculo de la frecuencia de corte inferior para esta topología es mostrado en la Ecuación 11.12

$$f_L = \frac{1}{2\pi} \sum \omega_i = \frac{1}{2\pi} \sum \frac{1}{\tau_i} = \frac{1}{2\pi} \left(\frac{1}{R_{C1} \cdot C_1} + \frac{1}{R_{C2} \cdot C_2} + \frac{1}{R_{C3} \cdot C_3} + \frac{1}{R_{CE} \cdot C_E} \right) \tag{Ec. 11.12}$$

11.3.2 Análisis en altas frecuencias

En la Figura 11.9 se muestra el CEPSAF para esta topología.

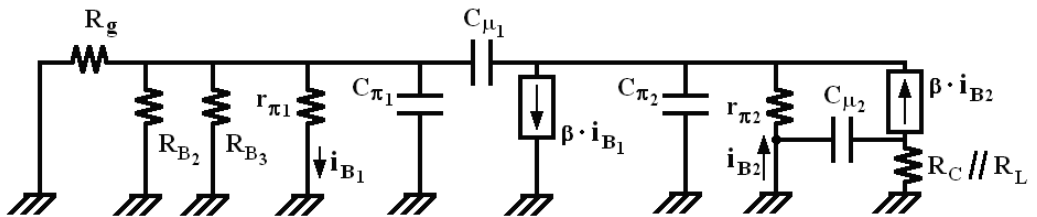


Figura 11.9. CEPSAF de la configuración Cascodo.

En la Figura 11.10 se muestran los circuitos asociados a las constantes de tiempo de los condensadores del CEPSAF.

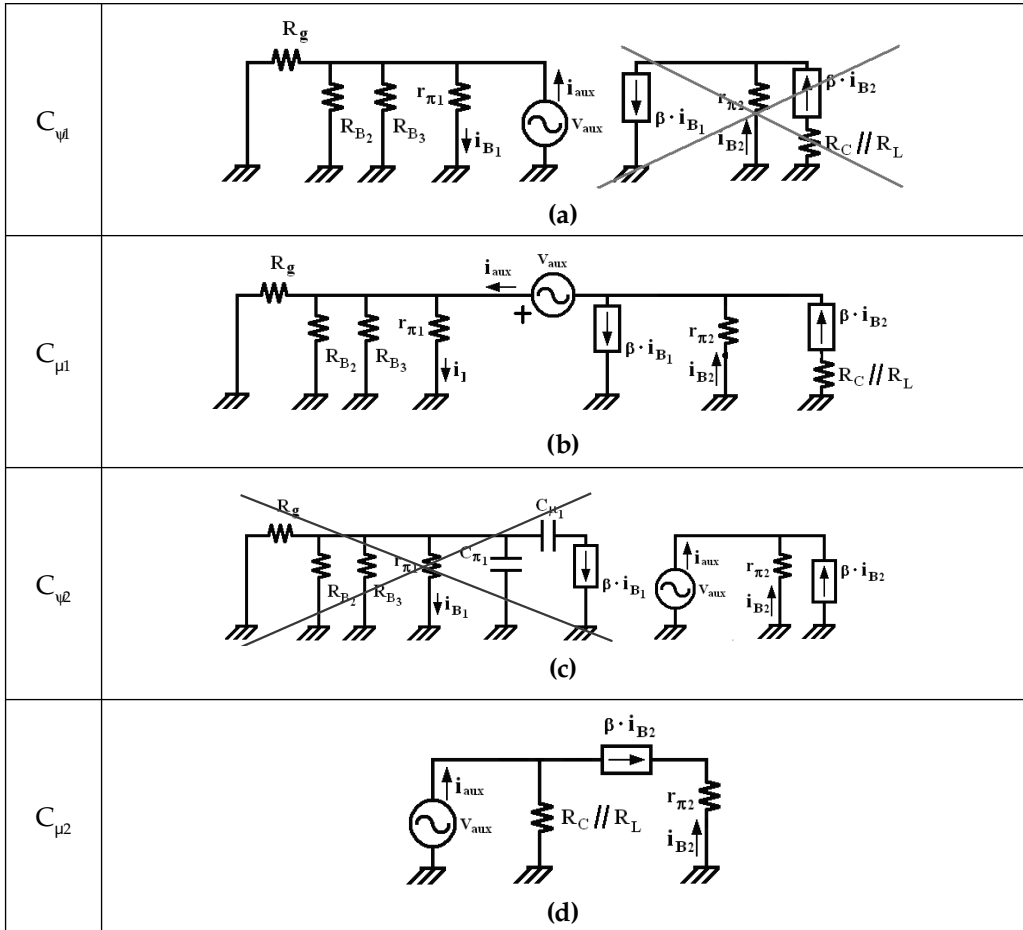


Figura 11.10. Circuitos asociados al cálculo de las constantes de tiempo en alta frecuencia. a) Circuito asociado a $C_{\nu 1}$. b) Circuito asociado a $C_{\mu 1}$. c) Circuito asociado a $C_{\nu 2}$. d) Circuito asociado a $C_{\mu 2}$.

A partir de la Figura 11.10 a) es posible obtener la constante de tiempo asociada al condensador $C_{\nu 1}$ (Ecuación 11.13), que resulta en un análisis similar al realizado en la configuración EC.

$$D_{5\sigma\#} \parallel D_{\gamma} \parallel D_{4S} \parallel D_{4\%} \parallel d_{\sigma} \tag{Ec. 11.13}$$

A partir de la Figura 11.10 b) es posible obtener la constante de tiempo asociada al condensador $C_{\mu 1}$ mediante el sistema de Ecuaciones 11.14. Si comparamos esta expresión con la obtenida para la configuración en EC, vemos que en este caso la constante de tiempo puede ser muy inferior. Aplicando el teorema de Miller, el polo introducido por este condensador bien pudiera ser el polo dominante en muchos diseños, por lo que esta configuración presenta la posibilidad de incrementar significativamente el ancho de banda.

$D_{V_c} \parallel D_Y \parallel D_{4S} \parallel D_{4\%} \parallel d_{\sigma}$ $h_{S_{g1}} \parallel \left[\frac{L_{S_{g1}} \parallel D_{V_c}}{L_{4S} \parallel d_{\sigma S}} \right]$ $\left[\frac{L_{S_{g1}} \parallel D_{W'}}{L_{4\#} \parallel d_{\sigma\#}} \right]$ $\left[\frac{L_{S_{g1}}}{\delta \parallel L_{4\#}} \parallel \frac{\#}{\delta} \parallel \frac{L_{4S}}{\delta} \parallel \frac{L_{S_{g1}}}{\# \parallel \delta} \parallel \frac{\delta}{\# \parallel \delta} \parallel \frac{L_{4\#}}{\delta} \parallel \frac{L_{S_{g1}}}{\# \parallel \delta} \parallel \frac{\delta}{\# \parallel \delta} \parallel \frac{D_{V_c}}{d_{\sigma\#}} \right]$	(Ec. 11.14)
$D_{5\pi\#} \parallel D_Y \parallel D_{4S} \parallel D_{4\%} \parallel d_{\sigma} \parallel \frac{d_{\sigma S}}{\# \parallel \delta} \parallel \frac{\#}{\delta} \parallel \frac{D_{V_c}}{d_{\sigma\#}}$	

A partir de la Figura 11.10 c) es posible obtener la constante de tiempo asociada al condensador $C_{\mu 2}$ mediante el sistema de Ecuaciones 11.15, que también resulta ser de un valor muy bajo, con lo que refuerza la posibilidad de obtener una buena respuesta en frecuencia.

$i_{aux} = -(1 + \beta) \cdot i_{B2}$ $v_{aux} = -i_{B2} \cdot r_{\pi 2}$	$R_{C\pi 2} = \frac{r_{\pi 2}}{1 + \beta}$	(Ec. 11.15)
---	--	--------------------

Finalmente, a partir de la Figura 11.10 d) es posible obtener la constante de tiempo asociada al condensador $C_{\mu 2}$.

$$D_{5\pi S} \parallel D_5 \parallel D_5 \tag{Ec. 11.16}$$

El cálculo de la frecuencia de corte superior para esta topología es mostrado en la Ecuación 11.17.

$$\frac{1}{\omega_H} = \sum \frac{1}{\omega_i} = \Sigma \tau_i \quad ; \quad f_H = \frac{1}{2\pi} \frac{1}{R_{C\pi 1} \cdot C_{\pi 1} + R_{C\mu 1} \cdot C_{\mu 1} + R_{C\pi 2} \cdot C_{\pi 2} + R_{C\mu 2} \cdot C_{\mu 2}} \tag{Ec. 11.17}$$

11.4 CONFIGURACIÓN DRENADOR COMÚN

El circuito con esta topología que analizaremos es el mostrado en la Figura 11.11.

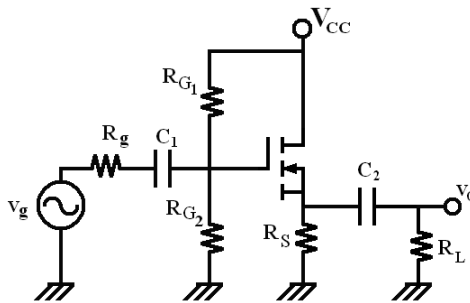


Figura 11.11. Configuración drenador común.

11.4.1 Análisis en bajas frecuencias

En la Figura 11.12 se muestra el CEPSBF para esta topología.

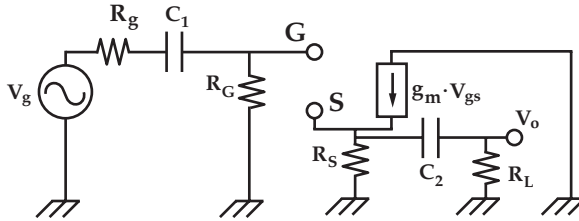


Figura 11.12. CEPSBF de la configuración drenador común.

En la Figura 11.13 se muestran los circuitos asociados a las constantes de tiempo de cada uno de los condensadores del CEPSBF.

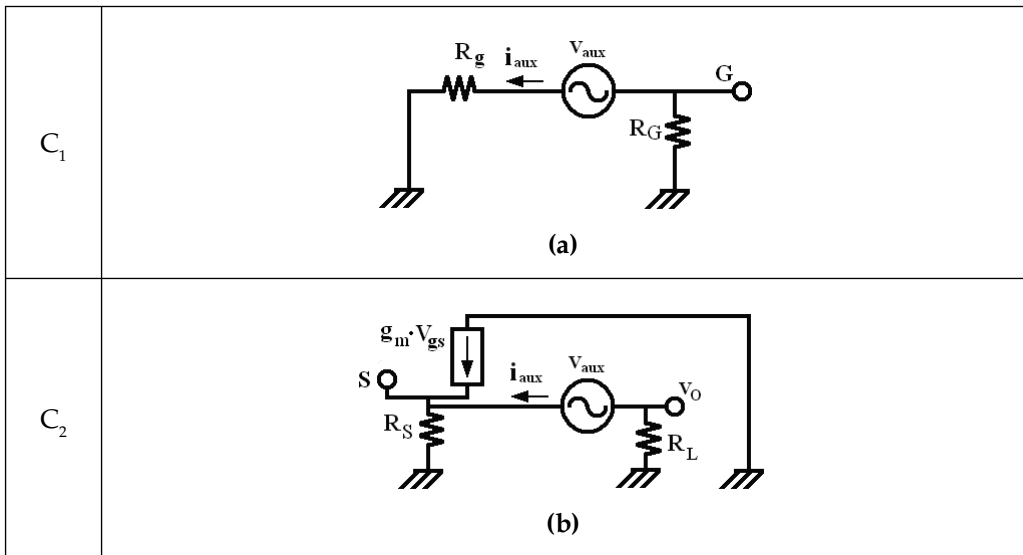


Figura 11.13. Circuitos asociados al cálculo de las constantes de tiempo en baja frecuencia. a) Circuito asociado a C_{μ} . b) Circuito asociado a C_{π} .

A partir de la Figura 11.13 a) es posible obtener la constante de tiempo asociada al condensador C_1 (Ecuación 11.18).

$$R_{C1} = R_g + R_G \tag{Ec. 11.18}$$

Y de la Figura 11.13 b) es posible obtener la constante de tiempo asociada al condensador C_2 mediante el sistema de Ecuaciones 11.19.

$v_{aux} = i_{aux} \cdot R_L + (i_{aux} + g_m \cdot v_{gs}) R_S$ $v_{gs} = -(i_{aux} + g_m \cdot v_{gs}) R_S \rightarrow v_{gs} = -i_{aux} \cdot \frac{R_S}{1 + g_m \cdot R_S}$	(Ec. 11.19)
$R_{C2} = R_L + R_S \cdot \left(1 - \frac{g_m \cdot R_S}{1 + g_m \cdot R_S} \right) = R_L + \frac{R_S}{1 + g_m \cdot R_S} = R_L + R_S \parallel \frac{1}{g_m}$	

El cálculo de la frecuencia de corte inferior para esta topología es mostrado en la Ecuación 11.20.

$$f_L = \frac{1}{2\pi} \sum \omega_i = \frac{1}{2\pi} \sum \frac{1}{\tau_i} = \frac{1}{2\pi} \left(\frac{1}{R_{C1} \cdot C_1} + \frac{1}{R_{C2} \cdot C_2} \right) \tag{Ec. 11.20}$$

11.4.2 Análisis en altas frecuencias

En la Figura 11.14 se muestra el CEPSAF para esta topología.

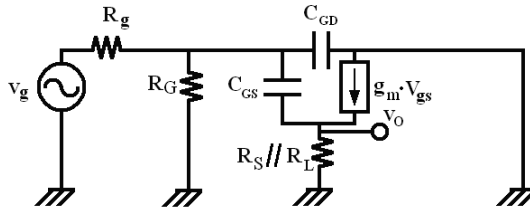


Figura 11.14. CEPSAF de la configuración drenador común.

En la Figura 11.15 se muestran los circuitos asociados a las constantes de tiempo de cada uno de los condensadores de este CEPSAF.

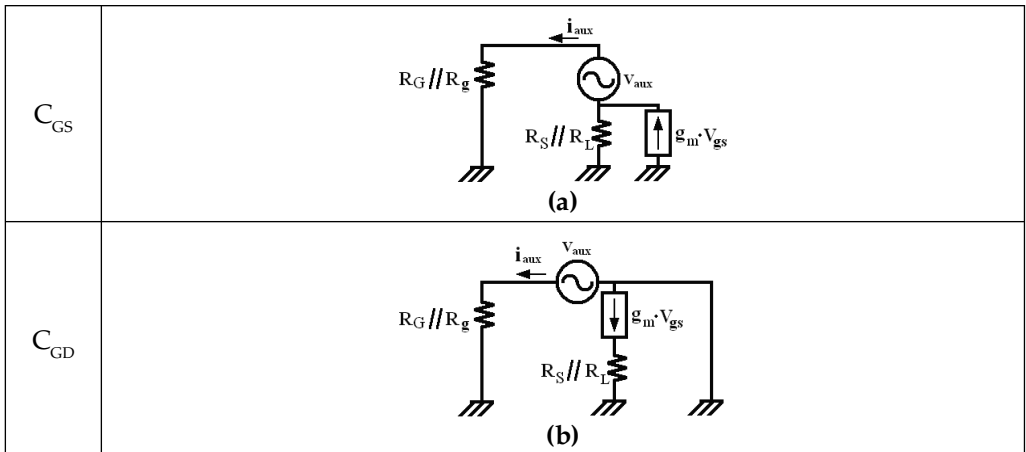


Figura 11.15. Circuitos asociados al cálculo de las constantes de tiempo en alta frecuencia. a) Circuito asociado a C_{GS} . b) Circuito asociado a C_{GD} .

A partir de la Figura 11.15 a) es posible obtener la constante de tiempo asociada al condensador C_{GS} mediante el sistema de Ecuaciones 11.21.

$h_{sgj} \parallel [s_{gj} \parallel D_9 \parallel D_Y, / + [s_{gj} \parallel 1 Y_- \parallel h_{9E}, \parallel D_E \parallel D_>,$ $h_{9E} \parallel h_{sgj}$	$D_{5_{9E}} \parallel \frac{D_9 \parallel D_Y \parallel D_E \parallel D_>}{\#L Y_- \parallel D_E \parallel D_>},$	(Ec. 11.21)
$h_{sgj} \parallel \# / Y_- \parallel D_E \parallel D_>, \parallel [s_{gj} \parallel D_9 \parallel D_Y, / + D_E \parallel D_>,,$		

A partir de la Figura 11.15 b) es posible obtener la constante de tiempo asociada al condensador C_{GD} (Ecuación 11.22).

$$h_{sgj} \parallel [s_{gj} \parallel D_9 \parallel D_Y, \quad D_{5_{96}} \parallel D_9 \parallel D_Y \tag{Ec. 11.22}$$

Finalmente, el cálculo de la frecuencia de corte superior para esta topología es mostrado en la Ecuación 11.23.

$$\frac{1}{\omega_H} = \sum \frac{1}{\omega_i} = \Sigma \tau_i \quad f_H = \frac{1}{2\pi R_{C_{GS}} \cdot C_{GS} + R_{C_{GD}} \cdot C_{GD}} \tag{Ec. 11.23}$$

11.5 CONFIGURACIÓN FUENTE COMÚN. ANÁLISIS MEDIANTE LA APROXIMACIÓN DE MILLER

En este apartado, el análisis será focalizado en la aplicación de la aproximación de Miller en el análisis de la respuesta a altas frecuencias de una configuración en fuente común, escogida para ilustrarla.

El circuito de esta topología es el mostrado en la Figura 11.16, usando un MOSFET de canal N de enriquecimiento como ejemplo.

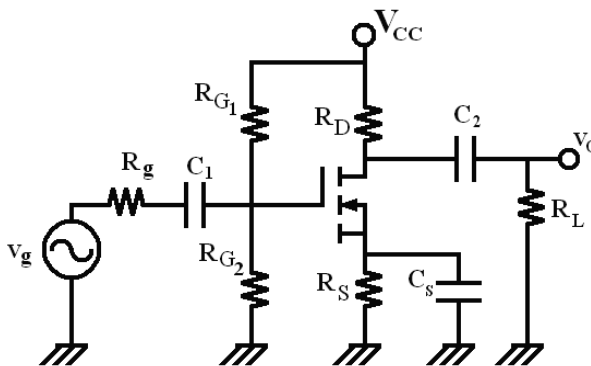


Figura 11.16. Configuración fuente común.

11.5.1 Análisis en altas frecuencias

En la Figura 11.17 se muestra el CEPSAF para esta topología, tanto en su forma nominal como en su circuito equivalente aplicando el teorema de Miller estudiado en el Tema 10.

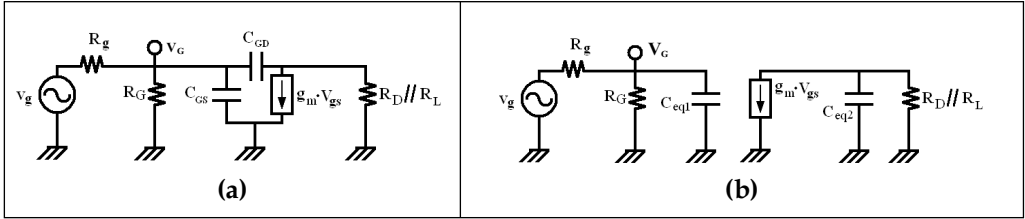


Figura 11.17. Circuitos asociados al cálculo de las constantes de tiempo en alta frecuencia. a) Circuito nominal. b) Circuito equivalente aplicando el Teorema de Miller.

Aplicando dicho teorema, las expresiones de las capacidades equivalentes C_{eq1} y C_{eq2} de la Figura 11.17 b) son las presentadas en el sistema de ecuaciones 11.24.

$$\left. \begin{aligned}
 5_{w\#} &] 5_{gE} / 5_{g6} \cdot \frac{h_{\#}}{3} h, \\
 5_{wS} &] 5_{g6} \cdot \frac{h_{\#}}{3} h \\
 3_h &] \frac{h}{h_g}] 1 Y_{-} \parallel D_6 \parallel D_7
 \end{aligned} \right\} \begin{aligned}
 5_{w\#} &\parallel 5_{g6} \cdot \frac{h_{\#}}{3} h \parallel Y_{-} \parallel D_6 \parallel D_7, \\
 5_{wS} &\parallel 5_{g6}
 \end{aligned} \quad \text{(Ec. 11.24)}$$

Las constantes de tiempo asociadas a cada capacidad de la Figura 11.17 b) se deducen a partir de dicha figura (Ecuación 11.25).

$$D_{5_{w\#}}] D_g \parallel D_Y \qquad D_{5_{wS}}] D_6 \parallel D_7 \quad \text{(Ec. 11.25)}$$

Por lo tanto, en este caso podemos obtener la frecuencia de corte superior mediante la Ecuación 11.26.

$$f_H = \frac{1}{2\pi (R_{Ceq1} \cdot C_{eq1} + R_{Ceq2} \cdot C_{eq2})} \quad \text{(Ec. 11.26)}$$

TEMA

12



Conceptos básicos de realimentación electrónica

12.1 INTRODUCCIÓN

En general, un sistema ofrece una respuesta a su salida ante una excitación de entrada. En ingeniería, como hemos visto, es interesante obtener la relación entre ambas, definida por la *función de transferencia*. Un sistema realimentado es aquel en el que una parte de la señal de entrada (que puede ser toda) está definida por la propia salida (Figura 12.1). Una de las ventajas que se obtiene con esta configuración es la posibilidad de ajustar de forma precisa el comportamiento del sistema respecto del comportamiento deseado.

Por ejemplo, si consideramos la regulación de temperatura en una habitación en un ambiente frío, debemos inyectar calor al sistema. En un sistema en bucle abierto (sin realimentación), la cantidad de calor inyectada es independiente de la temperatura de la habitación. Esto quiere decir que dicha temperatura podrá ser deficiente, o bien exagerada en función de diferentes factores (una ventana abierta, el número de personas presentes, otros focos de calor como ordenadores encendidos, radiación incidente desde el exterior, etc.). Sin embargo, si se programa el sistema para mantener constante una temperatura (en vez de mantener constante la cantidad de calor inyectada), es posible realizar una adecuada regulación de dicha temperatura frente a los posibles cambios en las condiciones de trabajo del sistema. Para ello es necesario que el sistema de calefacción tenga en cuenta no sólo la consigna de actuación, sino que tenga información (realimentación o bucle cerrado) sobre el verdadero estado del sistema, y así ajustar más adecuadamente su funcionamiento.

Los amplificadores electrónicos realimentados son muy interesantes no sólo desde este punto de vista, sino también desde otros. Por ejemplo, es posible definir amplifi-

cadadores en los que la única entrada es la propia salida del mismo. Si se diseñan adecuadamente, es posible obtener un sistema generador de señales eléctricas oscilantes (osciladores) que son la base de circuitos tales como los contadores autónomos o los generadores de señales. ¿Conoce algún contador electrónico autónomo? Quizá lleve uno en este momento en la muñeca.

En general podemos distinguir entre dos conceptos de realimentación:

- Realimentación negativa: es aquella en la que el sistema tiende a oponerse a cualquier perturbación de la magnitud de salida. El ejemplo presentado anteriormente (termostato de una sala) se engloba dentro de este concepto. Hay otros muchos, no sólo en ingeniería, sino también en la propia naturaleza (¿puede pensar en alguno?). Cuando usted camina o circula en un vehículo, trata de conducirse por una trayectoria definida. En realidad, está evaluando en todo momento el error entre la trayectoria ideal y la real, y trata de corregirlo (se opone a ese error). Recordará también que un circuito autopolarizado de un BJT poseía una realimentación negativa (véase Tema 3, Apartado 3.3.2).
- Un sistema con realimentación positiva es aquel en el que el sistema tiende a reforzar cualquier perturbación que se produzca en la magnitud de salida del mismo. Por ejemplo, recuerde el llamado *sonido de acoplo* en un concierto de rock, en el que el altavoz suena a pesar de que no hay ningún músico tocando en ese momento. Lo que ocurre es que la guitarra (por ejemplo) genera una señal eléctrica que es amplificada y emitida al aire en forma de vibración mecánica. Dicha vibración mecánica excita al micrófono del guitarrista, que vuelve a convertirlo en una señal eléctrica, que a su vez vuelve a ser amplificada, Vemos que se ha formado un bucle cerrado con realimentación positiva, cuanto mayor es la vibración, mayor es la amplificación y la vibración, y mayor a su vez la amplificación, Los sistemas electrónicos modernos minimizan este efecto en la medida de lo posible (o lo controlan, p. ej., los guitarristas están familiarizados con el efecto *sustain*), por lo que este efecto en su forma espontánea es más reseñable en las grabaciones más antiguas. ¿Ha escuchado alguna vez un concierto de Jimi Hendrix? Fue uno de los pioneros de éxito en utilizar el concepto de *distorsión* para crear el sonido duro típico del rock (recuerde el concepto de margen dinámico y distorsión de una señal estudiado en temas anteriores). Este cantante, guitarrista y compositor, lejos de esquivar el efecto de *acoplo* mencionado (realimentación positiva en la amplificación de su guitarra), supo incorporarlo como parte de su medio de expresión, especialmente en los conciertos en directo.

12.2 CONFIGURACIÓN GENERAL DE UN AMPLIFICADOR REALIMENTADO

En general, un amplificador realimentado se corresponde con el esquema de la Figura 12.1. En el caso de los amplificadores electrónicos, las señales consideradas son tensiones o corrientes. Este sistema se compone de un amplificador principal (Etapa A) y una etapa de realimentación (Etapa τ).

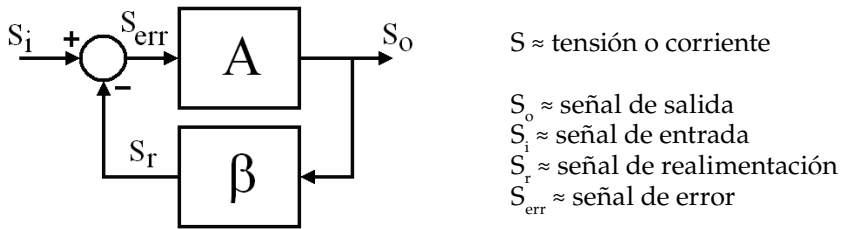


Figura 12.1. Esquema general de un sistema realimentado negativamente.

Como se ha comentado, la realimentación en los amplificadores electrónicos puede ser positiva o negativa. En los amplificadores con realimentación negativa, la salida y la entrada se relacionan de forma lineal (considerando un comportamiento en pequeña señal) a través de la ganancia. Sin embargo, en los amplificadores con realimentación positiva los efectos no lineales suelen determinar la respuesta del sistema, perdiendo protagonismo la proporcionalidad entre entrada y salida, ofreciendo topologías con otro tipo de características tales como osciladores, comparadores, etcétera.

Las ventajas ofrecidas por una realimentación negativa en los amplificadores electrónicos son las siguientes:

- Mejora de la linealidad de un circuito amplificador, lo cual es apreciado en las ampliaciones de señales con fidelidad.
- Minimización de la influencia de diversos factores que provocan un cambio en el comportamiento del circuito, tales como derivas térmicas, envejecimiento, etcétera.
- Incremento del ancho de banda del amplificador.
- Mejora de las impedancias de entrada y salida.

Las desventajas ofrecidas por una realimentación negativa en los amplificadores electrónicos son las siguientes:

- Disminución de la ganancia como consecuencia asociada a la mejora del ancho de banda (recordar Ecuación 10.25).
- Se abre la opción de que el sistema tenga un comportamiento inestable.

A continuación repasaremos con un poco más de detalle estas características.

12.2.1 GANANCIA

En la Ecuación 12.1 se muestra la obtención de la expresión de la ganancia ofrecida por el sistema realimentado de la Figura 12.1.

$$\left. \begin{aligned} S_o &= S_{err} \cdot A \\ S_{err} &= S_i - S_r \\ S_r &= \beta \cdot S_o \end{aligned} \right| \quad \left. \begin{aligned} S_o &= (S_i - S_r) \cdot A = (S_i - \beta \cdot S_o) \cdot A \end{aligned} \right| \quad \left. G = \frac{S_o}{S_i} = \frac{A}{1 + A \cdot \beta} \right| \quad \text{(Ec. 12.1)}$$

La ganancia G en lazo cerrado (con realimentación) es menor respecto a la ganancia A en lazo abierto del amplificador (sin realimentar) y, por lo tanto, empeora.

12.2.2 LINEALIZACIÓN Y AJUSTE DE LA RESPUESTA

La ganancia A del amplificador puede presentar un comportamiento real con no linealidades debido a diferentes causas, tales como:

- Comportamiento no lineal debido a, por ejemplo, que el amplificador está compuesto por transistores. De hecho, siempre aportan efectos no lineales, aunque en unos casos será más acusados que en otros.
- Derivas y variaciones frente a diversos factores de influencia como pueden ser los efectos parásitos, la temperatura, el envejecimiento o las tolerancias.

Veamos cuál es la sensibilidad de la ganancia del sistema realimentado frente a la ganancia de la etapa principal A (Ecuación 12.2).

$$\frac{\partial G}{\partial A} = \frac{1 + A \cdot \beta - A \cdot \beta}{(1 + A \cdot \beta)^2} = \frac{1}{(1 + A \cdot \beta)^2} \tag{Ec. 12.2}$$

Si diseñamos la Etapa ι de forma que $A \cdot \iota \gg 1$, la sensibilidad de la ganancia frente a las variaciones del comportamiento de la Etapa A puede ser despreciable. Si además el comportamiento de la Etapa ι es razonablemente lineal, entonces la ganancia total del sistema G también lo será, ya que vendrá dada principalmente por dicha etapa ι , y su respuesta será todo lo lineal que sea la respuesta de la propia etapa ι (Ecuación 12.3).

$$\text{si } A \cdot \beta \gg 1 \quad \left| \quad G \approx \frac{1}{\beta} \quad \left| \quad \frac{\partial G}{\partial A} \rightarrow 0 \quad \right. \right. \tag{Ec. 12.3}$$

12.2.3 ANCHO DE BANDA

Supongamos que la Etapa A tiene una función de transferencia con un polo (Ecuación 12.4), mientras que la Etapa ι tiene un valor constante con la frecuencia.

$$A(s) = \frac{A_0}{1 + \frac{s}{\omega_H}} \tag{Ec. 12.4}$$

La función de transferencia resultante para el sistema realimentado es la presentada en la Ecuación 12.5.

$$G = \frac{A(s)}{1 + A(s) \cdot \beta} = \frac{A_0}{A_0 \cdot \beta + \left(\frac{s}{\omega_H} + 1 \right)} = \frac{A_0}{1 + A_0 \cdot \beta} \cdot \frac{1}{\left(1 + \frac{s}{(1 + A_0 \cdot \beta) \cdot \omega_H} \right)} = \frac{G_0}{1 + \frac{s}{\omega'_H}} \tag{Ec. 12.5}$$

La ganancia del amplificador realimentado tiene una expresión análoga a la de la Etapa A. Únicamente se observa una variación en el valor de la ganancia a frecuencias medias, y en el de la frecuencia de corte, tal y como se muestra en la Figura 12.2.

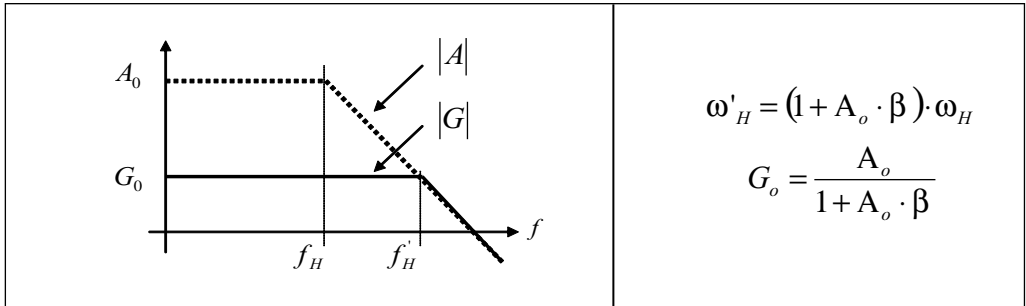


Figura 12.2. Respuestas en frecuencia de la Etapa A y del amplificador realimentado.

Vemos que, al realimentar la Etapa A, se consigue aumentar el ancho de banda en la misma medida que disminuye la ganancia. En estas condiciones se cumple que **el producto ganancia x ancho de banda permanece constante** (conclusión válida para un sistema de un solo polo).

12.2.4 IMPEDANCIAS DE ENTRADA Y SALIDA

La realimentación *mejora* en todos los casos las impedancias de entrada y de salida. El concepto de *mejora* de estas impedancias depende de la configuración (aumentarla o disminuirla), como se muestra en la Figura 12.3.

	Tensión	Corriente
Entrada	$R_i \uparrow\uparrow$	$R_i \downarrow\downarrow$
Salida	$R_o \downarrow\downarrow$	$R_o \uparrow\uparrow$

Figura 12.3. Concepto de mejora de las impedancias de entrada y de salida para cada configuración.

12.3 TOPOLOGÍAS DE REALIMENTACIÓN

En un amplificador, las señales de entrada y de salida pueden ser tensiones y/o corrientes, respectivamente. Esto da lugar a cuatro posibles configuraciones, que se estudian a continuación.

12.3.1 CONFIGURACIÓN DE TRANSTENSIÓN (SERIE-PARALELO)

Esta configuración se muestra en la Figura 12.4. Las señales de entrada y de salida son tensiones. La forma de relacionarse la Etapa A y la Etapa t es en serie a la entrada y en paralelo a la salida.

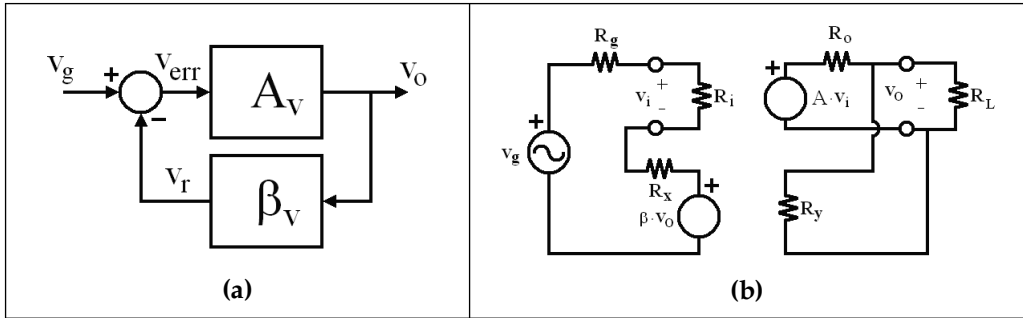


Figura 12.4. Configuración serie-paralelo. a) Esquema básico. b) Circuito equivalente en pequeña señal.

Si consideramos el caso ideal (sin que se produzcan efectos de carga sobre la Etapa A, debido a que el resto de elementos del sistema son ideales), tenemos el circuito mostrado en la Figura 12.5.

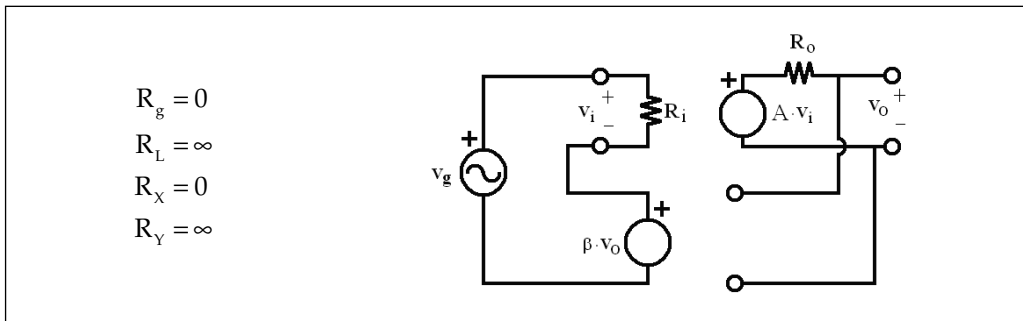


Figura 12.5. CEPS ideal en la configuración serie-paralelo.

El cálculo de la ganancia G en este caso es el presentado en la Ecuación 12.6. Su valor disminuye respecto de la del amplificador sin realimentar A y, por lo tanto, la realimentación ha empeorado la ganancia.

$$G = \frac{v_0}{v_i} \left| \begin{array}{l} v_0 = A_V \cdot v_i \\ v_g = v_i + \beta_V \cdot v_0 \end{array} \right| \quad v_0 = A_V \cdot (v_g - \beta_V \cdot v_0) \quad \rightarrow \quad G = \frac{v_0}{v_g} = \frac{A_V}{1 + A_V \cdot \beta_V} \quad \text{(Ec. 12.6)}$$

El cálculo de la impedancia de entrada es el presentado en la Ecuación 12.7. Vemos que su valor Z_i aumenta respecto a la impedancia de entrada del amplificador sin realimentar, R_i , lo cual significa una mejora desde el punto de vista de una entrada en tensión.

$$Z_i = \frac{v_g}{i_g} \left| \begin{array}{l} v_0 = A_V \cdot v_i \\ v_i = i_g \cdot R_i \\ v_g = i_g \cdot R_i + \beta \cdot v_0 = i_g \cdot R_i \cdot (1 + A_V \cdot \beta_V) \end{array} \right. \quad \left. \begin{array}{l} Z_i = R_i \cdot (1 + A_V \cdot \beta_V) \end{array} \right. \quad (\text{Ec. 12.7})$$

El cálculo de la impedancia de salida es el presentado en la Ecuación 12.8. Vemos que su valor Z_o disminuye respecto a la impedancia de salida del amplificador sin realimentar, R_o , lo cual significa una mejora desde el punto de vista de una salida en tensión.

$$Z_o = \frac{v_{aux}}{i_{aux}} \Big|_{v_g=0} \left| \begin{array}{l} v_0 = v_{aux} \\ v_{aux} = i_{aux} \cdot R_o + A_V \cdot v_i \\ v_i = -\beta_V \cdot v_{aux} \end{array} \right. \quad \left. Z_o = \frac{R_o}{1 + A_V \cdot \beta_V} \right. \quad (\text{Ec. 12.8})$$

12.3.2 CONFIGURACIÓN DE TRANSCORRIENTE (PARALELO-SERIE)

Esta configuración se muestra en la Figura 12.6. Las señales de entrada y de salida son corrientes. La forma de relacionarse la Etapa A y la Etapa β es en paralelo a la entrada y en serie a la salida. Esta configuración es *dual* respecto a la topología anterior; es decir, donde antes había tensiones ahora hay corrientes, y viceversa. Por ello, se han representado los elementos pasivos en términos de conductancia (parámetros Y) en vez de resistencia (parámetros R).

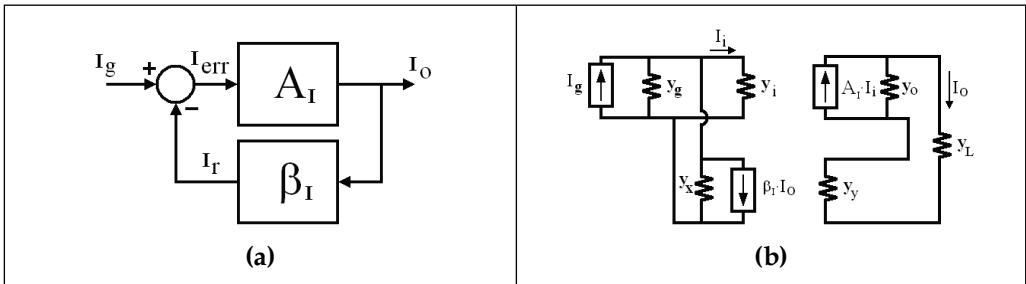


Figura 12.6. Configuración paralelo-serie. a) Esquema básico. b) Circuito equivalente en pequeña señal.

Considerar el caso ideal (sin que se produzcan efectos de carga sobre la Etapa A, debido a que el resto de los elementos del sistema son ideales), supone considerar que se cumple la Ecuación 12.9.

$$y_g = 0 \quad y_L = \infty \quad y_x = 0 \quad y_Y = \infty \quad (\text{Ec. 12.9})$$

Realizando un análisis similar al llevado a cabo en el apartado anterior, obtenemos las expresiones conseguidas en las Ecuaciones 12.10. Al igual que en el caso anterior (y en el resto de las topologías), la ganancia empeora (es de valor inferior en el sistema realimentado) y mejoran las impedancias de entrada (disminuyen en este caso, lo cual

es adecuado para una entrada en corriente) y de salida (aumentan en este caso, lo cual es adecuado para una salida en corriente).

$$G_I = \frac{I_0}{I_g} = \frac{A_I}{1 + A_I \cdot \beta_I} \quad \left| \quad Z_i = \frac{1}{y_i \cdot (1 + A_I \cdot \beta_I)} \quad \left| \quad Z_o = \frac{1 + A_I \cdot \beta_I}{y_o} \quad \right. \quad (\text{Ec. 12.10})$$

12.3.3 CONFIGURACIÓN DE TRANSIMPEDANCIA (PARALELO-PARALELO)

Esta configuración se muestra en la Figura 12.7. La señal de entrada es de corriente y la de salida es de tensión. La forma de relacionarse la Etapa A y la Etapa τ es en paralelo tanto a la entrada como a la salida.

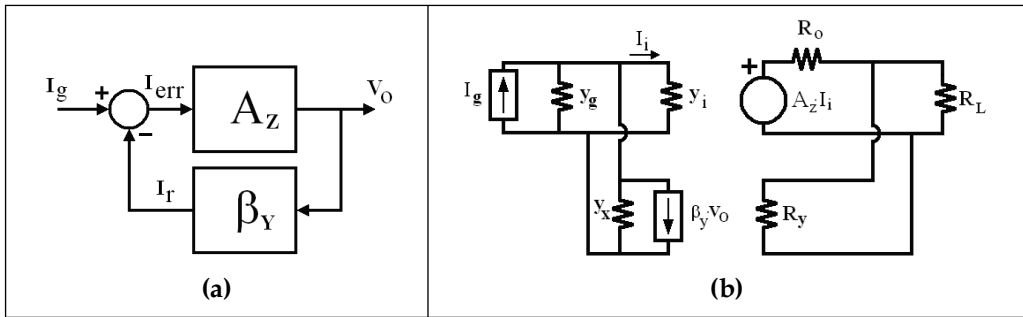


Figura 12.7. Configuración paralelo-paralelo. a) Esquema básico. b) Circuito equivalente en pequeña señal.

Considerar el caso ideal (sin que se produzcan efectos de carga sobre la Etapa A, debido a que el resto de los elementos del sistema son ideales), supone considerar que se cumple la Ecuación 12.11.

$$y_g = 0 \quad \left| \quad R_L = \infty \quad \left| \quad y_x = 0 \quad \left| \quad R_Y = \infty \quad \right. \quad (\text{Ec. 12.11})$$

Realizando un análisis similar al llevado a cabo en el apartado anterior, obtenemos las expresiones conseguidas en las Ecuaciones 12.12. La ganancia empeora (disminuye), y mejoran las impedancias de entrada (aumentan en una entrada en corriente) y de salida (disminuyen en una salida en tensión).

$$G_Z = \frac{A_Z}{1 + A_Z \cdot \beta_Y} \quad \left| \quad Z_i = \frac{1}{y_i \cdot (1 + A_Z \cdot \beta_Y)} \quad \left| \quad Z_o = \frac{R_o}{1 + A_Z \cdot \beta_Y} \quad \right. \quad (\text{Ec. 12.12})$$

12.3.4 CONFIGURACIÓN DE TRANSADMITANCIA (SERIE- SERIE)

Esta configuración se muestra en la Figura 12.8. La señal de entrada es de tensión y la de salida es de corriente. La forma de relacionarse la Etapa A y la Etapa τ es en serie

tanto a la entrada como a la salida. Esta configuración es *dual* respecto de la topología anterior.

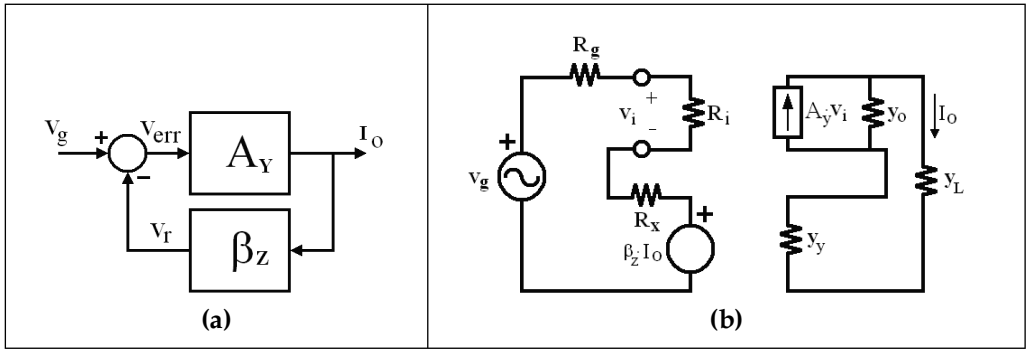


Figura 12.8. Configuración serie-serie. a) Esquema básico. b) Circuito equivalente en pequeña señal.

Considerar el caso ideal (sin que se produzcan efectos de carga sobre la Etapa A, debido a que el resto de los elementos del sistema son ideales), supone considerar que se cumple la Ecuación 12.13.

$$R_g = 0 \quad | \quad y_L = \infty \quad | \quad R_x = 0 \quad | \quad y_Y = \infty \quad | \quad \text{(Ec. 12.13)}$$

Realizando un análisis similar al de los apartados anteriores, obtenemos las expresiones de las Ecuaciones 12.14. La ganancia empeora (disminuye), y mejoran las impedancias de entrada (disminuyen en una entrada en tensión) y de salida (aumentan en una salida en corriente).

$$G_Y = \frac{A_Y}{1 + A_Y \cdot \beta_Z} \quad | \quad Z_i = R_i \cdot (1 + A_Y \cdot \beta_Z) \quad | \quad Z_o = \frac{1 + A_Y \cdot \beta_Z}{y_o} \quad | \quad \text{(Ec. 12.14)}$$

12.4 CONCEPTOS BÁSICOS DE CUADRIPOLOS

En la teoría de circuitos, el uso de circuitos equivalentes es considerado como una herramienta de utilidad. Si se desea analizar los circuitos en su comportamiento *visto* desde dos de sus terminales, los *equivalentes Thevenin* y *Norton* suelen ser de mucha utilidad.

Sin embargo, los amplificadores electrónicos se caracterizan por tener 4 terminales, 2 para la entrada y otros 2 para la salida (Figura 12.9). Para este caso, la teoría de circuitos nos ofrece los *cuadripolos*, que no son más que la extensión de los equivalentes Thevenin y Norton, cuyas impedancias definen el comportamiento pasivo del circuito y cuyas fuentes dependientes definen la interacción que se produce entre los dos extremos del cuadripolo.

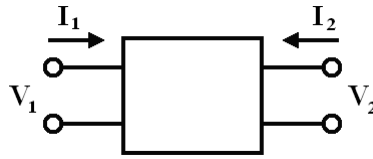


Figura 12.9. Esquema general de un cuadripolo.

El empleo de cuadripolos es muy útil en Electrónica analógica, especialmente en el siguiente tema. Existen cuatro topologías básicas, que son las que se resumen a continuación.

12.4.1 CUADRIPOLO EN PARÁMETROS Z

La topología de este cuadripolo es la mostrada en la Figura 12.10, teniendo su correspondencia analítica en las Ecuaciones 12.15, donde:

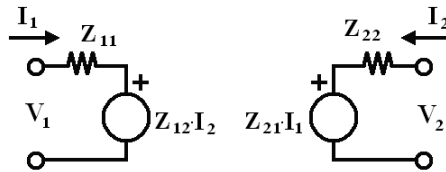


Figura 12.10. Cuadripolo en parámetros Z.

$$\begin{matrix} V_1 = I_1 \cdot Z_{11} + I_2 \cdot Z_{12} \\ V_2 = I_1 \cdot Z_{21} + I_2 \cdot Z_{22} \end{matrix} \quad \left| \quad \begin{pmatrix} V_1 \\ V_2 \end{pmatrix} = \begin{pmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{pmatrix} \begin{pmatrix} I_1 \\ I_2 \end{pmatrix} \right| \quad \text{(Ec. 12.15)}$$

- Z_{11} y Z_{22} representan el comportamiento propio de cada extremo, respectivamente. En este caso, las impedancias que se calculan desde los terminales de entrada y de salida.
- Z_{12} y Z_{21} representan el comportamiento mutuo de uno sobre otro, respectivamente. El parámetro Z_{12} es el que indica cuánta tensión aparece en la entrada debida a la corriente de salida, cuando anulamos la corriente de entrada. Por su parte, Z_{21} es el parámetro que indica cuánta tensión aparece en la salida debida a la corriente de entrada, cuando anulamos la corriente de salida.

12.4.2 CUADRIPOLO EN PARÁMETROS Y

La topología de este cuadripolo es la mostrada en la Figura 12.11, teniendo su correspondencia analítica en las Ecuaciones 12.16.

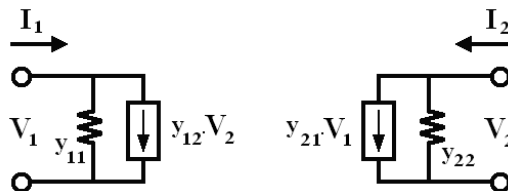


Figura 12.11. Cuadripolo en parámetros Y.

$$\begin{pmatrix} I_1 \\ I_2 \end{pmatrix} = \begin{pmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{pmatrix} \begin{pmatrix} V_1 \\ V_2 \end{pmatrix} \tag{Ec. 12.16}$$

12.4.3 CUADRIPOLO EN PARÁMETROS H

La topología de este cuadripolo es la mostrada en la Figura 12.12, teniendo su correspondencia analítica en las Ecuaciones 12.17.

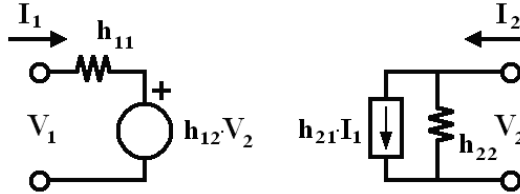


Figura 12.12. Cuadripolo en parámetros H.

$$\begin{pmatrix} V_1 \\ I_2 \end{pmatrix} = \begin{pmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{pmatrix} \begin{pmatrix} I_1 \\ V_2 \end{pmatrix} \tag{Ec. 12.17}$$

12.4.4 CUADRIPOLO EN PARÁMETROS G

La topología de este cuadripolo es la mostrada en la Figura 12.13, teniendo su correspondencia analítica en las Ecuaciones 12.18.

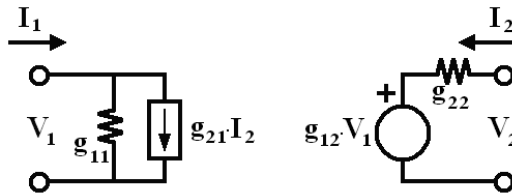


Figura 12.13. Cuadripolo en parámetros G.

$$\begin{pmatrix} I_1 \\ V_2 \end{pmatrix} = \begin{pmatrix} g_{11} & g_{12} \\ g_{21} & g_{22} \end{pmatrix} \begin{pmatrix} V_1 \\ I_2 \end{pmatrix} \tag{Ec. 12.18}$$

TEMA

13



Análisis de topologías de amplificadores realimentados

13.1 INTRODUCCIÓN

En el tema anterior se introdujeron los conceptos básicos de amplificadores realimentados. En el presente tema se tratarán las técnicas de análisis de este tipo de amplificadores. Como cualquier otro amplificador, nos interesa poder obtener parámetros tales como la ganancia y las impedancias de entrada y de salida (fundamentalmente), así como otros ya presentados en temas anteriores como la respuesta en frecuencia.

En el tema anterior se hizo un estudio preliminar de la ganancia para las cuatro topologías canónicas, considerando el caso ideal. El caso ideal es aquel en el que la Etapa A no sufre ningún efecto de carga del resto de las etapas a las que está conectada: entrada (normalmente una fuente AC), salida (normalmente una carga), y la Etapa 1 (etapa de realimentación).

En este tema profundizaremos en el análisis del caso ideal, y posteriormente nos apoyaremos en él para obtener la respuesta del caso real, todo ello para las cuatro topologías canónicas.

13.2 CONFIGURACIÓN DE TRANSTENSIÓN (SERIE-PARALELO)

13.2.1 ANÁLISIS DEL CASO IDEAL

En el tema anterior se estudió ya este caso (Figura 13.1). Las condiciones de ausencia de efectos de carga correspondientes al caso ideal son las expresadas en las Ecuaciones 13.1.

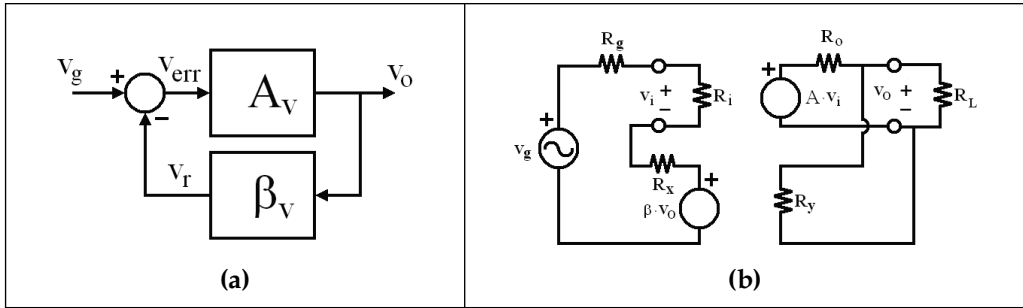


Figura 13.1. Configuración serie-paralelo. a) Esquema básico. b) Circuito equivalente en pequeña señal.

$$R_g = 0 \quad | \quad R_L = \infty \quad | \quad R_x = 0 \quad | \quad R_Y = \infty \quad | \quad \text{(Ec. 13.1)}$$

El sistema de Ecuaciones 13.2 resume los resultados obtenidos del análisis.

$$G = \frac{v_0}{v_g} = \frac{A_V}{1 + A_V \cdot \beta_V} \quad \left| \quad Z_i = R_i \cdot (1 + A_V \cdot \beta_V) \quad \left| \quad Z_0 = \frac{R_0}{1 + A_V \cdot \beta_V} \quad \right. \quad \text{(Ec. 13.2)} \right.$$

Ganancia Impedancia de entrada Impedancia de salida

13.2.2 ANÁLISIS DE LA TOPOLOGÍA REAL

La topología serie-paralelo puede ser analizada directamente a partir de la Figura 13.1 b) aplicando sobre ella las reglas básicas de la teoría de circuitos. Sin embargo, es posible definir un procedimiento general para todas las topologías, en principio más sencillo, que se basa en las expresiones obtenidas para el caso ideal (Ecuaciones 13.2). A continuación se muestra este método paso a paso, utilizando la configuración serie-paralelo como ejemplo.

Paso 1. Elección de la topología en cuádrupolos: parámetros privilegiados

Cada topología tiene una configuración de cuádrupolos preferente. Por ese motivo, intentaremos describirla en función de los parámetros de los cuádrupolos preferentes, a los que llamaremos **parámetros privilegiados** del cuádrupolo. Si nos fijamos en la configuración cuádrupolar de las respectivas redes 1, las configuraciones preferentes son las siguientes:

- Configuración serie-serie: cuádrupolos en parámetros Z.
- Configuración paralelo-paralelo: cuádrupolos en parámetros Y.
- Configuración serie-paralelo: cuádrupolos en parámetros H.
- Configuración paralelo-serie: cuádrupolos en parámetros G.

La razón de ello es hacer coincidir la configuración de cada lado del cuádrupolo con la configuración de la entrada o de la salida a la que está conectado. Así, en el análisis de la topología serie-paralelo se emplean cuádrupolos con esa misma configuración, lo cual se corresponde con parámetros H (parámetros privilegiados para esta topología).

No hay que olvidar que se trata en cualquier caso de circuitos equivalentes y que existe libertad en su elección en cuanto a que cualquiera de ellos siempre debe de comportarse de la misma manera (precisamente, ésta es la condición de “circuito equivalente”).

En el caso de la configuración serie-paralelo (que es el que se seguirá como ejemplo), el circuito equivalente en parámetros privilegiados es el mostrado en la Figura 13.2.

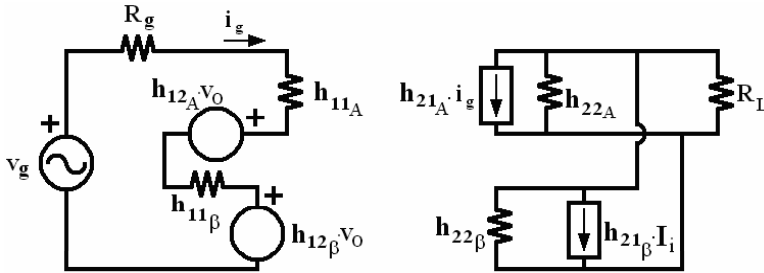


Figura 13.2. Circuito equivalente en pequeña señal a frecuencias medias de la topología serie-paralelo en parámetros privilegiados.

Paso 2. Simplificación del circuito

El sentido de las amplificaciones, donde en la red A se amplifica la entrada y en la red β se devuelve parte de la salida, hace que muy habitualmente se cumpla la Ecuación 13.3, por lo que podemos considerar el circuito de la Figura 13.3.

$$h_{12A} \ll h_{12\beta} \text{ y } h_{21A} \gg h_{21\beta} \tag{Ec. 13.3}$$

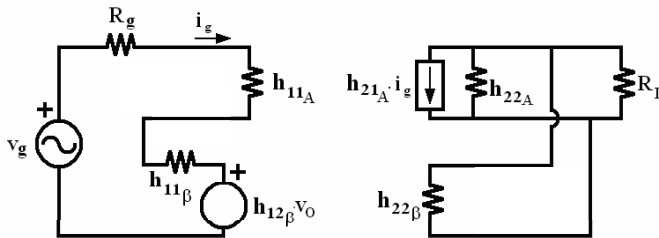


Figura 13.3. Circuito equivalente en pequeña señal a frecuencias medias de la topología serie-paralelo en parámetros privilegiados simplificados.

Paso 3. Idealización del circuito

A continuación definiremos un circuito ficticio equivalente a la Figura 13.3 que podamos asimilar a un circuito ideal, que recordamos de la Figura 13.4 b), para lo cual planteamos el de la Figura 13.4 a). Este circuito es equivalente al de la Figura 13.3 aunque, al incluir todos los efectos de carga reales en la Etapa A' ficticia, se consigue tener una configuración de circuito ideal, similar al de la Figura 13.4 b). Es cierto que la Etapa A' no existe en la realidad (por ejemplo, la resistencia R_g pertenece en realidad al generador externo y no al amplificador), pero también es cierto que este circuito idealizado se comporta de la misma manera que el original y, por lo tanto, el análisis realizado en él es directamente aplicable al original.

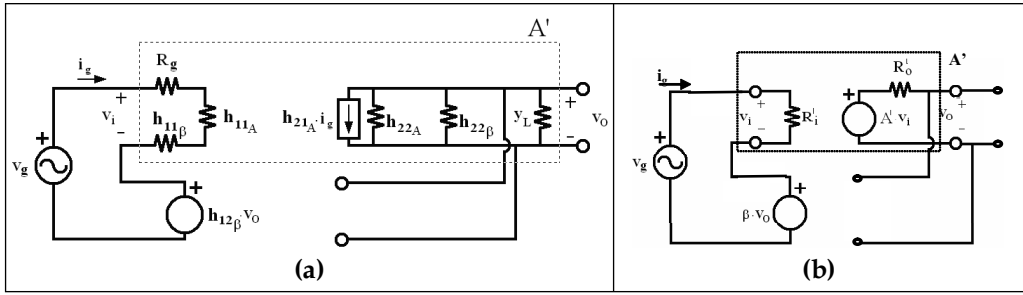


Figura 13.4. Topología serie-paralelo. a) Circuito equivalente idealizado. b) Circuito equivalente ideal.

Es necesario caracterizar la Etapa \$A'\$ para poder seguir con el proceso; es decir, hay que obtener el circuito equivalente sencillo de la Figura 13.4 b) a partir del de la Figura 13.4 a). En la Ecuación 13.4 se muestra dicha equivalencia.

(Ec. 13.4)

$R'_i = R_g + h_{11A} + h_{11\beta}$	$Y'_o = h_{22A} + h_{22\beta} + y_L$	$\beta = h_{12\beta}$
$A'_i = \frac{v_o}{v_i}$	$A' = \frac{-h_{21A}}{R'_i \cdot Y'_o} = \frac{-h_{21A}}{h_{22A} + h_{22\beta} + y_L} \cdot \frac{1}{R_g + h_{11A} + h_{11\beta}}$	
$v_o = -\frac{i_g \cdot h_{21A}}{Y'_o}$		

Paso 4. Aplicación de las expresiones del caso ideal

Al aplicar las expresiones del caso ideal (Ecuaciones 13.2) al circuito de la Figura 13.4 b) obtenemos las Ecuaciones 13.5.

$$Z'_i = R'_i \cdot (1 + A'_V \cdot \beta_V) \quad \left| \quad Z'_o = \frac{R'_o}{1 + A'_V \cdot \beta_V} \quad \left| \quad G' = \frac{v_o}{v_g} = \frac{A'_V}{1 + A'_V \cdot \beta_V} \quad (\text{Ec. 13.5})$$

Paso 5. Adaptación de la solución al caso real

Las expresiones obtenidas en la Ecuación 13.5 se corresponden con el circuito ficticio equivalente de la Figura 13.4 b). Sin embargo, el circuito real se corresponde con el mostrado en la Figura 13.5, por lo que los valores de impedancia y de ganancia no tienen por qué coincidir en ambos casos, aunque sí podemos relacionarlos.

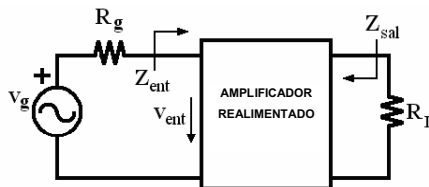


Figura 13.5. Amplificador real.

El cálculo de la impedancia de entrada real Z_{ent} se resume en la Ecuación 13.6.

	$Z_{ent} = Z'_i - R_g \quad \text{(Ec. 13.6)}$
--	--

El cálculo de la impedancia de salida real Z_{sal} se resume en la Ecuación 13.7.

	$Y_{sal} = Y'_0 - Y_L \quad \text{(Ec. 13.7)}$
--	--

Si deseamos la ganancia G_T desde la entrada del amplificador, podemos obtenerla a partir de la Ecuación 13.8.

$$G_T = \frac{v_0}{v_{ent}} = \frac{v_0}{v_g} \cdot \frac{v_g}{v_{ent}} = G' \cdot \frac{R_g + Z_{ent}}{Z_{ent}} = G' \cdot \frac{Z'_i}{Z_{ent}} \quad \text{(Ec. 13.8)}$$

13.3 RESTO DE CONFIGURACIONES

El procedimiento a seguir para el resto de configuraciones es análogo al presentado en el apartado anterior. A continuación se presentan los resultados para cada una de ellas para que el lector pueda verificar sus propios desarrollos.

13.3.1 CONFIGURACIÓN SERIE-SERIE

Caso ideal

Ganancia	Impedancia de entrada	Impedancia de salida
$G_Y = \frac{A_Y}{1 + A_Y \cdot \beta_Z}$	$Z_i = R_i(1 + A_Y \cdot \beta_Z)$	$Z_o = R_o(1 + A_Y \cdot \beta_Z)$

Caso real: Etapa A'

$R'_i = R_g + Z_{11A} + Z_{11\beta}$	$R'_o = Z_{22A} + Z_{22\beta} + R_L$	$A'_Y = \frac{Z_{21A}}{R'_i \cdot R'_o}$	$\beta_Z = Z_{12\beta}$
--------------------------------------	--------------------------------------	--	-------------------------

13.3.2 CONFIGURACIÓN PARALELO-PARALELO

Caso ideal

Ganancia	Impedancia de entrada	Impedancia de salida
$G_z = \frac{A_z}{1 + A_z \cdot \beta_Y}$	$Z_i = \frac{R_i}{(1 + A_z \cdot \beta_Y)}$	$Z_o = \frac{R_o}{(1 + A_z \cdot \beta_Y)}$

Caso real: Etapa A'

$Y'_i = Y_g + Y_{11A} + Y_{11\beta}$	$Y'_o = Y_{22A} + Y_{22\beta} + Y_L$	$A'_z = \frac{-Y_{21A}}{Y'_i \cdot Y'_o}$	$\beta_Y = Y_{12\beta}$
--------------------------------------	--------------------------------------	---	-------------------------

13.3.3 CONFIGURACIÓN PARALELO-SERIE

Caso ideal

Ganancia	Impedancia de entrada	Impedancia de salida
$G_l = \frac{A_l}{1 + A_l \cdot \beta_l}$	$Z_i = \frac{R_i}{(1 + A_z \cdot \beta_Y)}$	$Z_o = R_o(1 + A_z \cdot \beta_Y)$

Caso real: Etapa A'

$Y'_i = Y_g + G_{11A} + G_{11\beta}$	$R'_o = G_{22A} + G_{22\beta} + R_L$	$A'_l = \frac{G_{21A}}{Y'_i \cdot R'_o}$	$\beta_Y = G_{12\beta}$
--------------------------------------	--------------------------------------	--	-------------------------

13.4 EJEMPLOS DE APLICACIÓN

A continuación se muestran dos ejemplos de aplicación del proceso de análisis descrito en el apartado 13.2.

13.4.1 EJEMPLO 1

El circuito que analizaremos es el mostrado en la Figura 13.6. Se trata de un amplificador de dos etapas en cascada. Cada una de ellas se corresponde con una topología en emisor común.

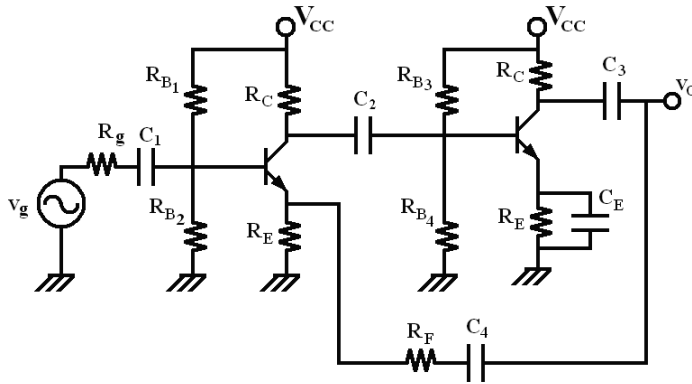


Figura 13.6. Ejemplo: amplificador multietapa realimentado.

El circuito equivalente en pequeña señal a frecuencias medias (CEPSFM) de este circuito es el mostrado en la Figura 13.7. En él se ha propuesto una distribución de los cuatro bloques característicos de realimentación.

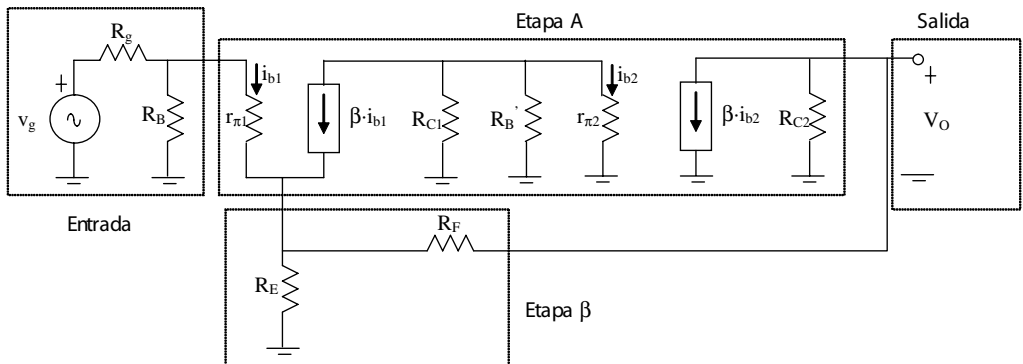


Figura 13.7. CEPSFM del ejemplo.

Los elementos que podemos incluir en este caso en la red τ de realimentación son R_E y R_F . Este bloque comparte la tensión de salida con la Etapa A (configuración paralelo en la salida). Por otro lado, la tensión de entrada de la Etapa A está definida como la diferencia entre las tensiones aportadas por el generador de entrada y por la propia Etapa τ (configuración serie en la entrada). Por lo tanto, identificamos esta topología como de tensión-tensión o serie-paralelo. Los parámetros privilegiados para este caso son los h .

Análisis de la RED τ

La red τ es la mostrada en la Figura 13.8.

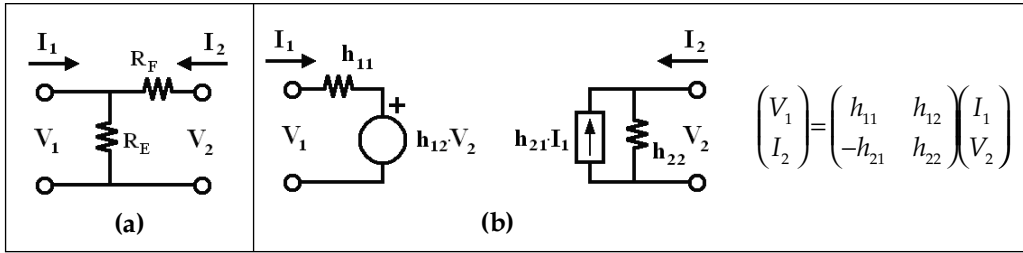


Figura 13.8. Red ι . a) Topología real. b) Circuito equivalente en parámetros h .

En las Ecuaciones 13.9 se muestra la obtención de los parámetros h para esta red.

(Ec. 13.9)

$$\begin{aligned} Z_{\# \delta} &= \left. \frac{H_{\#}}{i_{\#}} \right|_{H_3=0} \parallel D_7 \parallel D_8 & Z_{\# s \delta} &= \left. \frac{H_{\#}}{H_S} \right|_{i_{\#}=0} \parallel \frac{D_7}{D_7 \parallel D_8} \\ Z_{S \# \delta} &= \left. 1 \frac{i_{\#}}{H_3} \right|_{H_3=0} \parallel \frac{D_7 \parallel D_8}{D_8} \parallel \frac{D_7}{D_7 \parallel D_8} & Z_{S s \delta} &= \left. \frac{i_{\#}}{H_S} \right|_{i_{\#}=0} \parallel \frac{\#}{D_7 \parallel D_8} \end{aligned}$$

Ahora bien, a la hora de realimentar $I_1 = I_{emisor 1} = (1+\iota) \cdot I_{b1}$, siendo ι la ganancia de corriente del transistor bipolar (desafortunadamente, se nombran con esta misma letra griega la red de realimentación y dicha ganancia, pero son conceptos completamente diferentes). Como en el análisis de la red A que se realiza a continuación se toma como referencia la corriente de base I_{b1} , adaptaremos los valores de los parámetros h de esta red para tener en cuenta este hecho (Ecuaciones 13.10).

(Ec. 13.10)

$$\begin{aligned} \begin{pmatrix} V_1 \\ I_2 \end{pmatrix} &= \begin{pmatrix} h_{11} & h_{12} \\ -h_{21} & h_{22} \end{pmatrix} \begin{pmatrix} (1+\beta)I_{b1} \\ V_2 \end{pmatrix} & Z_{\# \delta} &= \left. \frac{H_{\#}}{i_{\#}} \right|_{H_3=0} \parallel D_7 \parallel D_8 \cdot \beta \# \delta f i & Z_{\# s \delta} &= \left. \frac{H_{\#}}{H_S} \right|_{i_{\#}=0} \parallel \frac{D_7}{D_7 \parallel D_8} \\ Z_{S \# \delta} &= \left. 1 \frac{i_{\#}}{H_3} \right|_{H_3=0} \parallel \# \delta f i \parallel \frac{D_7}{D_7 \parallel D_8} & Z_{S s \delta} &= \left. \frac{i_{\#}}{H_S} \right|_{i_{\#}=0} \parallel \frac{\#}{D_7 \parallel D_8} \end{aligned}$$

Análisis de la RED A

La red A es la mostrada en la Figura 13.9.

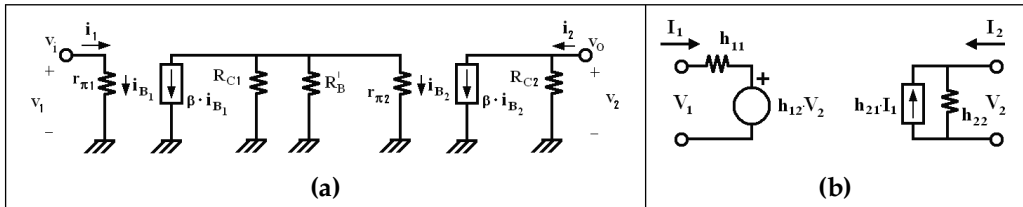


Figura 13.9. Red A. a) Topología real. b) Circuito equivalente en parámetros h .

En las Ecuaciones 13.11 se muestra la obtención de los parámetros h para esta red.

$h_{11A} = \left. \frac{V_1}{I_1} \right _{V_2=0} = r_\pi$	$h_{12A} = \left. \frac{V_1}{V_2} \right _{I_1=0} = 0$	$h_{22A} = \left. \frac{I_2}{V_2} \right _{I_1=0} = \frac{1}{R_C}$	(Ec. 13.11)
$Z_{S\#3} \left[1 \frac{\dot{I}_S}{\dot{I}_{\#}} \right]_{H_S} \left[1 \frac{\dot{I}_S}{\dot{I}_{TS}} \frac{L_{TS}}{L_{T\#}} \frac{L_{T\#}}{\dot{I}_{\#}} \right] 1 \delta \frac{1}{\oplus} \delta \frac{d \parallel D_4 \parallel D_5}{d} \left[\frac{1}{\#} \right] \delta^S \frac{d \parallel D_4 \parallel D_5}{d}$			

Análisis de la ENTRADA

La etapa de entrada y su circuito equivalente Thevenin considerado son los mostrados en la Figura 13.10.

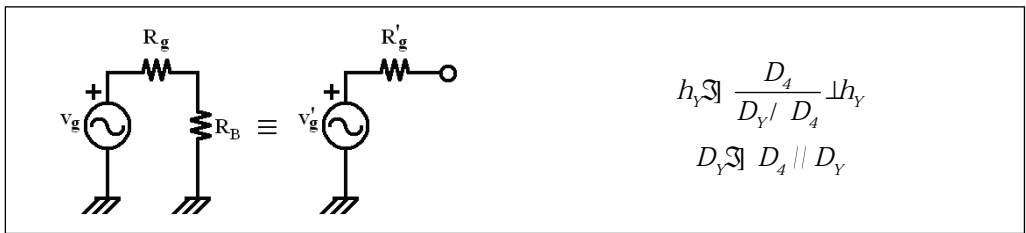


Figura 13.10. Etapa de entrada.

Etapa de SALIDA

No existe carga en la salida, se dice que está en vacío.

A partir de este momento, disponemos del circuito equivalente del amplificador realimentado expresado en términos de sus parámetros privilegiados, y es posible aplicar sobre él lo estudiado en el apartado 13.2. Obsérvese que en la red τ , h_{21} es mucho menor que h_{21A} y por eso se desprecia su efecto.

13.4.2 EJEMPLO 2

A continuación analizaremos el amplificador realimentado de la Figura 13.11. En este caso se trata de una configuración en EC en la que realimentamos la entrada con la salida a través de la resistencia R_F .

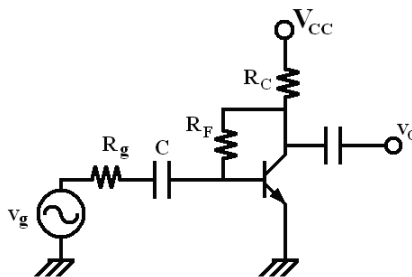


Figura 13.11. Ejemplo 2.

La Figura 13.12 muestra el circuito equivalente en pequeña señal a frecuencias medias con la definición de los diferentes bloques de realimentación. Vemos que se trata en esta ocasión de una topología corriente-tensión (paralelo-paralelo), por lo que sus parámetros privilegiados son los Y .

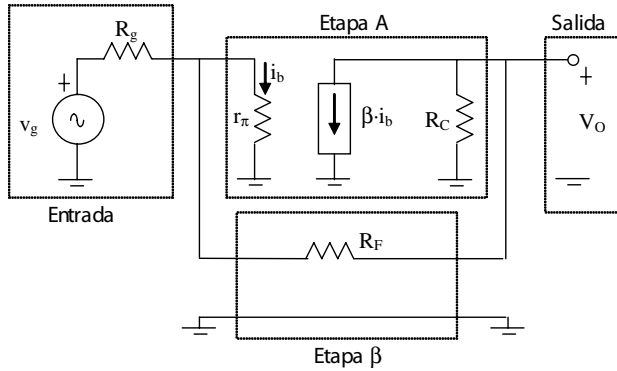


Figura 13.12. CEPSAFM del Ejemplo 2.

Análisis de la RED ι

La red ι es la mostrada en la Figura 13.13.

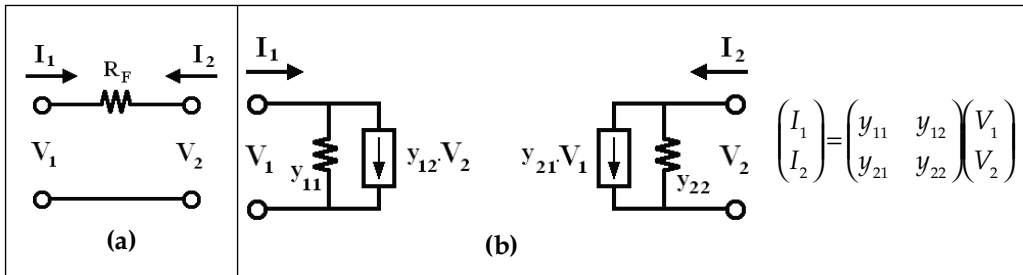


Figura 13.13. Red ι . a) Topología real. b) Circuito equivalente en parámetros Y .

En las Ecuaciones 13.12 se muestra la obtención de los parámetros Y para esta red.

$$\left. \begin{aligned}
 y_{11\beta} &= \frac{I_1}{V_1} \Big|_{V_2=0} = \frac{1}{R_F} \\
 y_{21\beta} &= \frac{I_2}{V_1} \Big|_{V_2=0} = -\frac{1}{R_F} \\
 y_{12\beta} &= \frac{I_1}{V_2} \Big|_{V_1=0} = -\frac{1}{R_F} \\
 y_{22\beta} &= \frac{I_2}{V_2} \Big|_{V_1=0} = -\frac{1}{R_F}
 \end{aligned} \right\} \text{(Ec. 13.12)}$$

Análisis de la RED A

La red A es la mostrada en la Figura 13.14.

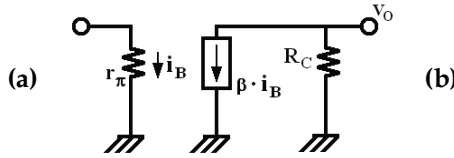


Figura 13.14. Red A. a) Topología real. b) Circuito equivalente en parámetros h.

En las Ecuaciones 13.13 se muestra la obtención de los parámetros Y para esta red.

$$\begin{array}{l}
 y_{11A} = \frac{I_1}{V_1} \Big|_{v_2=0} = \frac{1}{r_\pi} \\
 y_{12A} = \frac{I_1}{V_2} \Big|_{v_1=0} = 0 \\
 y_{21A} = \frac{I_2}{V_1} \Big|_{v_2=0} = \frac{\beta}{r_\pi} \\
 y_{22A} = \frac{I_2}{V_2} \Big|_{v_1=0} = \frac{1}{R_C}
 \end{array} \quad \text{(Ec. 13.13)}$$

Análisis de la etapa de ENTRADA

El generador de entrada se adapta a la forma mostrada en la Figura 13.15.

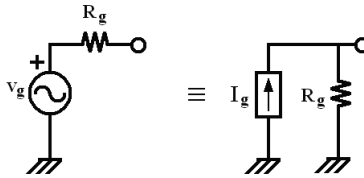


Figura 13.15. Etapa de Entrada del Ejemplo 2.

Análisis de la etapa de SALIDA

En este caso, el sistema se encuentra en vacío.

Análisis del amplificador realimentado en su conjunto

Seguimos el proceso presentado en el apartado 13.2.2.

El Paso 1 ya se ha dado, consiste en la identificación de la topología de realimentación y en la definición de sus parámetros privilegiados (recordamos la configuración real en la Figura 13.16).

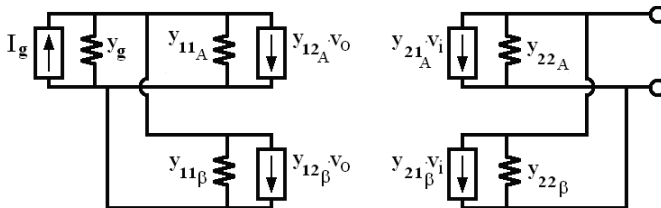


Figura 13.16. Circuito equivalente en parámetros privilegiados para una topología paralelo-paralelo.

El Paso 2 consiste en la simplificación del circuito (Ecuaciones 13.14). El Paso 3 consiste en la idealización del circuito y en la obtención de los parámetros correspondientes a la Etapa A' (Ecuaciones 13.15). La Figura 13.17 muestra el circuito equivalente que contiene los dos pasos anteriores.

$$|y_{21\beta}| \ll |y_{21A}| \quad |y_{12A}| \ll |y_{12\beta}| \quad (\text{Ec. 13.14})$$

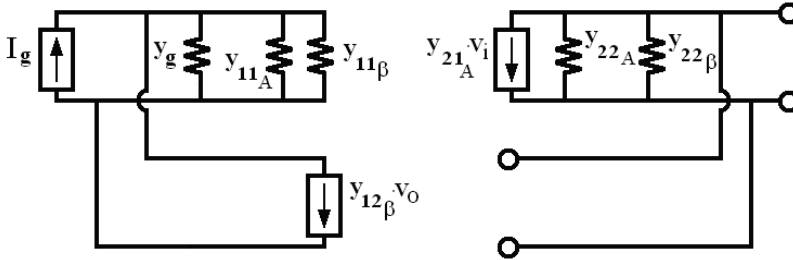


Figura 13.17. Circuito equivalente simplificado e idealizado en parámetros privilegiados para una topología paralelo-paralelo.

$y'_i = y_g + y_{11A} + y_{11\beta} \qquad y'_o = y_{22A} + y_{22\beta}$ $A'_z = \frac{v_0}{I_g} = -\frac{y_{21A}}{y_i} \cdot \frac{1}{y_0} \qquad \beta_y = y_{12\beta}$	(Ec. 13.15)
---	--------------------

El Paso 4 consiste en la aplicación del análisis ya realizado sobre el caso ideal (Figura 13.18).

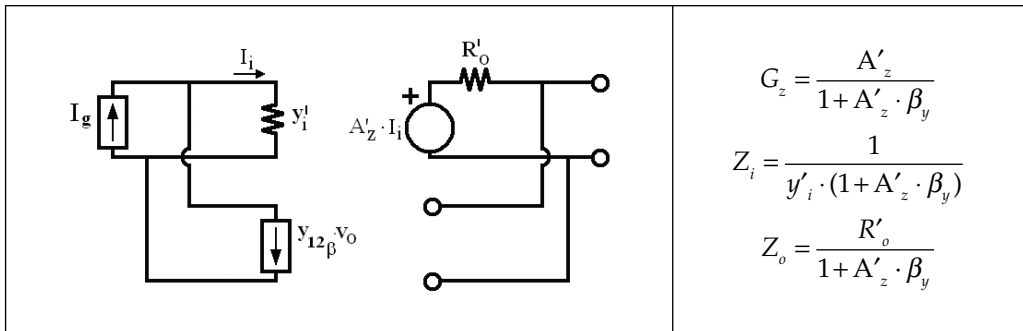


Figura 13.18. Resumen del análisis del caso ideal para una topología paralelo-paralelo.

Finalmente, el Paso 5 consiste en la adaptación de la solución obtenida al caso real. La Ecuación 13.16 muestra el cálculo de la ganancia.

$$A_v = \frac{v_0}{v_g} = \frac{v_0}{i_g} \cdot \frac{i_g}{v_g} = G_z \cdot \frac{1}{Z_i} \quad (\text{Ec. 13.16})$$

Para el análisis de la impedancia de entrada, se considera el circuito de la Figura 13.19, resultando la Ecuación 13.17.

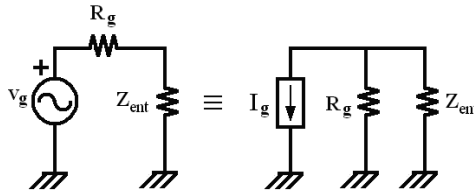


Figura 13.19. Obtención de la impedancia de entrada real Z_{ent} .

$$y_{ent} = \frac{1}{Z_{ent}} = \frac{1}{Z_i} - \frac{1}{R_g} \quad (\text{Ec. 13.17})$$

En este caso, la impedancia de salida del circuito real es la misma que la obtenida en el análisis.

TEMA

14

Conceptos básicos del amplificador operacional

14.1 INTRODUCCIÓN

El amplificador operacional (A.O.) es un amplificador electrónico disponible como un componente integrado, y que tiene unas características determinadas. El símbolo que lo representa se muestra en la Figura 14.1.

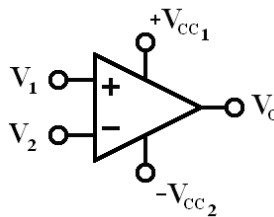


Figura 14.1. Símbolo del amplificador operacional.

Las principales características son:

- La entrada es diferencial, ya que se establece como la diferencia de potencial entre los dos terminales de entrada. Por lo tanto, es capaz de amplificar una tensión no referida a *masa*.
- Tiene una muy elevada resistencia de entrada R_i .
- Tiene una muy baja impedancia de salida R_o .
- Tiene una muy elevada ganancia diferencial.
- El amplificador se alimenta entre dos tensiones de DC (V_{CC1} y V_{CC2}).

Estas prestaciones se consiguen gracias a que internamente está formado por tres etapas en cascada (Figura 14.2).



Figura 14.2. Etapas en un amplificador operacional.

La tensión de salida está definida a partir de la ganancia respecto a las tensiones de entrada. Podemos definir dos tipos de ganancia:

- Ganancia en modo común A_c : es la relación entre la tensión de salida v_0 y el valor medio de las tensiones de entrada v_c (Ecuación 14.1). Recuérdese el amplificador diferencial visto en el Tema 8.

$v_c = \frac{v_1 + v_2}{2}$	$v_{Oc} = A_c v_c$	(Ec. 14. 1)
-----------------------------	--------------------	--------------------

- Ganancia en modo diferencial A_d : es la relación entre la tensión de salida v_0 y el valor diferencial de las tensiones de entrada v_d (Ecuación 14.2).

$v_d = v_1 - v_2$	$v_{Od} = A_d v_d$	(Ec. 14.2)
-------------------	--------------------	-------------------

La tensión de salida se puede expresar por tanto en función de las tensiones de entrada de la manera definida en la Ecuación 14.3.

$$v_0 = A_c \cdot v_c + A_d \cdot v_d \tag{Ec. 14.3}$$

Para evaluar el balance entre modo diferencial y modo común, se define el parámetro *razón de rechazo al modo común* (Ecuación 14.4).

$$RRMC = \frac{A_d}{A_c} \tag{Ec. 14.4}$$

14.2 COMPORTAMIENTO REAL EN DC

En este apartado se describe el comportamiento del A.O. frente a la alimentación de DC; es decir, respecto a su punto de trabajo o de polarización. Un A.O. ideal presenta un comportamiento simétrico y perfectamente ajustado. Aunque el comportamiento de los A.O. reales se aproxima mucho al ideal, en ocasiones los efectos reales sí llegan a afectar significativamente a su comportamiento. A continuación se presentan los efectos reales más significativos en su respuesta DC.

Corrientes de polarización

El A.O. tiene un amplificador diferencial a la entrada (primera etapa) que presenta unas pequeñas corrientes de polarización en las entradas I_1 e I_2 . Dichas corrientes no tienen por qué ser iguales, ya que en la práctica es complejo conseguir una simetría perfecta. Estas corrientes pueden descomponerse también en modo común (misma corriente en los dos terminales de entrada) y en modo diferencial (corriente entre ambos terminales), y pueden ser modeladas tal y como se representa en la Figura 14.3.

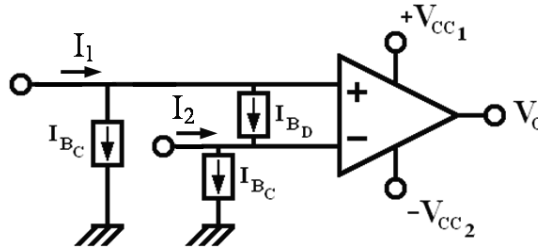


Figura 14.3. Modelo de corrientes de polarización en un A.O. real.

Tensión de offset

De la misma manera, existe una tensión diferencial de polarización originada por las asimetrías propias de un sistema real. Ésta se puede modelar mediante una fuente V_{io} , tal y como se muestra en la Figura 14.4.

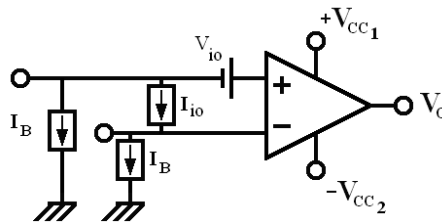


Figura 14.4. Modelo de comportamiento en DC de un A.O. real.

14.3 COMPORTAMIENTO REAL EN AC

Respuesta en frecuencia

El A.O. está formado por diferentes etapas que contienen distintas capacidades, que limitan el ancho de banda, tal y como ocurre en cualquier amplificador electrónico.

Especialmente, muchos de ellos contienen un condensador de compensación que introduce un polo dominante (como muestra su diagrama de Bode de módulo en la Figura 14.5) que limita el ancho de banda, a cambio de garantizar la estabilidad en lazo cerrado (cuando se encuentre realimentado negativamente).

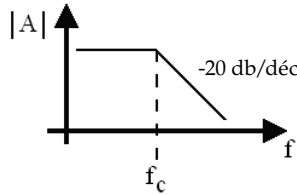


Figura 14.5. Respuesta en frecuencia de un A.O. Presencia de un polo dominante.

Respuesta temporal

La respuesta de un A.O. ante un escalón no es inmediata, aunque sí suele ser razonablemente rápida para muchas aplicaciones (Figura 14.6).

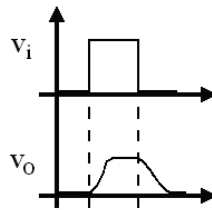


Figura 14.6. Respuesta temporal de un A.O. ante un escalón de entrada.

Para evaluar esta característica, se define el tiempo de subida como aquel tiempo que transcurre entre el 10% al 90% del total de la excursión de la tensión de salida. Es un parámetro que depende de la rapidez de respuesta del sistema; es decir, depende del ancho de banda del A.O.

Por otro lado, se define otro parámetro aparentemente similar al anterior, aunque se corresponde con un fenómeno distinto. Se define el *slew rate* como la máxima variación de la tensión de salida por unidad de tiempo que puede ofrecer el A.O. Normalmente se expresa en $V/\mu s$. El valor de este parámetro se corresponde con la máxima corriente de que dispone el componente para cargar los condensadores y así poder variar su tensión a la salida.

14.4 EL AMPLIFICADOR OPERACIONAL IDEAL

Aunque hemos visto en apartados anteriores que el A.O. tiene diferentes efectos reales, resulta muy útil establecer un modelo ideal a partir del cual realizar los análisis y los diseños. Esto es así porque o bien los efectos reales son despreciables, o bien el análisis

con el A.O. ideal sirve como diseño base para luego corregir en una segunda fase la influencia de los efectos reales.

Las características de un A.O. ideal son las siguientes:

- Carece de tensiones y corrientes de *offset* (tiene un comportamiento ideal en DC).
- Tiene ancho de banda infinito.
- Tiene un valor de *slew rate* infinito.
- Es insensible al ruido; la relación señal/ruido es infinita.
- Tiene una ganancia en modo común nula.
- Tiene una ganancia en modo diferencial infinita.
- Tiene, por tanto, una RRMC infinita.
- Tiene una impedancia de entrada infinita.
- Tiene una impedancia de salida nula.

14.5 COMPORTAMIENTO EN LAZO ABIERTO

Al tener una ganancia infinita, cualquier diferencia entre las tensiones de entrada provocaría que la tensión de salida fuera también infinita, positiva o negativa, en función del signo de la tensión diferencial de entrada.

Lo que ocurre en la realidad es que la tensión de salida queda acotada a la tensión de alimentación, bien a V_{CC1} o a $6V_{CC2}$, respectivamente (Figura 14.1). Cuando ocurre esto se dice que el A.O. está *saturado*. En esta situación, el comportamiento del A.O. es no lineal, ya que la tensión de salida permanece invariable aunque cambie la magnitud de la tensión de entrada.

14.5.1 COMPORTAMIENTO EN LAZO CERRADO (REALIMENTADO)

Realimentación negativa

El A.O., como amplificador electrónico, es susceptible de ser realimentado. En estas condiciones, presenta unas características de funcionamiento muy interesantes. Consideremos como ejemplo la Figura 14.7, en la que se muestra la topología del ejemplo circuito *a*) y el circuito equivalente considerando un A.O. ideal circuito *c*).

Las ecuaciones de análisis en este caso son las descritas en la Ecuación 14.5, en busca de la ganancia $G = v_o/v_i$.

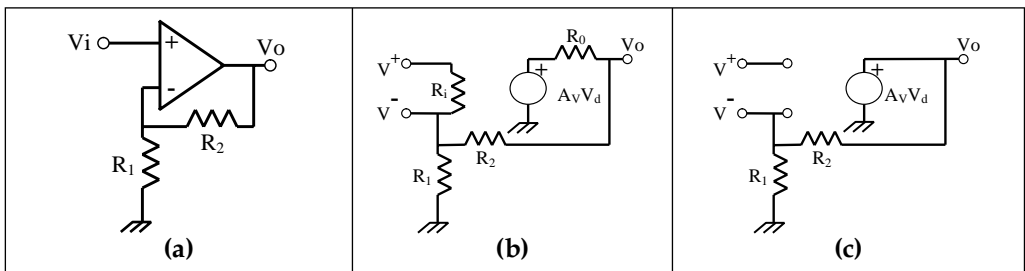


Figura 14.7. a) A.O. realimentado negativamente. b) Circuito Equivalente en pequeña señal. c) Circuito equivalente considerando el A.O. ideal.

$$\begin{array}{l}
 v_0 = A_V \cdot (V^+ - V^-) \\
 V^+ = V_i \\
 V^- = \frac{R_1}{R_1 + R_2} v_0 = \beta \cdot v_0
 \end{array}
 \left| \begin{array}{l}
 v_0 = A_V \cdot (v_i - \beta \cdot v_0) \\
 G = \frac{v_0}{v_i} = \frac{A_V}{1 + A_V \cdot \beta}
 \end{array} \right. \quad \text{(Ec. 14.5)}$$

La expresión de la ganancia G obtenida coincide con la estudiada en amplificadores realimentados. Al ser en este caso la ganancia del A.O., A_V , muy elevada (infinito en el caso ideal), podemos concluir la Ecuación 14.6, lo cual coincide también con lo visto en temas pasados.

$$\text{Si } A_V \rightarrow \infty, \quad G \approx \frac{1}{\beta} = \frac{R_1 + R_2}{R_1} \neq \infty \quad \text{(Ec. 14.6)}$$

Es reseñable cómo la ganancia global G está acotada a pesar de que la ganancia del A.O., A_V , es infinita. ¿Cómo es posible esto? Veamos cuál es el valor de la tensión diferencial de entrada v_i (Ecuación 14.7).

$$v_d = V^+ - V^- = v_i - \frac{R_1}{R_1 + R_2} \cdot v_0 = v_i \left(1 - \frac{R_1}{R_1 + R_2} \cdot G \right) = v_i \left(1 - \frac{R_1}{R_1 + R_2} \cdot \frac{R_1 + R_2}{R_1} \right) = 0 \quad \text{!!} \quad \text{(Ec. 14.7)}$$

Encontramos que $v_d = 0$ y, por lo tanto, $v_0 = 0 \cdot \infty =$ valor indeterminado, hecho que explica el fenómeno. Por lo tanto, la entrada del A.O. ideal presenta un comportamiento singular, ya que se cumplen dos condiciones simultáneamente:

- La impedancia de entrada es infinita y, por lo tanto, la corriente en dicha entrada es nula. Se trata de un comportamiento característico de un circuito abierto.
- La tensión diferencial en la entrada del A.O. es nula, lo cual es característico de un cortocircuito.

Por estas razones, se dice que la entrada del A.O. realimentado negativamente es un *cortocircuito virtual*. Las enormes ganancia e impedancia de entrada así como la realimentación negativa provocan esta situación. ¿Ocurrirá lo mismo con la realimentación positiva?

Realimentación positiva

Consideremos el ejemplo análogo al anterior con realimentación positiva (Figura 14.8).

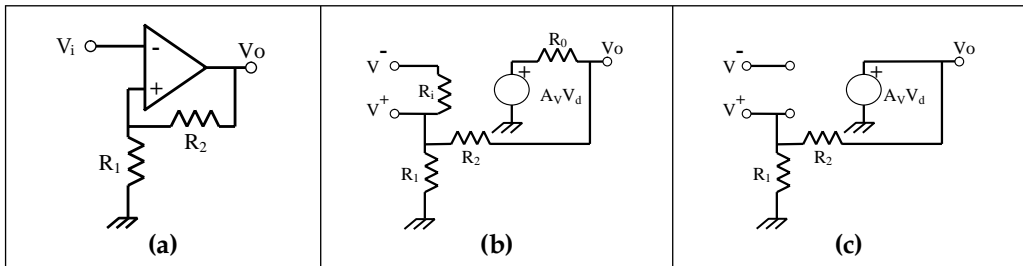


Figura 14.8. a) A.O. realimentado positivamente. b) Circuito equivalente en pequeña señal. c) Circuito equivalente considerando un A.O. ideal.

Las ecuaciones de análisis en este caso son las descritas en la Ecuación 14.8, en busca de la ganancia $G = v_0/v_i$.

(Ec. 14.8)

$v_0 = A_v \cdot (V^+ - V^-)$ $V^- = V_i$ $V^+ = \frac{R_1}{R_1 + R_2} \cdot v_0 = \beta \cdot v_0$	$v_0 = A_v \cdot (\beta \cdot v_0 - v_i)$	$G = \frac{v_0}{v_i} = \frac{A_v}{-1 + A_v \cdot \beta}$
---	---	--

Al igual que antes, al ser la ganancia del A.O., A_v , muy elevada, podemos concluir la Ecuación 14.9. Sin embargo, si se implementa este circuito en el laboratorio, el A.O. se satura (la tensión de salida tiende a $\pm \infty$). ¿Por qué ocurre esto? ¿Hay algún error en el análisis?

$$\text{si } A_v \rightarrow \infty, G \rightarrow \frac{1}{\beta} \tag{Ec. 14.9}$$

Lo que ocurre es que la realimentación negativa establece la Ecuación 14.6 como punto estable de funcionamiento, mientras que la realimentación positiva hace lo contrario. Por ejemplo, consideremos el caso en el que exista una tensión diferencial de entrada v_d positiva por alguna razón desconocida (por ejemplo, ruido en el sistema). El circuito de la Figura 14.7 c) tiende a presentar una tensión de salida v_o infinita debido a la ganancia A_v del A.O. Esto provoca que la tensión en la entrada V^o tienda también a infinito, oponiéndose a que exista dicha v_d positiva. Si hubiera sido negativa, el circuito tendería a hacerla positiva. Es decir, el sistema se opone *muy vehementemente* a que exista un valor de v_d distinto de cero.

Por el contrario, si repetimos el análisis en el circuito de la Figura 14.8 c), vemos que la existencia de un valor positivo de v_d provoca que sea la tensión de entrada V^+ la que tienda a infinito, lo cual, lejos de corregir la existencia de dicho valor positivo de v_d , lo refuerza. Hay que tener en cuenta que en la realidad no existen diferencias de potencial exactamente nulas, por lo que en este segundo caso el A.O. siempre se encuentra saturado.

Para entender mejor esta situación podemos ayudarnos de la analogía mostrada en la Figura 14.9, en la que se muestra una esfera en equilibrio en un pico de una montaña y en un valle, respectivamente.

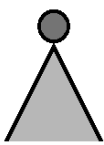

REALIMENTACIÓN POSITIVA equilibrio inestable		REALIMENTACIÓN NEGATIVA equilibrio estable	
 <p>(a)</p>	<p>La más mínima perturbación rompe el equilibrio</p>	 <p>(b)</p>	<p>Está forzado a mantener el equilibrio</p>

Figura 14.9. a) Sistema realimentado positivamente: equilibrio inestable. b) Sistema realimentado negativamente: equilibrio estable.

En el primer caso se trata de un sistema realimentado positivamente, en el que una perturbación (p. ej., la presencia de viento) rompe el equilibrio debido a que el sistema refuerza el efecto de dicha perturbación (la esfera rueda montaña abajo cada vez más deprisa). Sin embargo, en el segundo caso (realimentación negativa) el sistema se opone al efecto de una perturbación, forzando a que finalmente se recupere el equilibrio inicial. De igual manera, el A.O. realimentado negativamente fuerza a mantener el equilibrio, mientras que si está realimentado positivamente, cualquier perturbación lo avocará a la saturación. En todo circuito está presente al menos un ruido electromagnético de fondo que, aunque sea de muy bajo valor energético, es suficiente para perturbar al sistema y no permitir el equilibrio en un A.O. realimentado positivamente.

Ejemplo de aplicación con realimentación positiva: báscula de SCHMITT-TRIGGER

En el tema siguiente se estudiarán diferentes configuraciones con el A.O. realimentado negativamente. Este tema concluye con un ejemplo de aplicación con el A.O. realimentado positivamente como es un comparador con histéresis (Figura 14.10).

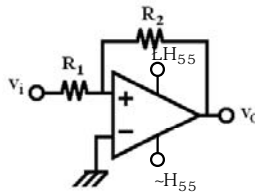


Figura 14.10. Báscula de Schmitt-Trigger.

No es posible aplicar la condición de cortocircuito virtual en esta ocasión, y el A.O. está en saturación. Las expresiones de análisis son las presentadas en las Ecuaciones 14.10.

(Ec. 14.10)

$$\frac{v_i - V^+}{R_1} = \frac{V^+ - v_0}{R_2} \rightarrow \frac{v_i}{R_1} + \frac{v_0}{R_2} = V^+ \cdot \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \rightarrow \boxed{V^+ = v_i \cdot \frac{R_2}{R_1 + R_2} + v_0 \cdot \frac{R_1}{R_1 + R_2}}$$

La tensión de salida está saturada a +V_{cc} o -V_{cc} respectivamente, en función del signo de V⁺. En base a esto se representa la función de transferencia de este circuito en la Figura 14.11.

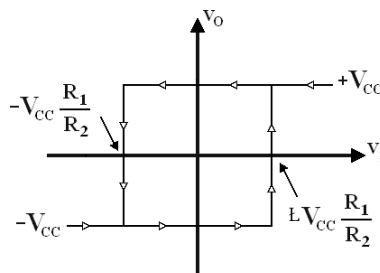


Figura 14.11. Función de transferencia en una Báscula de Schmitt-Trigger.

El A.O. puede verse en este caso como un comparador que evalúa el signo de la tensión diferencial de entrada, que en este caso coincide con la tensión en V^+ por encontrarse la entrada V^- conectada a masa. En la Ecuación 14.10 vemos que la tensión en V^+ depende de la entrada v_i y de la salida v_o . Como dicha tensión de salida únicamente puede tomar dos valores, correspondientes a un A.O. saturado ($+V_{cc}$ o $6V_{cc}$), esto implica que es posible tener dos valores diferentes de tensión en V^+ para el estado de saturación del A.O. Así que v_o puede cambiar ante dos valores diferentes de v_i , dependiendo del estado actual del A.O. Se dice también en este caso que el sistema tiene *memoria*; es decir, su reacción depende no sólo de las condiciones actuales, sino también del estado del que parte. La Figura 14.11 lo muestra en forma del llamado ciclo de histéresis: si v_o parte de tensiones positivas, no cambiará hasta que la tensión v_i baje de un valor $6V_{cc} \cdot R_1/R_2$. Si v_o parte de tensiones negativas, no cambiará hasta que la tensión v_i sobrepase un valor $+V_{cc} \cdot R_1/R_2$.

TEMA

15



Circuitos de aplicación del amplificador operacional

15.1 INTRODUCCIÓN

En el tema anterior se presentaron los fundamentos del análisis de circuitos basados en amplificadores operacionales (A.O.). Básicamente, cabe distinguir tres configuraciones.

- Bucle abierto (sin realimentación).
- Realimentación positiva.
- Realimentación negativa.

En este tema se profundizará sobre los circuitos de aplicación más representativos y sus características más relevantes.

15.2 CIRCUITO EN BUCLE ABIERTO

Comparador

Como se comprobó en el tema anterior, el amplificador operacional sin realimentación tiene un comportamiento no lineal; es decir, su salida siempre estará saturada a una de las tensiones de alimentación (Figura 15.1).

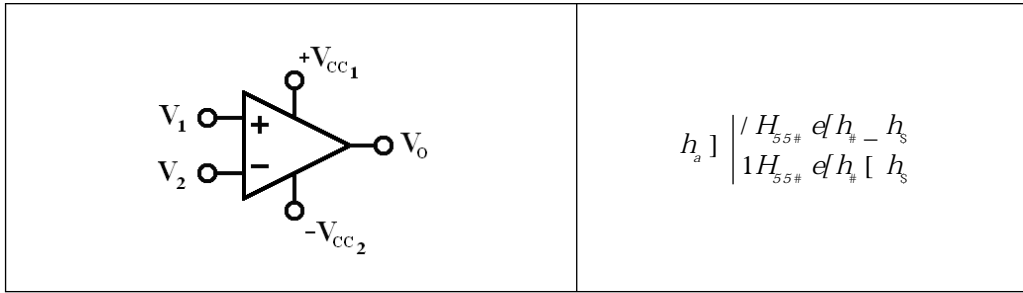


Figura 15.1. Esquema básico de un comparador.

15.3 CIRCUITOS EN REALIMENTACIÓN POSITIVA

Aunque el estudio de los sistemas electrónicos realimentados positivamente escape a los objetivos de esta obra, se comenta algún ejemplo que ilustre su funcionamiento.

Comparador con histéresis

En el tema anterior ya se analizó este caso (Figura 15.2). Se trata de un amplificador realimentado positivamente que permite establecer dos niveles de comparación en función de la tensión de entrada y del propio estado de la salida.

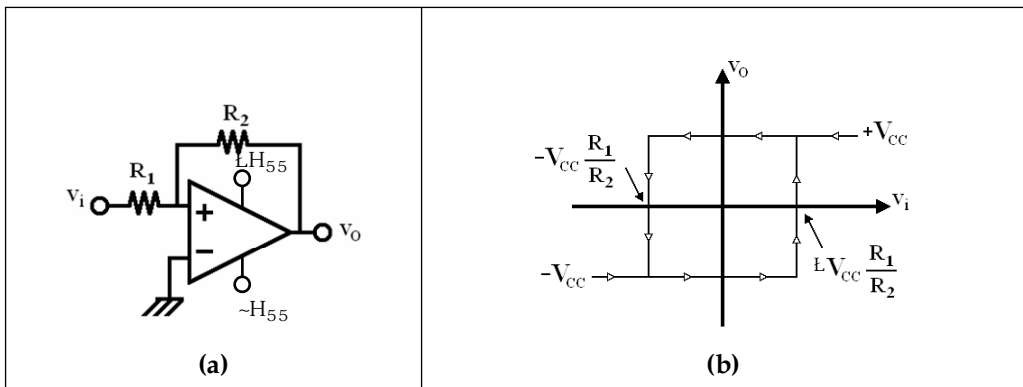


Figura 15.2. Comparador con histéresis.
a) Topología. b) Función de transferencia.

15.4 CIRCUITOS EN REALIMENTACIÓN NEGATIVA

Todos los circuitos incluidos en este apartado se caracterizan por operar linealmente gracias a que se encuentran realimentados negativamente. En todos ellos será posible considerar el comportamiento en la entrada del A.O. como *cortocircuito virtual*.

15.4.1 CONFIGURACIÓN INVERSORA

En la Figura 15.3 se muestra un ejemplo de configuración inversora. Se caracteriza porque la señal de entrada se encuentra asociada a la entrada negativa del A.O.

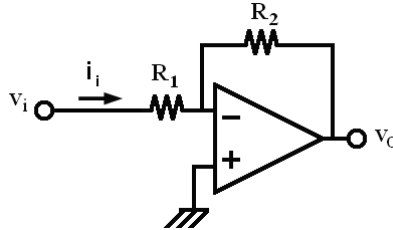


Figura 15.3. Ejemplo de configuración inversora.

Recordamos que la condición de *cortocircuito virtual* estudiada en el tema anterior implica dos condiciones simultáneamente:

- La corriente de entrada del A.O. ideal es nula. Su impedancia de entrada es infinita (circuito abierto).
- La tensión diferencial de entrada del A.O. es nula. Se comporta como un cortocircuito desde este punto de vista.

Por lo tanto, para este caso podemos considerar que:

- Toda la corriente i_i que circula por R_1 circula también por R_2 .
- La tensión en V^o es nula, al igual que lo es la tensión en V^+ .

Aplicando estos conceptos, podemos expresar la ganancia en el sistema de Ecuaciones 15.1.

$$\frac{v_i - V^-}{R_1} = \frac{V^+ - v_0}{R_2} \quad \text{luego} \quad G = \frac{v_0}{v_i} = -\frac{R_2}{R_1} \quad \text{(Ec. 15.1)}$$

La impedancia de entrada del sistema Z_i puede definirse y obtenerse de las Ecuaciones 15.2.

$$Z_i = \frac{v_i - V^-}{i_i} = R_1 \quad \text{(Ec. 15.2)}$$

Para obtener la impedancia de salida aplicaremos los conceptos vistos en amplificadores realimentados de temas anteriores. En este caso, la impedancia de salida de la Etapa A (el propio A.O. ideal) es nula y, al encontrarse en paralelo, también lo será la impedancia de salida del sistema total (Ecuación 15.3).

$$R_o = 0 \quad \text{luego} \quad Z_o = 0 \quad \text{(Ec. 15.3)}$$

15.4.2 CONFIGURACIÓN NO INVERSORA

En la Figura 15.4 se muestra un ejemplo de configuración no inversora. Se caracteriza porque la señal de entrada se encuentra asociada a la entrada positiva del A.O. En la

misma figura se presentan la ganancia, y las impedancias de entrada y salida del circuito. No pierda de vista que en todos los circuitos del presente apartado, el A.O. se encuentra realimentado negativamente.

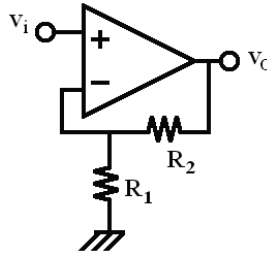


Figura 15.4. Ejemplo de configuración no inversora.

Realizando un razonamiento análogo al anterior, el A.O. se encuentra realimentado negativamente y, por lo tanto, es posible aplicar el concepto de *cortocircuito virtual* para la obtención de la ganancia, la impedancia de entrada y la impedancia de salida del sistema (Ecuación 15.4).

$$\begin{aligned}
 \frac{v_i}{R_i} &= \frac{v_0}{R_2 + R_2} & \text{luego} & & G &= \frac{v_0}{v_i} = \frac{R_1 + R_2}{R_1} \\
 Z_i &= \frac{v_i}{i_i} = \frac{v_i}{0} = \infty & & & & \\
 Z_0 &= 0 & \text{por ser} & & R_0 &= 0
 \end{aligned}
 \qquad \text{(Ec. 15.4)}$$

Un caso particular es el seguidor de tensión o de emisor, donde $R_1 = \rightarrow$ y $R_2 = 0$, que se utiliza como adaptador de impedancias (Figura 15.5). En este caso, los parámetros característicos pueden obtenerse a partir de la particularización de las Ecuaciones 15.4 (Ecuaciones 15.5).

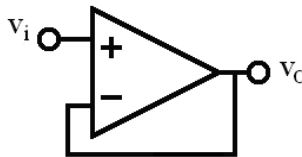


Figura 15.5. Seguidor de emisor o seguidor de tensión.

$$\begin{aligned}
 v_0 &= v_i \\
 Z_i &= \infty \\
 Z_0 &= 0
 \end{aligned}
 \qquad \text{(Ec. 15.5)}$$

15.4.3 AMPLIFICADOR SUMADOR

En la Figura 15.6 se muestra un ejemplo de amplificador sumador. Permite obtener en la tensión de salida la suma ponderada de las tensiones de entrada. El signo aditivo se

consigue gracias a que las tensiones de entrada están asociadas a la entrada positiva del A.O.

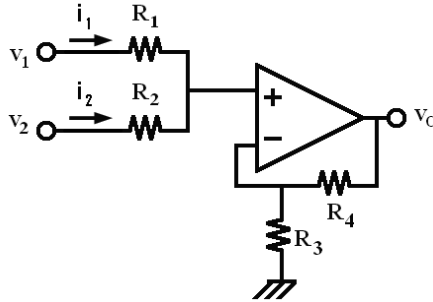


Figura 15.6. Ejemplo de amplificador sumador.

De nuevo, aplicando el concepto de *cortocircuito virtual*, y la nula corriente por cada terminal de entrada, es posible calcular los parámetros característicos de esta configuración. Las Ecuaciones 15.6 presentan la obtención de la ganancia en función de las dos tensiones de entrada.

$$\left. \begin{array}{l} \frac{v_1 - v^+}{R_1} = \frac{v^+ - v_2}{R_2} \\ v_0 = v^+ \cdot \frac{R_3 + R_4}{R_3} \end{array} \right| v_0 = \left(v_1 \cdot \frac{R_2}{R_1 + R_2} + v_2 \cdot \frac{R_1}{R_1 + R_2} \right) \cdot \frac{R_3 + R_4}{R_3} \quad \text{(Ec. 15.6)}$$

Como caso particular, si $R_1 = R_2 = R_3 = R_4 \rightarrow v_0 = v_1 + v_2$

Para el cálculo de las impedancias de entrada para cada una de las dos entradas, hay que aplicar la pasivación del circuito; es decir, hay que calcular la resistencia equivalente eliminando todas las fuentes independientes (Ecuaciones 15.7).

$$\left. Z_{i1} = \frac{v_1}{i_1} \right|_{(v_2=0)} = R_1 + R_2 \quad \left| \quad Z_{i2} = \frac{v_2}{i_2} \right|_{(v_1=0)} = R_1 + R_2 \quad \text{(Ec. 15.7)}$$

La impedancia de salida, al igual que en el resto de los casos, resulta nula por tomarse a la salida del A.O. (Ecuación 15.8).

$$Z_0 = 0 \text{ por ser } R_0 = 0 \quad \text{(Ec. 15.8)}$$

15.4.4 AMPLIFICADOR RESTADOR

En la Figura 15.7 se muestra un ejemplo de amplificador restador. Permite obtener en la tensión de salida la diferencia ponderada de las tensiones de entrada, gracias a que cada una de ellas está asociada a cada entrada del A.O. respectivamente.

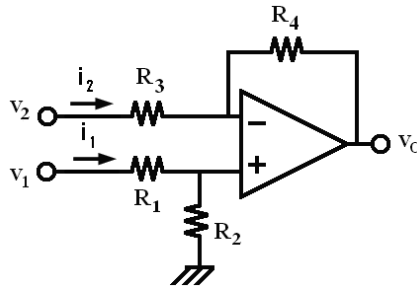


Figura 15.7. Ejemplo de amplificador restador.

Las Ecuaciones 15.9 presentan la obtención de la ganancia en función de las dos tensiones de entrada.

$$\left. \begin{aligned} \frac{v_2 - v^-}{R_3} &= \frac{v^- - v_0}{R_4} \\ \frac{v_0}{R_4} &= v^- \cdot \left(\frac{1}{R_3} + \frac{1}{R_4} \right) - \frac{v_2}{R_3} \rightarrow v^+ = v^- \end{aligned} \right\} \quad v_0 = \left(\frac{R_2}{R_1 + R_2} \right) \cdot \left(1 + \frac{R_4}{R_3} \right) \cdot v_1 - \frac{R_4}{R_3} \cdot v_2 \quad \text{(Ec. 15.9)}$$

Como caso particular, si $R_1 = R_2 = R_3 = R_4 \rightarrow v_0 = v_1 + v_2$

Las Ecuaciones 15.10 presentan la obtención de las impedancias de entrada. En el segundo caso se aplica el cortocircuito virtual.

$$\left. \begin{aligned} Z_{i1} &= \left. \frac{v_1}{i_1} \right|_{(v_2=0)} = R_1 + R_2 \\ Z_{i2} &= \left. \frac{v_2}{i_2} \right|_{(v_1=0)} = R_3 \end{aligned} \right\} \quad \text{(Ec. 15.10)}$$

La impedancia de salida, al igual que en el resto de casos, resulta nula (Ecuación 15.11).

$$Z_0 = 0 \quad \text{por ser} \quad R_0 = 0 \quad \text{(Ec. 15.11)}$$

15.4.5 AMPLIFICADOR DE INSTRUMENTACIÓN

En la Figura 15.8 se muestra un ejemplo de amplificador de instrumentación.

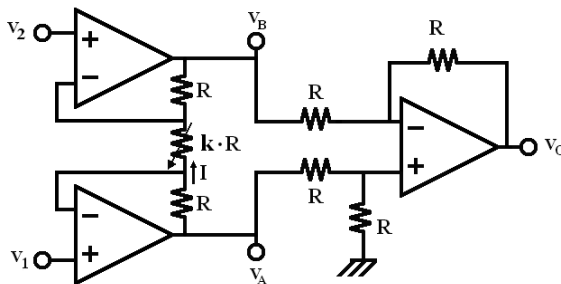


Figura 15.8. Ejemplo de amplificador de instrumentación.

La ganancia de este sistema es la presentada en las Ecuaciones 15.12. Se emplea en la primera igualdad el resultado de la Ecuación 15.9 para resistencias iguales en un circuito restador.

$$\begin{array}{l}
 v_0 = v_A - v_B = I \cdot R \cdot (2+k) \\
 I = \frac{v_1 - v_2}{k \cdot R}
 \end{array}
 \quad \left| \quad
 \begin{array}{l}
 v_0 = \frac{v_1 - v_2}{k \cdot R} \cdot (2+k) \cdot R = (v_1 - v_2) \frac{2+k}{k}
 \end{array}
 \right|
 \quad \text{(Ec. 15.12)}$$

Las impedancias de entrada y de salida son las presentadas en las Ecuaciones 15.13.

$$Z_{i1} = \infty \quad | \quad Z_{i2} = \infty \quad | \quad Z_o = 0 \quad | \quad \text{(Ec. 15.13)}$$

Las principales características de este circuito son:

- La entrada es diferencial.
- Su ganancia diferencial es controlable con una sola resistencia variable (variabilidad definida con el parámetro k). Esta ganancia puede llegar a ser muy elevada, basta para ello con definir valores bajos de k.

Y si el A.O. se considera real:

- Presenta una muy baja ganancia en modo común.
- Presenta unas impedancias de entrada muy elevadas (las del propio A.O.), independientes de la ganancia.
- Presenta una impedancia de salida muy baja.

15.4.6 AMPLIFICADOR INTEGRADOR

En la Figura 15.9 se muestra un ejemplo de amplificador integrador.

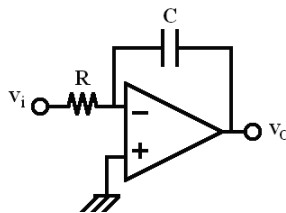


Figura 15.9. Ejemplo de amplificador integrador.

Realizando un análisis similar al llevado a cabo en los circuitos anteriores, es posible obtener la ganancia y las impedancias de entrada y de salida para este caso (Ecuaciones 15.14).

$$\frac{v_0}{v_i} = -\frac{1}{R \cdot SC} \quad \left| \quad Z_i = R \quad \left| \quad Z_o = 0 \quad \left| \quad \text{(Ec. 15.14)}$$

En este caso, la señal de salida es la integral de la señal de entrada. En la práctica, este circuito no funciona porque la ganancia en DC (a frecuencia 0) es infinita (se anula el denominador de la ganancia) y el A.O. se satura con las pequeñas tensiones de *offset* de entrada. La solución a este problema es utilizar una resistencia adicional (Figura 15.10).

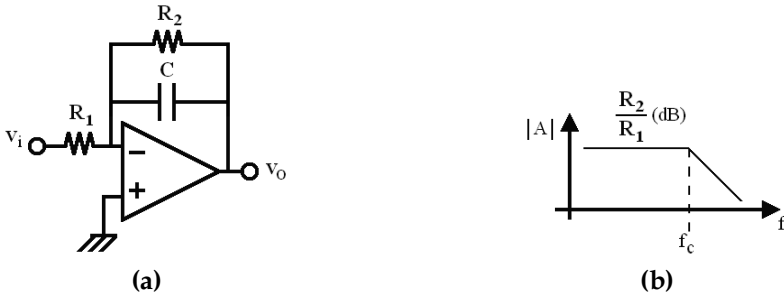


Figura 15.10. Ejemplo de amplificador integrador modificado. a) Topología. b) Respuesta en frecuencia.

Las nuevas prestaciones de este circuito son las presentadas en las Ecuaciones 15.15.

$$\frac{v_0}{v_i} = -\frac{1}{R_1} \cdot \frac{R_2}{1 + R_2 \cdot SC} \quad \left| \quad Z_i = R_1 \quad \left| \quad Z_0 = 0 \quad \right. \quad \text{(Ec. 15.15)}$$

Con este circuito se acota la ganancia a bajas frecuencias y evitamos la saturación del A.O. por este concepto, mientras que mantenemos el efecto de integración a frecuencias medias (Ecuaciones 15.16).

En DC es $\frac{v_0}{v_i} = \frac{R_2}{R_1}$ En frecuencias medias - altas es $\frac{v_0}{v_i} \approx -\frac{1}{R_2 \cdot SC}$ (Ec. 15.16)

Por el contrario, limitamos el ancho de banda de actuación como integrador. La frecuencia de corte a partir de la cual el circuito se comporta como integrador se obtiene de la ganancia de la Ecuación 15.15 (Ecuación 15.17).

$$f_c = \frac{1}{2\pi \cdot R_2 \cdot C} \quad \text{(Ec. 15.17)}$$

15.4.7 AMPLIFICADOR DERIVADOR

En la Figura 15.11 se muestra un ejemplo de amplificador derivador. Éste es el caso dual al anterior. El derivador ideal se obtendría con $R_1 = 0$. Sin embargo, esta configuración no funcionaría en la práctica, ya que la ganancia a frecuencias altas es muy elevada, y el ruido presente en el sistema provocaría una saturación del A.O. Es por ello por lo que se incluye la resistencia R_1 . El precio que se paga por ello es la limitación en el ancho de banda útil como derivador.

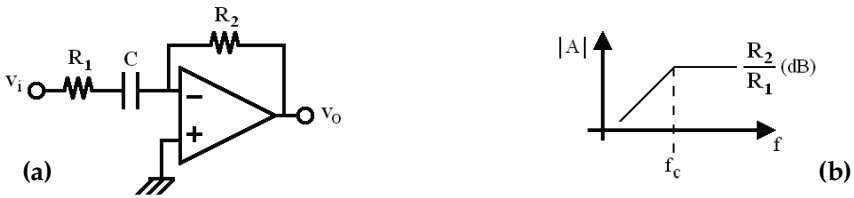


Figura 15.11. Ejemplo de amplificador derivador. a) Topología. b) Respuesta en frecuencia.

Las prestaciones de este circuito son las presentadas en las Ecuaciones 15.18.

$$\frac{v_0}{v_i} = -\frac{R_2 \cdot SC}{1 + R_1 \cdot SC} \quad \left| \quad Z_i = R_1 + \frac{1}{SC} \quad \right| \quad Z_0 = 0 \quad \left| \quad \text{(Ec. 15.18)} \right.$$

Las Ecuaciones 15.19 muestran las expresiones características de la respuesta en frecuencia.

En altas frecuencias		En frecuencias bajas-medias es		Frecuencia de corte
$\frac{v_0}{v_i} \approx -\frac{R_2}{R_1}$	$Z_i \approx R_1$	$\frac{v_0}{v_i} \approx -R_2 \cdot SC$	$Z_i \approx \frac{1}{j\omega C}$	$f_c = \frac{1}{2\pi \cdot R_1 \cdot C}$

(Ec. 15.19)

15.4.8 RECTIFICADOR LINEAL

Existen otras aplicaciones en las que el efecto de *cortocircuito virtual* de un A.O. realimentado negativamente resulta útil, como la de rectificador lineal. En la Figura 15.12 se presenta un rectificador de media onda en el que se ha conseguido eliminar la distorsión de cruce característica de los rectificadores con diodos, debida a la caída de tensión en la conducción en los mismos V_o . Se deja al lector el análisis de este circuito, dando como pistas las siguientes:

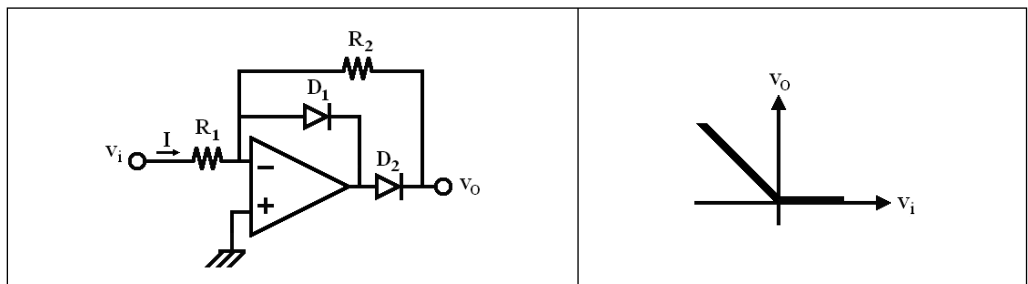


Figura 15.12. Rectificador de media onda ideal (sin distorsión de cruce).

- Si $v_i > 0$, entonces D_1 está conduciendo, D_2 está apagado y no existe corriente por R_2 .
- Si $v_i < 0$, entonces D_1 está apagado y D_2 está conduciendo.

15.4.9 CONVERTOR TENSIÓN-CORRIENTE

En la Figura 15.13 se presenta un ejemplo de convertor tensión-corriente, concretamente un circuito que permite obtener la curva característica de un diodo Zener. La tensión en el Zener es medida directamente en la tensión de salida, mientras que la corriente es medida en la resistencia R.

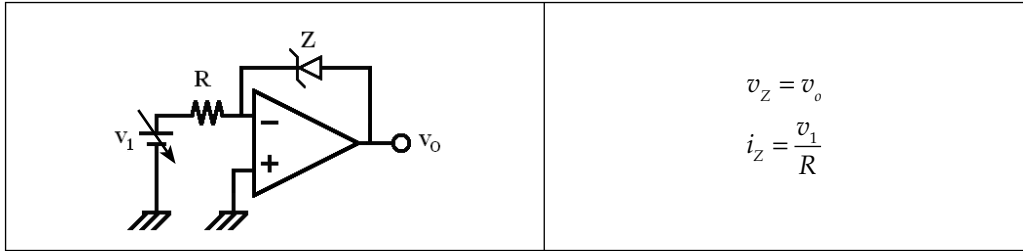


Figura 15.13. Ejemplo de convertor tensión-corriente para la caracterización de un diodo Zener.

15.4.10 FUENTE REGULADA

En la Figura 15.14 se presenta un ejemplo de fuente regulada. Se trata de un circuito que permite obtener un valor de tensión muy estable y constante a la salida a pesar de que se puedan producir cambios en las condiciones de funcionamiento, tales como variaciones en la tensión de entrada y en la carga, derivas térmicas y de envejecimiento, etc. Esto es posible de nuevo debido a que se trata de un sistema realimentado negativamente en el que la ganancia de lazo es muy elevada y la ganancia del sistema corresponde principalmente a la Etapa 1. Se deja al lector la verificación de la expresión de la tensión de salida. No obstante, estos circuitos serán estudiados con mayor detalle en el Tema 18.

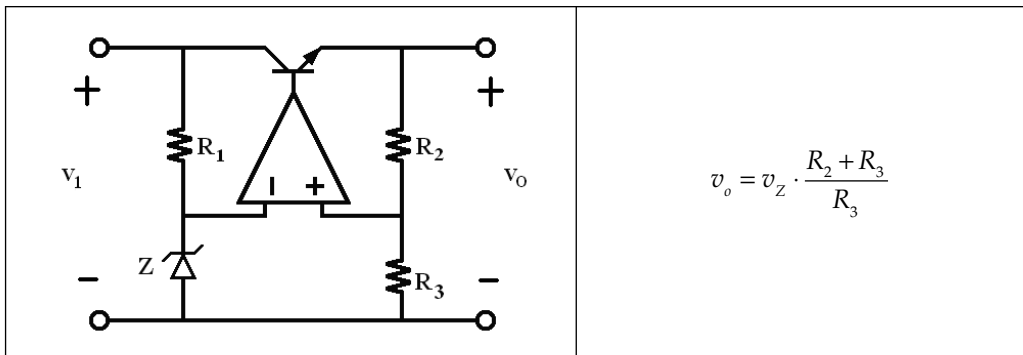


Figura 15.14. Ejemplo de fuente regulada.

TEMA

16



Etapas de potencia. Amplificador Clase A

16.1 INTRODUCCIÓN

El esquema tipo de un sistema amplificador está formado por tres etapas (Figura 16.1).

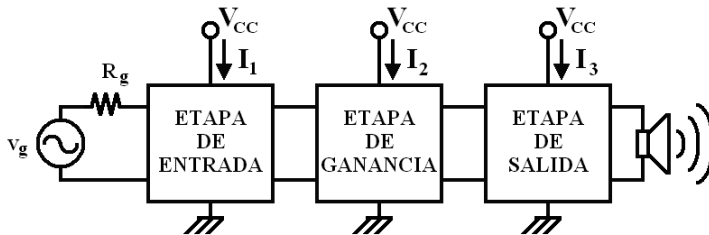


Figura 16.1. Esquema tipo de un amplificador.

Las principales características de un amplificador que hemos estudiado hasta ahora son: impedancias de entrada y de salida, ganancia, respuesta en frecuencia y margen dinámico. Cada una de las etapas del amplificador optimiza en particular alguna de estas características, con el fin de que el comportamiento global del sistema sea el mejor posible. Normalmente, el diseño se basa en los siguientes criterios:

- La impedancia de entrada es definida principalmente por la etapa de entrada.
- La impedancia de salida es definida principalmente por la etapa de salida.
- La ganancia es definida principalmente por la etapa de ganancia.
- La respuesta en frecuencia es definida por las constantes de tiempo asociadas a cada una de las capacidades presentes en el amplificador, que son las que definen los polos presentes en la función de transferencia. En el cálculo de dichas

constantes de tiempo se han de tener en cuenta los efectos de carga de unas etapas sobre otras.

- El margen dinámico suele estar condicionado por las últimas etapas, en las que las amplitudes de las tensiones y las corrientes son máximas.

En todos estos parámetros tratados en los temas anteriores, se da prioridad al tratamiento de la señal. En este tema, sin embargo, enfocaremos la respuesta del sistema desde un punto de vista diferente, como es la gestión de la energía o de la potencia, fundamentalmente representado por el parámetro *rendimiento*.

16.1.1 RENDIMIENTO DE UN AMPLIFICADOR ELECTRÓNICO

Para evaluar el aprovechamiento energético en un amplificador electrónico, estudiaremos la relación entre la potencia consumida y la potencia entregada.

La potencia consumida por el amplificador es la definida en la Ecuación 16.1. En esta expresión se ha despreciado la potencia inyectada al sistema desde la fuente v_g .

$$P_T = P_1 + P_2 + P_3 = V_{CC} \cdot (I_1 + I_2 + I_3) \quad (\text{Ec. 16.1})$$

Por otro lado, hay que tener en cuenta el flujo de potencia dentro del amplificador, de forma que la energía cedida por la etapa de entrada (Etapa 1) será procesada por las otras dos etapas, mientras que la energía ofrecida a la salida de la etapa de ganancia (Etapa 2) únicamente habrá de ser procesada por la etapa de salida (Etapa 3). Teniendo en cuenta este hecho, podemos definir la expresión de la potencia de salida del amplificador de acuerdo con la Ecuación 16.2, siendo π_1 , π_2 y π_3 , respectivamente, los rendimientos de cada etapa.

$$P_0 = P_1 \cdot \eta_1 \cdot \eta_2 \cdot \eta_3 + P_2 \cdot \eta_2 \cdot \eta_3 + P_3 \cdot \eta_3 \quad (\text{Ec. 16.2})$$

Por lo tanto, el rendimiento total del amplificador es el expresado en la Ecuación 16.3.

$$\eta_T = \frac{P_0}{P_T} = \frac{P_1}{P_T} \cdot \eta_1 \cdot \eta_2 \cdot \eta_3 + \frac{P_2}{P_T} \cdot \eta_2 \cdot \eta_3 + \frac{P_3}{P_T} \cdot \eta_3 \quad (\text{Ec. 16.3})$$

Ahora bien, la Etapa 3 es típicamente la etapa que incorpora la ganancia de potencia, por lo que normalmente se cumple que $I_3 \gg I_1, I_2$ y, por lo tanto, se cumple también que $P_3 \gg P_1, P_2$, por lo que podemos aproximar la Ecuación 16.3 a la Ecuación 16.4.

$$\eta_T \approx \frac{P_3}{P_T} \cdot \eta_3 \quad (\text{Ec. 16.4})$$

Concluimos de esta manera que la Etapa 3 es la que condiciona mayoritariamente el rendimiento del sistema. La importancia de cuidar este parámetro radica en diferentes razones:

- Cuidado del medioambiente. La optimización del rendimiento redundante en una mayor eficiencia energética en la cual debemos comprometernos todos, con el fin de reducir los efectos nocivos que implica generar energía y consumirla.

- Tamaño de la fuente de alimentación. Optimizando el consumo podemos también fijar unas especificaciones más restrictivas para otros sistemas asociados, como la fuente de alimentación. Por ejemplo, esto permite disminuir el tamaño de las baterías y de los paneles solares en los sistemas autónomos alimentados por energía solar.

16.1.2 CAPACIDAD DE DAR POTENCIA. RESISTENCIA DE SALIDA

Dos sistemas distintos pueden ofrecer la misma diferencia de potencial, aunque no necesariamente la misma potencia. La capacidad de dar potencia queda modelada por la impedancia de salida del sistema.

En efecto, consideremos el equivalente Thevenin de un sistema eléctrico conectado a una carga R_L (Figura 16.2).

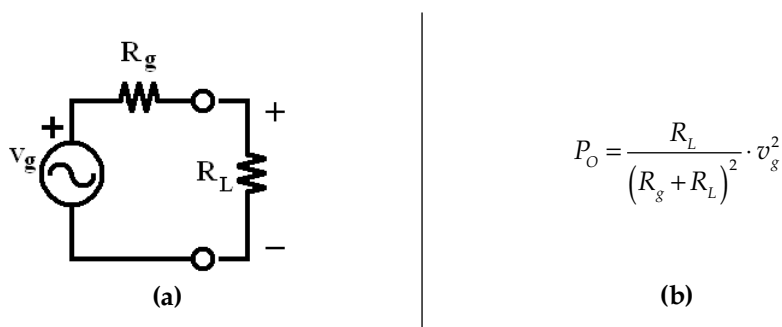


Figura 16.2. a) Circuito equivalente Thevenin de un sistema alimentando a una carga. b) Potencia de salida o potencia consumida por la carga.

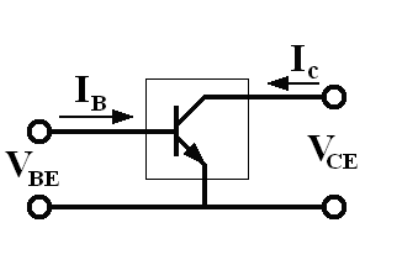
En esta figura podemos observar que es el valor de R_g quien limita la capacidad de dar potencia a la carga, dada una tensión v_g y una carga R_L . Un sistema cuya impedancia de salida R_g sea nula tiene la capacidad de llegar a dar una potencia infinita (ante cargas de valor nulo). Se trataría de un sistema ideal. Podemos concluir que cuanto menor sea el valor de R_g en un sistema con salida en tensión, mayor es la capacidad de dar potencia del sistema.

Por lo tanto, la capacidad de dar potencia del amplificador está determinada por su impedancia de salida, que a su vez está determinada por la propia impedancia de salida de la Etapa 3. Conviene que dicha impedancia sea la menor posible para una carga alimentada en tensión.

16.1.3 PÉRDIDAS EN TRANSISTORES

El rendimiento viene determinado por las pérdidas de potencia que se producen en el sistema. El cálculo de la potencia disipada en las resistencias es bien conocido, y es uno de los conceptos básicos de la teoría de circuitos.

Por otro lado, las pérdidas de potencia en los transistores pueden expresarse mediante la Ecuación 16.5 (se ha puesto un BJT como ejemplo).



$$P_{BJT}(t) = I_B(t) \cdot V_{BE}(t) + I_C(t) \cdot V_{CE}(t) \quad (\text{Ec. 16.5})$$

En la zona lineal de funcionamiento propia de una correcta amplificación, podemos despreciar la potencia disipada en la malla de entrada, pudiendo aproximar la Ecuación 16.5 a la Ecuación 16.6.

$$\text{En zona activa: } P_{BJT}(t) \approx I_C(t) \cdot V_{CE}(t) \quad (\text{Ec. 16.6})$$

Una consideración análoga puede realizarse para los transistores FET, resultando la Ecuación 16.7. directamente, pues la corriente de puerta es nula.

$$I_G = 0 \rightarrow P_{FET}(t) = I_D(t) \cdot V_{DS}(t) \quad (\text{Ec. 16.7})$$

16.2 EL AMPLIFICADOR CLASE A

De todo lo estudiado en este tema podemos concluir que en la implementación de la Etapa 3 requerimos dos características principales:

- La impedancia de salida ha de ser la menor posible.
- El rendimiento debe ser el mayor posible.

Las configuraciones de amplificación más adecuadas para cumplir la primera característica, dentro de las que se han estudiado en temas anteriores, son las configuraciones colector común y drenador común. Aunque la ganancia de tensión en estos casos es pobre, con un diseño adecuado la impedancia de salida es pequeña, lo cual las hace idóneas desde este punto de vista, como se comprobará en el siguiente apartado. A estas etapas se las denomina también Clase A debido a que sus transistores operan permanentemente en zona activa (caso del BJT), a diferencia de otras topologías que son estudiadas en el Tema 17.

16.3 CONFIGURACIÓN COLECTOR COMÚN. ANÁLISIS DC Y AC. RESISTENCIA DE SALIDA

La configuración colector común empleada en este análisis es la presentada en la Figura 16.3 a).

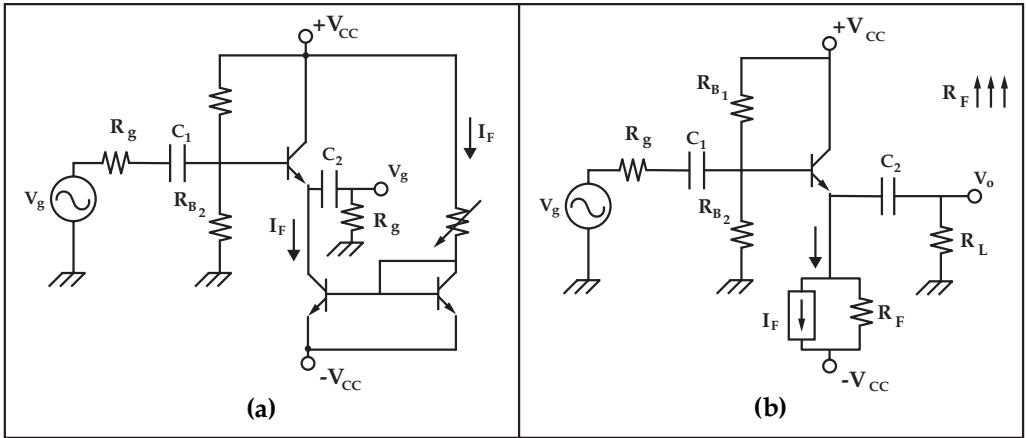


Figura 16.3. a) Configuración colector común con fuente de corriente en la polarización. b) Circuito equivalente.

Este circuito consta de una fuente de corriente en configuración *espejo de corriente* (véanse la Figura 3.10 y el apartado 3.4.2), de forma que puede ser representado mediante la Figura 16.3 b). El valor de corriente I_F se obtiene a partir del análisis DC del circuito, dando como resultado la Ecuación 16.8.

$$I_F = \frac{2V_{CC} - V_{BEon}}{R_p} \quad (\text{Ec. 16.8})$$

El valor de R_F es muy elevado, despreciándolo en muchos análisis. No obstante, en el análisis AC en ocasiones es necesario tenerlo en cuenta. Planteando el circuito en pequeña señal de la Figura 16.3 b) y calculando en él la resistencia equivalente *vista* desde el emisor del transistor, podemos obtener la Ecuación 16.9, siendo r_ψ y r_0 las resistencias características del modelo en pequeña señal de dicho transistor bipolar. Es importante recordar que en un circuito espejo de corriente se considera que los dos transistores son idénticos.

$$D_s] d || \frac{\alpha}{S/\delta} \quad (\text{Ec. 16.9})$$

16.3.1 ANÁLISIS AC

En la Figura 16.4 se muestra el circuito equivalente en pequeña señal resultante para esta topología.

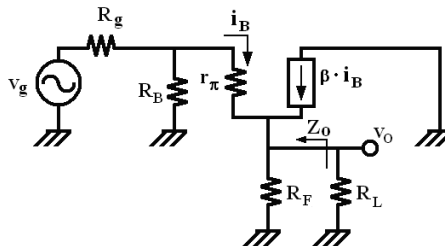


Figura 16.4. CEPS de la configuración CC.

En las Ecuaciones 16.10 se muestra el planteamiento para la obtención de la ganancia para este caso, considerando que $R_F \gg R_L$.

$$\begin{aligned}
 h_a] [L_4 \parallel \# / \delta f_i \parallel D_8 \parallel D_Y] f_i [L_4 \parallel \# / \delta f_i \parallel D_8 \parallel D_Y] f_i \\
 h_T] [L_4 \parallel d_g' / \# / \delta f_i \parallel D_8 \parallel D_Y] f_i [L_4 \parallel d_g' / \# / \delta f_i \parallel D_8 \parallel D_Y] f_i \\
 h_T] h_Y] \frac{D_4 / d_g' / \# / \delta f_i \parallel D_8 \parallel D_Y] f_i}{D_Y / D_4 / d_g' / \# / \delta f_i \parallel D_8 \parallel D_Y] f_i} \parallel h_Y
 \end{aligned} \quad (Ec. 16.10)$$

A partir de las Ecuaciones 16.10 es posible obtener la expresión de dicha ganancia (Ecuación 16.11), resultando ser cercana a la unidad, como ya se comprobó en temas anteriores.

$$A_V = \frac{v_o}{v_g} = \frac{v_o}{i_B} \cdot \frac{i_B}{v_b} \cdot \frac{v_b}{v_g} \approx \frac{(1 + \beta) \cdot R_L}{r_\pi + (1 + \beta) \cdot R_L} \approx 1 \quad (Ec. 16.11)$$

La Figura 16.5 muestra el circuito equivalente planteado para la obtención de la impedancia de salida mostrada en las Ecuaciones 16.12. Se observa que es un valor muy bajo, tal y como se desea.

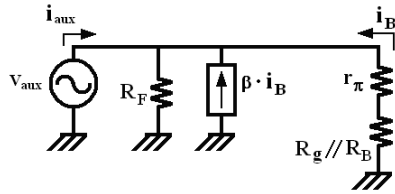


Figura 16.5. CEPS para la obtención de la impedancia de salida.

$$\begin{aligned}
 [s_{gij}]] 1 [L_4 \parallel \# / \delta f_i \parallel D_8 \parallel D_Y] f_i \frac{h_{s_{gij}}}{D_8} \\
 1 [L_4] \frac{h_{s_{gij}}}{d_g' / D_4 \parallel D_Y} \quad \left| \quad L_o] D_8 \parallel \left(\frac{d_g' / D_4 \parallel D_Y}{\# / \delta} \right) \right| \quad (Ec. 16.12)
 \end{aligned}$$

16.3.2 ANÁLISIS DEL RENDIMIENTO

La topología recién analizada satisface la característica de baja impedancia de salida. Vamos a evaluar en este apartado cuál es el máximo rendimiento que podríamos obtener de ella. Para ello es necesario evaluar la relación entre la máxima potencia de salida que podría consumir la carga respecto a una potencia total consumida por el amplificador.

La potencia de salida P_o puede ser definida para una carga resistiva a partir de la Ecuación 16.13.

$$P_o = v_{Of} \cdot i_{Of} = \frac{v_{Of}^2}{R_L} \quad (Ec. 16.13)$$

Para obtener la potencia total de entrada P_T consideramos despreciable la aportada por v_g frente a la aportada por la fuente de alimentación V_{CC} . Hay que tener en cuenta que las tensiones y las corrientes del circuito tienen una componente DC y otra AC. Aplicando la definición de potencia consumida o potencia activa, podemos obtener el valor de esta potencia (Ecuación 16.14). Se ha despreciado en este caso la corriente DC que circula por R_F por ser esta resistencia de valor elevado. Todas estas idealizaciones de la potencia de entrada garantizan que el cálculo del rendimiento real nunca será mayor que el máximo que estamos calculando.

$$P_T = P_{consumida} = P_{activa} = \overline{P_i(t)} = \frac{1}{T} \cdot \int_0^T v_i(t) \cdot i_i(t) \cdot dt = 2 \cdot V_{CC} \cdot \overline{I_{CC}(t)} = 2 \cdot V_{CC} \cdot I_F \quad (\text{Ec. 16.14})$$

Podemos comprobar que el consumo en esta topología es independiente de la carga y sólo depende de la polarización del transistor. El rendimiento se obtiene en la Ecuación 16.15 como cociente de la Ecuación 16.13 y la Ecuación 16.14.

$$\eta = \frac{v_{Oef}^2 / R_L}{2 \cdot V_{CC} \cdot I_F} = \frac{v_{Oef} \cdot i_{Oef}}{2 \cdot V_{CC} \cdot I_F} \quad (\text{Ec. 16.15})$$

A la luz de esta expresión, si queremos obtener el máximo rendimiento posible, éste se dará para los máximos valores de las tensiones y las corrientes en AC. Estos valores están limitados por el margen dinámico del amplificador, que a su vez está definido por el punto de trabajo y la recta de carga de alterna (Figura 16.6).

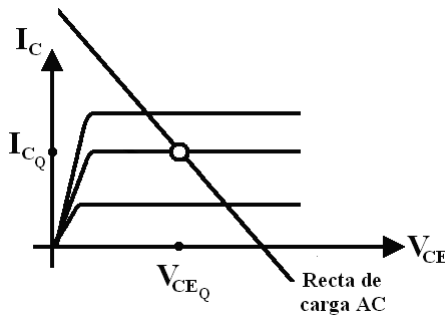


Figura 16.6. Punto de trabajo y recta de carga de alterna.

Las amplitudes máximas que podríamos obtener en la señal alterna de salida en las condiciones ideales son las definidas en la Ecuación 16.16.

$$\begin{aligned} v_{Op \text{ máx}} &= V_{CEmáx} = V_{CC} & v_{Oef \text{ máx}} &= V_{CC} / \sqrt{2} \\ i_{Op \text{ máx}} &= I_{CQ} = I_F & i_{Oef \text{ máx}} &= I_F / \sqrt{2} \end{aligned} \quad (\text{Ec. 16.16})$$

y, por lo tanto, la expresión del máximo rendimiento es la presentada en la Ecuación 16.17.

$$\eta_{máx} = \frac{v_{Oef \text{ máx}} \cdot i_{Oef \text{ máx}}}{2 \cdot V_{CC} \cdot I_F} = \frac{V_{CC} / \sqrt{2} \cdot I_F / \sqrt{2}}{2 \cdot V_{CC} \cdot I_F} = \frac{1}{4} = 25\% \quad (\text{Ec. 16.17})$$

Un rendimiento del 25% es un valor muy bajo. Teniendo en cuenta además que éste se obtendría en las mejores condiciones posibles y que lo habitual es que se obtengan rendimientos sensiblemente menores, podemos concluir que esta topología no tiene un buen comportamiento desde el punto de vista del aprovechamiento energético.

La clave de este hecho está en que el transistor se encuentra permanentemente en su zona activa y, por lo tanto, ha de soportar un consumo alto, incluso en el caso de que no exista señal de alterna a la entrada. En el Tema 17 se estudiarán algunas alternativas que mejoran estas características.

TEMA

17



Amplificador Clase B y Clase AB

17.1 INTRODUCCIÓN

En el tema anterior comprobamos que el amplificador Clase A (basado en la configuración colector común) tiene las siguientes características:

- La ganancia de tensión es próxima a 1 ($A_v \sim 1$).
- Es un amplificador de potencia, gracias a su baja impedancia de salida R_O .
- Su rendimiento máximo esperable (en las condiciones ideales) es del 25%.

Las características del amplificador Clase A hacen que sea una buena topología para implementar una etapa de salida. No obstante, su rendimiento es de bajo valor, lo cual puede ser crítico en algunas aplicaciones. En este tema se presentarán topologías evolucionadas respecto a este amplificador, que permitirán mejorar el rendimiento, conservando las otras dos características.

17.2 MODIFICACIÓN DE LA TOPOLOGÍA EN CLASE A

Estudiemos en primer lugar la topología de la Figura 17.1. Podemos afirmar de ella lo siguiente:

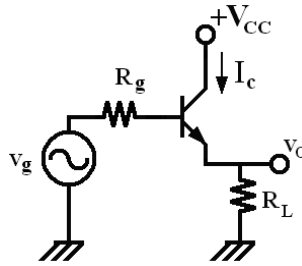


Figura 17.1. Modificación de una topología en Clase A.

- Guarda la configuración de colector común y, por lo tanto, las características de etapa de salida estudiadas hasta el momento.
- Se han eliminado los acoplamientos capacitivos.
- Relacionada con la característica anterior, en esta topología la fuente v_g interviene en la polarización del transistor.
- Sólo es posible la amplificación del semiciclo positivo de la tensión alterna de entrada. En efecto, para que el transistor entre en conducción es necesario disponer de una tensión positiva en la base.

A continuación realizamos un análisis en mayor detalle.

17.2.1 ANÁLISIS DC

En la Figura 17.2 se muestra el circuito equivalente en DC, en el que el transistor se debe encontrar en su zona lineal de funcionamiento para poder realizar posteriormente una correcta amplificación.

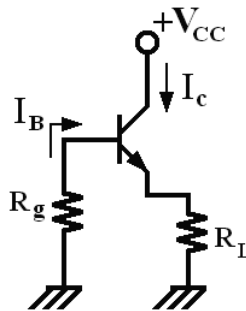


Figura 17.2. Topología en Clase A modificada. Análisis DC.

Las expresiones correspondientes al punto de trabajo se muestran en la Ecuación 17.1. Nos encontramos aquí la primera diferencia respecto a la topología Clase A, y es la ausencia de corrientes de polarización. Es decir, en ausencia de tensión de alterna no se producen pérdidas en el circuito.

$$I_{BQ} = 0 \Rightarrow I_{CQ} = 0 \quad V_{CEQ} = V_{CC} \quad (\text{Ec. 17.1})$$

Como contrapartida, sólo será posible amplificar el semiciclo positivo de la señal alterna de entrada, ya que el punto de trabajo se encuentra ubicado en la zona de corte del transistor.

17.2.2 ANÁLISIS AC

Este análisis sólo tiene sentido considerando la zona lineal de funcionamiento del transistor; es decir, en los momentos en los que la fuente de entrada v_g se encuentra generando el semiciclo positivo de su señal. La Figura 17.3 muestra su circuito equivalente en pequeña señal.

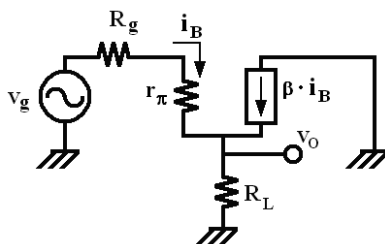


Figura 17.3. Circuito equivalente en pequeña señal de la Figura 17.2.

En la Ecuación 17.2 se presenta el cálculo de la ganancia de esta topología.

$$A_v = \frac{i_B \cdot (1 + \beta) \cdot R_L}{i_B \cdot (r_\pi + (1 + \beta) \cdot R_L)} \approx 1 \tag{Ec. 17.2}$$

En la Ecuación 17.3 se presenta el cálculo de la impedancia de salida para esta topología. Dicha expresión se ha basado en la Figura 17.4.

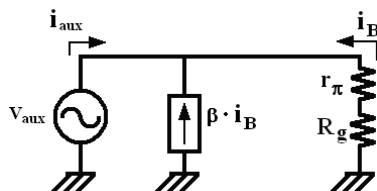


Figura 17.4. Circuito equivalente en pequeña señal para el cálculo de la impedancia de salida.

$$R_o = \frac{r_\pi + R_g}{1 + \beta} \tag{Ec. 17.3}$$

Comprobamos cómo esta topología sigue respondiendo en pequeña señal a las mismas especificaciones de un amplificador Clase A: ganancia de unidad y baja impedancia de salida.

17.2.3 CONCLUSIONES DE LA TOPOLOGÍA CLASE A MODIFICADA

- Conservamos las buenas características de pequeña señal para una etapa de salida gracias a su configuración de colector común.
- Se ha modificado la forma en la que el circuito consume energía. En la topología en Clase A se produce un importante consumo de potencia, incluso en el caso de que no exista señal AC. Sin embargo, en esta topología modificada, el consumo es función de la presencia de dicha señal AC. Es posible que este hecho mejore el rendimiento, lo que será aprovechado y analizado en el apartado siguiente.
- La característica anterior se consigue gracias a que el punto de trabajo del transistor está ubicado en la zona de corte. Este hecho presenta el inconveniente de no poder mantener la zona lineal de funcionamiento (y por lo tanto la amplificación) en todo el margen dinámico requerido, sino únicamente en los semiciclos positivos de la forma de onda AC. Podemos afirmar que en este circuito la forma de onda de salida es una señal rectificada en media onda respecto a la señal de entrada.

17.2.4 AMPLIFICADOR CLASE B

La topología anterior permitía conservar las buenas características AC del amplificador Clase A y, previsiblemente, mejorar su rendimiento (como se comprobará a continuación). Sin embargo, sólo amplifica un semiciclo de la señal AC.

En la Figura 17.5 se muestra un ejemplo de un amplificador Clase B. Se trata de un circuito similar al de la Figura 17.1 al que se ha añadido un transistor y una fuente de alimentación simétricos respecto de los ya existentes. Estos elementos simétricos son los que permiten realizar la amplificación también en el semiciclo negativo de la señal AC.

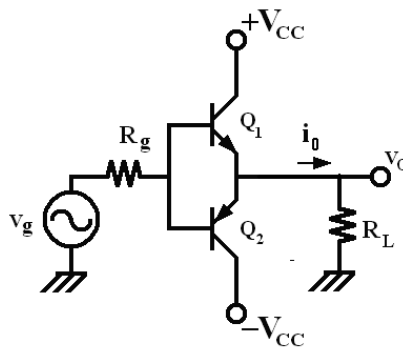


Figura 17.5. Topología en Clase B.

En esta topología no es posible que los dos transistores conduzcan a la vez. Si uno de ellos está en conducción, el otro necesariamente está en corte. Q_1 conduce para $v_g > 0$ y Q_2 conduce para $v_g < 0$.

Las formas de onda de tensiones y de corriente que se obtienen en este caso son las mostradas en la Figura 17.6. Comprobamos cómo en los pasos por cero de la tensión de entrada no hay tensión en la salida, y también cómo dicha tensión de salida presenta

un *offset* respecto de la tensión de entrada, todo ello debido a la V_{BEon} propia de la conducción de los transistores. Este fenómeno se denomina *distorsión de cruce*. Hasta que en la entrada no haya esa tensión V_{BEon} , bien positiva o negativa, ni el transistor Q_1 ni el Q_2 conducen, respectivamente.

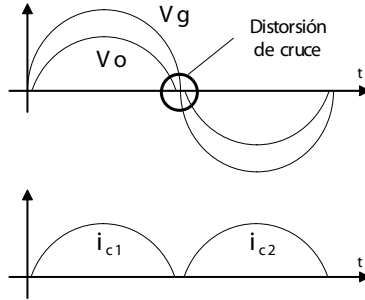


Figura 17.6. Formas de onda de tensiones y corriente en una topología en Clase B.

17.2.5 CÁLCULO DEL RENDIMIENTO EN LA ETAPA DE CLASE B

Veamos el rendimiento que podemos obtener del amplificador Clase B. En esta valoración no tendremos en cuenta la distorsión de cruce, la cual puede despreciarse si la tensión de salida es suficientemente elevada (mucho mayor que V_{BEon}). La potencia de salida puede obtenerse mediante la Ecuación 17.4:

$$P_o = \frac{v_{Oef}^2}{R_L} = \frac{v_{Oef} \cdot i_{Oef}}{R_L} = \frac{V_{Op} \cdot I_{Op}}{2R_L} \tag{Ec. 17.4}$$

La potencia de entrada aportada por las fuentes V_{CC} puede obtenerse a partir de la definición de potencia activa, aplicada a un semiciclo de funcionamiento de este amplificador (Ecuación 17.5).

$$P_{activa} = \overline{P_i(t)} = \frac{1}{T} \cdot \int_0^T v(t) \cdot i(t) \cdot dt = \frac{2}{T} \cdot \int_0^{T/2} V_{CC} \cdot i_o(t) \cdot dt = P_{entrada} \tag{Ec. 17.5}$$

Considerando las formas AC sinusoidales en la Figura 17.6, podemos definir la expresión de la corriente en el dominio del tiempo y transformarla para definirla en función del ángulo (Ecuación 17.6).

$$i_o(t) = I_{Op} \cdot \text{sen}(\omega \cdot t) \quad \left| \quad i_o(\alpha) \equiv I_{Op} \cdot \text{sen} \alpha \quad \left| \quad \begin{array}{l} \omega \cdot t = \alpha \\ T = 2\pi \\ \text{Cambio de variable} \end{array} \right. \right. \tag{Ec. 17.6}$$

Por lo tanto, la expresión de la potencia de entrada da lugar a la Ecuación 17.7.

$$P_{entrada} = \frac{1}{\pi} \cdot \int_0^\pi V_{CC} \cdot I_{Op} \cdot \text{sen} \alpha \cdot d\alpha = \frac{V_{CC} \cdot I_{Op}}{\pi} \cdot [-\cos \alpha]_0^\pi = 2 \frac{V_{CC} \cdot I_{Op}}{\pi} \tag{Ec. 17.7}$$

Y la expresión del rendimiento como cociente de la potencia de salida y la potencia de entrada da lugar a la Ecuación 17.8.

$$\eta = \frac{P_o}{P_e} = \frac{\pi}{4} \cdot \frac{V_{Op} \cdot I_{Op}}{V_{CC} \cdot I_{Op}} \rightarrow \eta = \frac{\pi}{4} \cdot \frac{V_{Op}}{V_{CC}} \quad \text{(Ec. 17.8)}$$

Vemos que el rendimiento aumenta con la amplitud de la tensión de salida. Por lo tanto, el rendimiento máximo se dará con la máxima tensión de salida, que se corresponde con el inicio de la saturación del transistor bipolar ante el valor de pico de dicha tensión (Ecuación 17.9).

$$\eta_{m\acute{a}x} \rightarrow V_{Op\ m\acute{a}x} = V_{CC} \text{ (idealmente)} \quad \text{luego } \eta_{m\acute{a}x} \approx 78.5\% \quad \text{(Ec. 17.9)}$$

Verificamos que con esta topología podemos mejorar significativamente el rendimiento respecto a la topología Clase A (cuyo máximo valor es del 25% tal y como se obtuvo en el tema anterior), conservando sus buenas características AC para una Etapa de salida.

Sin embargo, ha surgido un nuevo efecto no deseado como es la distorsión de cruce, originada por el hecho de que es la propia fuente de entrada v_g quien debe introducir al transistor en la zona lineal de funcionamiento. En el apartado siguiente se estudiará el amplificador Clase AB, que permitirá resolver el problema.

17.3 AMPLIFICADOR CLASE AB

La Figura 17.7 muestra un ejemplo de topología Clase AB. En ella se añaden unos elementos (los diodos y las resistencias R) que permiten prepolarizar los transistores, de forma que se les sitúa en la frontera entre la zona de corte y de conducción. De esta manera, es la polarización de los diodos la que consigue superar en todo momento la V_{BEon} y eliminar la distorsión de cruce en la tensión de salida.

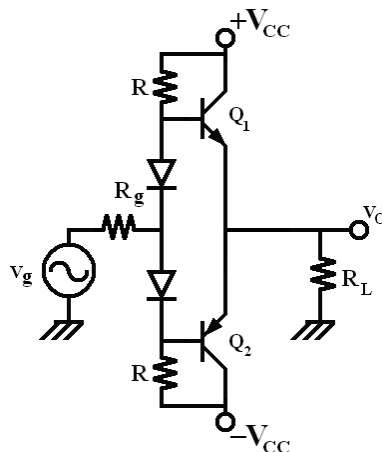


Figura 17.7. Amplificador Clase AB

Esta solución incrementa un poco las pérdidas y, por lo tanto, disminuye un tanto el rendimiento. No obstante, la eliminación de la distorsión de cruce suele justificar escoger esta solución.

También es necesario tener cuidado para no sobrepolarizar los transistores, ya que ello podría llevar a una zona de saturación a los BJT y dispararía las pérdidas. Existen múltiples topologías que permiten ajustar muy bien una prepolarización correcta de los transistores.

En la Figura 17.8 se propone una solución basada en la realimentación negativa de un A.O. Esta solución permite evitar la distorsión de cruce, ya que el sistema fuerza a que la tensión de salida sea igual a la tensión de entrada. Recuerde el concepto de *cortocircuito virtual* en el que la tensión diferencial en el A.O. ha de ser nula.

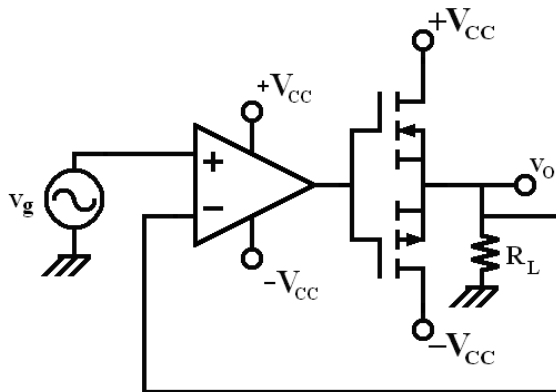


Figura 17.8. Eliminación de la distorsión de cruce en una amplificador Clase B mediante un amplificador operacional realimentado.

TEMA

18



Fuentes de tensión reguladas y estabilizadas

Hemos descrito a lo largo de este libro cómo son los componentes básicos de la electrónica, dónde se aplican para realizar una amplificación, cómo se analiza dicha amplificación en sus parámetros de entradas y salidas, ganancias y respuestas en frecuencia, cómo mejoran las prestaciones al realimentar, cómo obtener mayores potencias a las salidas, etc. De todo lo que se necesita para hacer un amplificador, aún nos falta un punto por describir: la forma de alimentar todos los bloques del amplificador.

En este tema nos preocuparemos de obtener fuentes de tensión con salida continua y sin variaciones temporales, de modo que sirvan al propósito de alimentar todos los circuitos que hemos visto. Como hemos comprobado, la amplificación depende en gran medida del punto de polarización de los transistores que formen el circuito amplificador. En efecto, todos los parámetros de pequeña señal del circuito equivalente con que representamos los transistores en alterna están calculados según el punto de polarización. Si este punto de polarización varía, lo harán dichos parámetros y, por ende, las ganancias de amplificación. La variación de la tensión de alimentación cambiaría el punto de polarización. Por ese motivo, tenemos una necesidad absoluta de controlar la tensión con que se alimentan los sistemas.

La regulación de la tensión es necesaria, desde el punto de vista de dónde tomemos la tensión de alimentación, por:

- Caídas de tensión en la red.
- Variaciones en la demanda de corriente de la carga, según el circuito que estemos alimentando.

Por ejemplo, un microprocesador funcionando en un ordenador debe estar alimentado a un valor de tensión muy constante, sin rizado, independiente de la carga

(entendiendo por ésta la ocupación de puertas que pueda tener el microprocesador), de la temperatura que alcance (y el lector seguramente es consciente de que puede ser muy alta, cuando escucha el ventilador de su PC), del envejecimiento de los componentes, etc.

18.1 RECTIFICACIÓN DE SEÑAL

La Figura 18.1 ilustra las etapas habituales necesarias para conseguir una fuente de tensión:

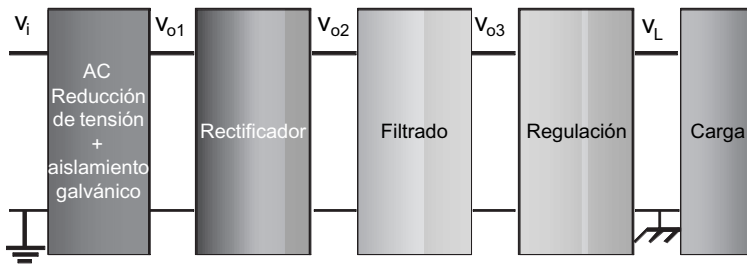


Figura 18.1. Diagrama de bloques de una fuente de tensión.

De una red eléctrica general, utilizando un transformador que aísla galvánicamente la red externa del circuito a desarrollar, pasamos a tener una tensión menor, v_{o1} , normalmente reducida, y con una referencia diferente, que podemos tomar en uno de sus hilos del secundario. En este sentido, la referencia de señal o masa (referencia de tensión en la derecha de la Figura 18.1) es el nivel de potencial tomado como referencia en el circuito electrónico. Por otra parte, la tierra (referencia de tensión en la izquierda de la Figura 18.2) es el potencial de referencia de los equipos eléctricos y electrónicos en su interacción con el ser humano. El terminal de tierra, como su nombre indica, es conectado a un punto del suelo. Los equipos se alimentan habitualmente mediante un cable que incluye tres terminales: dos para el suministro de energía, y un tercero para conectar el potencial de tierra. Habitualmente la carcasa de los equipos (la que está en contacto directo con los usuarios) se conecta a este potencial como medida de seguridad, de forma que si alguna parte interna “viva” del equipo (energizada eléctricamente) tiene una deriva a la carcasa por avería, se formaría un cortocircuito que provoca el salto de las protecciones. Por ejemplo, el uso de un equipo de TV de tubo de rayos catódicos (los habituales hasta la aparición de las pantallas planas), necesita de grandes tensiones para crear campos eléctricos adecuados dentro de dicho tubo. A pesar de ello, su uso resulta seguro gracias a la toma de tierra de alimentación que garantiza un potencial eléctrico seguro en las partes más externas del televisor.

Las diferentes etapas van conformando una señal continua de valor constante. Pasaríamos por un sistema rectificador (véase el Tema 2, Apartado 2.4), que convierte en positivos todos los semiciclos de la señal, v_{o2} . Aplicamos luego un filtro paso bajo, que al eliminar las frecuencias altas provoca una señal v_{o3} que aún contiene un rizado. Posteriormente se realiza una regulación en la carga, que conforma un nivel de tensión menor,

pero constante, v_L . Las señales que tenemos en cada una de las etapas son las descritas en la Figura 18.2.

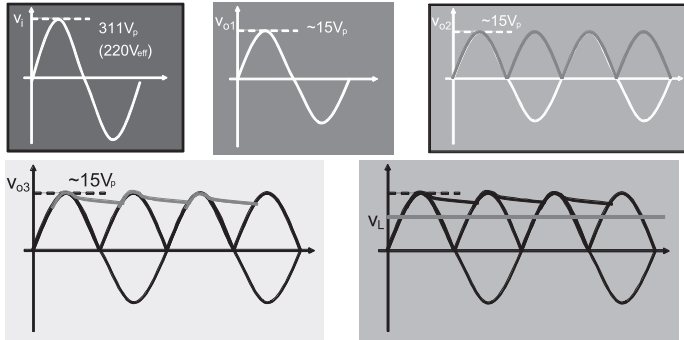


Figura 18.2. Señales respectivas al diagrama de bloques de una fuente de tensión mostrado en la Figura 18.1.

Se habla de dos parámetros para conocer la bondad del ajuste, la regulación de línea y la regulación de carga. Definimos en la Ecuación 18.1 la regulación de línea:

$$\text{Regulación de línea: } \frac{V_{\text{máx}} - V_{\text{mín}}}{V_{\text{mín}}} 100 \quad (\text{Ec. 18.1})$$

donde $V_{\text{máx}}$ es la tensión de carga producida para la tensión máxima en la línea, y $V_{\text{mín}}$ la producida para la tensión mínima. Téngase en cuenta que estos valores máximo y mínimo no se están refiriendo a los de pico y mínimo de la salida del rectificador, sino que son los valores promedio máximo y mínimo posibles. En cuanto a la regulación de carga, la Ecuación 18.2 nos indica su cálculo:

$$\text{Regulación de carga: } \frac{V_{\text{máx}} - V_{\text{mín}}}{V_{\text{mín}}} 100 \quad (\text{Ec. 18.2})$$

donde $V_{\text{máx}}$ es la tensión máxima en la carga producida con la corriente de carga mínima, y $V_{\text{mín}}$ la tensión mínima producida para la corriente de carga máxima.

Ambas regulaciones serían ideales si fueran cero: la salida sería estrictamente continua, con independencia de las variaciones de tensión en la línea de partida, o de la carga acoplada a la salida.

El reductor de tensión, el rectificador y el filtro son etapas comunes a diferentes soluciones. En la Figura 18.3 se muestra una topología de ejemplo de esta parte de la fuente. Su salida, en la Figura 18.3, $v_{i'}$ servirá como entrada al resto de circuitos del tema:

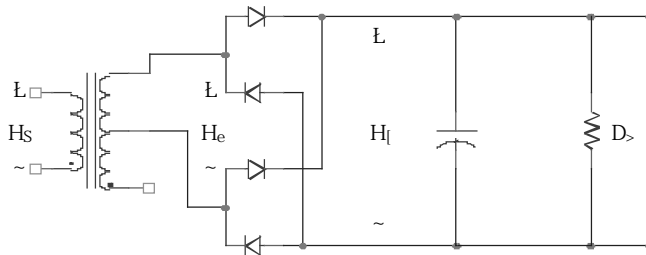


Figura 18.3. Una solución posible sobre el rectificador con filtro.

De este circuito se obtienen las señales de la Figura 18.4. El número N_s es el número de espiras del secundario del transformador, y N_a las del primario, V_o la tensión de caída de un diodo y f la frecuencia de la señal de línea (v_s). Recuérdese que la tensión de rizado tras un rectificador con filtro tiene una expresión como la mostrada en la Figura (véase el Tema 2, Ecuación 2.2).

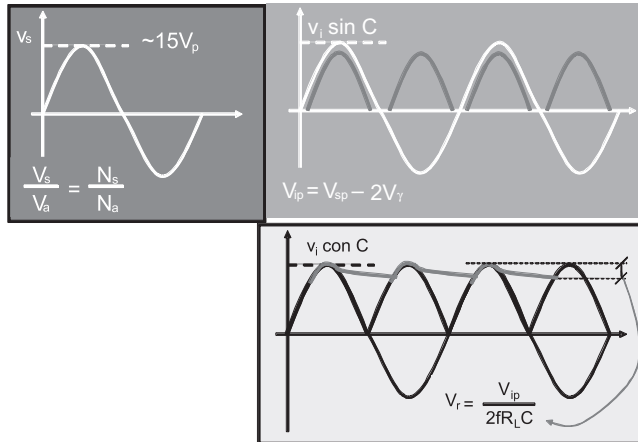


Figura 18.4. Señales respectivas al rectificador con filtro mostrado en la Figura 18.3.

El valor de continua a la salida de este rectificador con filtro podría considerarse el promedio de la señal de salida dado por la Ecuación 18.3, ya que al ser una señal prácticamente triangular, su valor promedio es la mitad de la variación que sufra.

$$V_{DC} = V_{ip} - \frac{1}{2} V_r \tag{Ec. 18.3}$$

18.2 TIPOS DE ESTABILIZADORES

En este apartado describiremos los esquemas principales de los estabilizadores. El objetivo con el que se diseña un estabilizador o una fuente regulada es el de mantener constante la tensión de salida. Para ello, trabajan midiendo o muestreando constantemente la misma y compensando cualquier variación o irregularidad que provoque la entrada.

Para llevar a cabo estas operaciones, al menos deben aparecer los siguientes elementos en la fuente:

- una referencia, para comparar la salida con una tensión estable,
- un comparador, por tanto, que compare la salida con esa referencia,
- y un elemento de control que absorba las diferencias entre las tensiones de salida y de entrada.

Para ello hay dos opciones de configuración detalladas por bloques en la Figura 18.5. Se muestra un estabilizador en modo paralelo, y un estabilizador serie, también

llamado simplemente regulador. Observamos que la diferencia, implícita en el nombre, es dónde se coloca el dispositivo de control: en paralelo, se coloca en paralelo con la carga; si es en serie, lo hace en serie con la tensión de entrada y la carga.

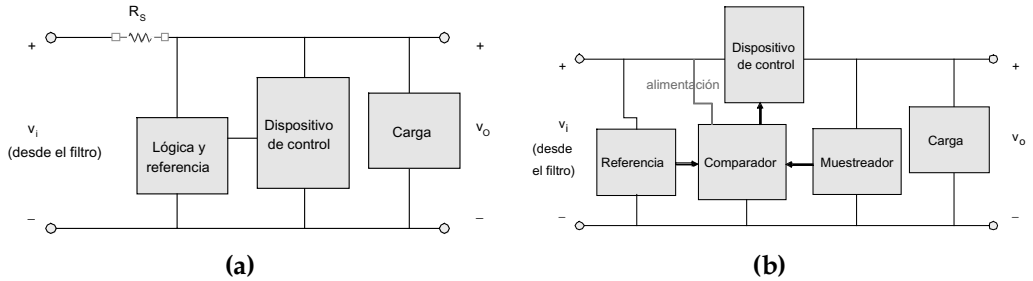


Figura 18.5. Diagramas de bloques de las fuentes reguladas: a) Estabilizador en modo paralelo. b) Estabilizador en modo serie, o fuente regulada.

Pasaremos a estudiar ahora los estabilizadores, comenzando por el modo paralelo, muy simple de realizar con un diodo Zener.

18.3 ESTABILIZADOR EN MODO PARALELO: FUENTES ESTABILIZADAS

La forma más sencilla de estabilizar en paralelo la tensión de salida es ubicar en paralelo con ella un diodo Zener. Recordemos que el diodo Zener (Tema 2) funcionando en zona Zener tiene una caída muy constante entre sus terminales, llamada tensión de Zener. Su curva característica tiene la forma de la Figura 18.6. Recordemos que para que el diodo funcione en zona Zener debemos tener una corriente mínima $I_{Z\text{mín}}$. A partir de esa corriente, la caída de tensión es V_Z , admitiendo el diodo niveles altos de corriente sin variarla sustancialmente.

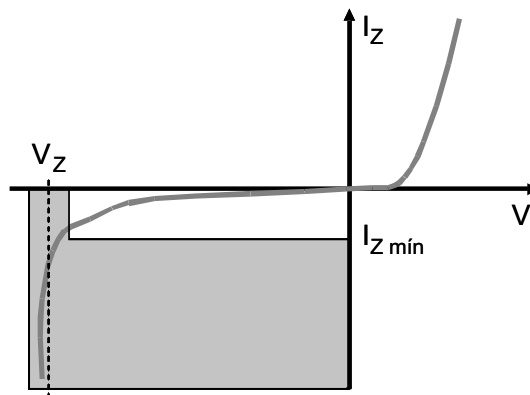


Figura 18.6. Curva característica de un diodo Zener.

La tensión, por tanto, varía muy poco aun con grandes variaciones de corriente. El esquema a seguir en un circuito estabilizado en paralelo desarrollado con un diodo Zener es el de la Figura 18.7.

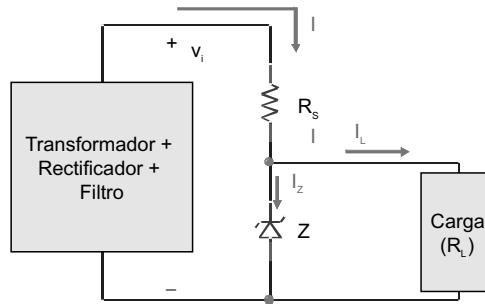


Figura 18.7. Esquema de un estabilizador en modo paralelo implementado con un diodo Zener.

La forma de plasmar este circuito en la realidad es la Figura 18.8. Como vemos, la carga R_L siempre tendrá una caída de tensión entre sus extremos dada por la del diodo Zener. Como la caída de tensión en la carga es constante, la corriente (si R_L no varía) también lo será. Si en v_i hay más tensión, o se producen picos de corriente por I_s , la corriente sobrante viaja por el diodo Zener, que la soporta bien, según la curva de la Figura 18.6. La carga queda protegida ante picos de tensión o corriente.

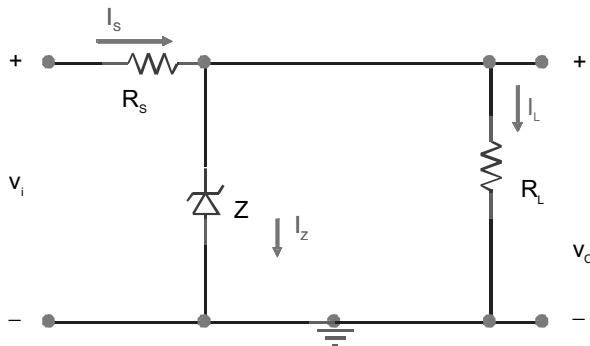


Figura 18.8. Estabilizador en modo paralelo implementado con un diodo Zener.

La resistencia en serie R_s se conecta para conseguir polarizar al diodo Zener en su zona Zener. En efecto, calculando las corrientes por cada rama, e imponiendo que para las peores condiciones de entrada (tensión v_i mínima), la corriente por el Zener (que será también la mínima) sea al menos la mínima necesaria para polarizar al diodo en zona Zener, se cumple la Ecuación 18.4. Esta ecuación permite extraer la R_s máxima posible a conectar en el circuito.

$$I_{Z\min} = \frac{v_{i\min} - V_Z}{R_s} - \frac{V_Z}{R_L} \tag{Ec. 18.4}$$

El problema de este circuito es que si no existe carga, o si la carga es muy pequeña, la corriente sigue pasando por el Zener, que además tiene que asumir un nivel muy alto de la misma. Esto en el mejor de los casos disminuye el rendimiento y, en el peor, puede poner en peligro la integridad del dispositivo por el calor disipado.

18.4 ESTABILIZADOR SERIE

Para mejorar los problemas mostrados en la configuración anterior se utilizan estabilizadores serie. Son más fáciles de usar y tienen un control preciso. Su problema es también el bajo rendimiento. La ventaja de un estabilizador serie frente al paralelo es que es capaz de entregar más corriente a la carga, con lo que puede proporcionarle más potencia. Un estabilizador serie tipo aparece esquematizado en la Figura 18.9.

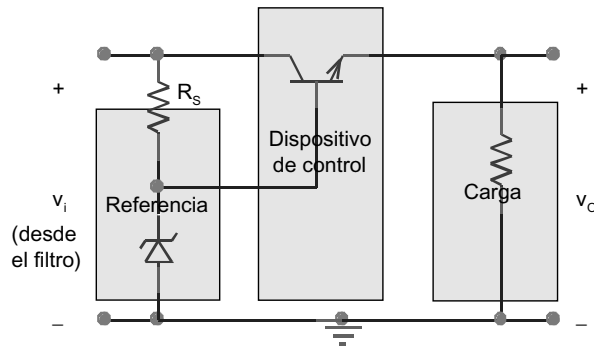


Figura 18.9. Esquema de un estabilizador en modo serie sobre un ejemplo del mismo.

La Figura 18.9 ofrece también un ejemplo del estabilizador, empleando un diodo Zener para establecer la tensión de referencia, y un transistor para realizar el control de la corriente sobre la carga. Estudiemos las corrientes en este circuito. La Figura 18.10 muestra el mismo circuito con una topología ligeramente diferente, pues se ha colocado la salida separada y el transistor vertical, para visualizar mejor las corrientes:

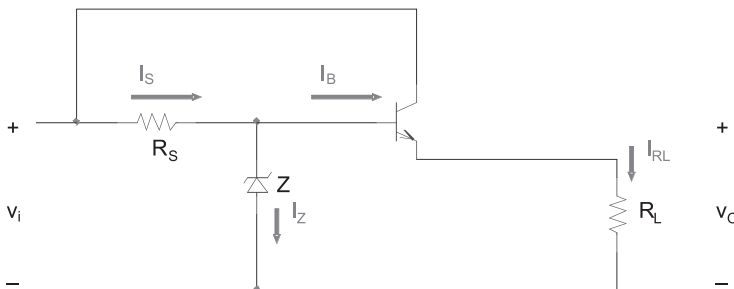


Figura 18.10. Estabilizador en modo serie de la Figura 18.9: corrientes por el mismo.

Con las corrientes mostradas, y suponiendo que el transistor está en zona activa (por tanto se cumple que $I_B = \frac{I_C}{\beta}$), se tiene un valor para la corriente por la carga dado por la Ecuación 18.5:

$$I_{RL} = \frac{v_O}{R_L} = I_E \cong I_C \tag{Ec. 18.5}$$

Por otro lado, la corriente por la resistencia R_s es la dada por la Ecuación 18.6:

$$I_s = \frac{v_i - V_Z}{R_s} \tag{Ec. 18.6}$$

La tensión en la zona Zener provoca que la salida sea la dada en la Ecuación 18.7:

$$v_O = V_Z - V_{BE\ ON} \tag{Ec. 18.7}$$

Finalmente, uniendo las condiciones de zona activa con la Ecuación 18.6, tenemos la Ecuación 18.8 para describir la corriente que atraviesa en este caso el diodo Zener.

$$I_Z = \frac{v_i - V_Z}{R_s} - \frac{V_Z - V_{BE\ ON}}{\beta \cdot R_L} \tag{Ec. 18.8}$$

de ello puede extraerse la máxima resistencia R_s para que el Zener tenga la corriente mínima de funcionamiento en zona Zener. La ventaja radica en este caso en que es más fácil garantizar la corriente mínima necesaria por el Zener: en vez de ser del orden de la corriente de salida (muy grande en el caso de cargas pequeñas), hablamos, por estar en su rama, del orden de la corriente de base del transistor, mucho menor.

18.4.1 REGULADOR SERIE

El circuito regulador serie, mostrado en la Figura 18.11, usa un amplificador operacional realimentado negativamente, pues la salida del mismo pasa por un transistor cuyo emisor se conecta a un divisor resistivo, y éste al terminal negativo del operacional. En ese caso se produce un cortocircuito virtual entre los dos terminales de entrada. Por otra parte, el terminal positivo se conecta a la salida del Zener. Dado que la corriente por las entradas del operacional es nula, el Zener mantiene la tensión Zener sin más gasto de corriente. Además, mantiene sin problemas la tensión de salida, ya que el cortocircuito virtual impone la tensión en $v_{muestra}$ directamente relacionada con v_O . Por tanto, es el Zener quien impone v_O .

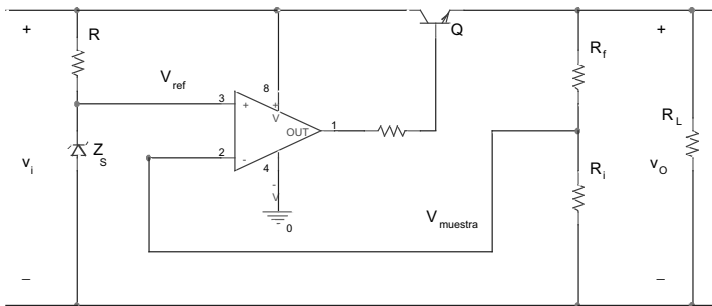


Figura 18.11. Regulador serie.

Con el cortocircuito virtual se cumple la Ecuación 18.9:

$$V_{muestra} = V_+ = V_- = V_{ref} = V_Z \tag{Ec. 18.9}$$

El resto del circuito hace que la corriente pase por Q, con lo que la característica relevante del Zener ya no es que aguante el paso de la corriente, del que se le libera en este circuito, sino que sea preciso.

La Figura 18.12 muestra en un esquema de bloques qué papel está haciendo cada componente. La comparación la realizamos con el Operacional. La referencia la da el diodo Zener, y el control lo realiza el transistor.

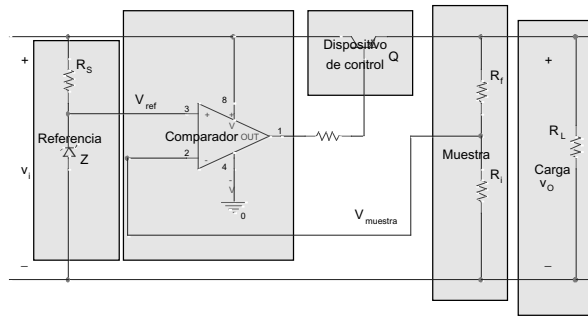


Figura 18.12. Regulador serie: esquema de los papeles que interpreta cada componente.

Por la disposición de los elementos del circuito, la señal de salida cumple que:

$$V_{CE} = v_i - v_o \tag{Ec. 18.10}$$

Por otra parte, en la corriente por el emisor podemos utilizar las caídas de tensión de salida. En la salida hay dos ramas, la de muestra y la carga. No obstante, suelen elegirse valores de las resistencias de muestra mucho mayores que las cargas, a fin de no restar excesiva corriente a la salida. Así, es válida la aproximación mostrada en la Ecuación 18.11:

$$I_C \cong I_E = \frac{v_o}{R_L \parallel (R_f + R_i)} \cong \frac{v_o}{R_L} \tag{Ec. 18.11}$$

Finalmente, para la tensión de salida hay que considerar el divisor de corriente de la rama de muestreo: el divisor marca la señal que tiene que haber en la salida. La Ecuación 18.12 ilustra este hecho:

$$v_{muestra} = v_o \frac{R_i}{R_f + R_i} \Rightarrow v_o = v_{muestra} \left(1 + \frac{R_f}{R_i} \right) \tag{Ec. 18.12}$$

Son precauciones a considerar al tratar con este estabilizador:

- v_i no debe superar la tensión máxima de alimentación del operacional, para no dañarlo.
- El amplificador operacional elimina todo rizado de la señal v_i en la salida. Debe tenerse en cuenta la elección de un operacional con buena *power supply rejection*

ratio (PSRR), o relación de rechazo de la fuente de alimentación, parámetro que indica la atenuación del rizado que provenga de su alimentación, en dB.

- La entrada v_i debe ser al menos 2V mayor que la salida a generar, para evitar saturaciones del operacional y que el Zener esté adecuadamente polarizado en su zona Zener.
- La resistencia R_i no debe ser un potenciómetro, porque moviéndose podríamos llegar a anularla y eliminar la realimentación negativa. Dado el interés de poder regular v_o con ella, debería colocarse una resistencia de seguridad en serie.
- Para evitar que por el transistor pase una corriente mayor que una máxima dada, se puede colocar un limitador de corriente.

Las dos últimas precauciones se han tomado en el circuito que se presenta a modo de ejemplo en la Figura 18.13.

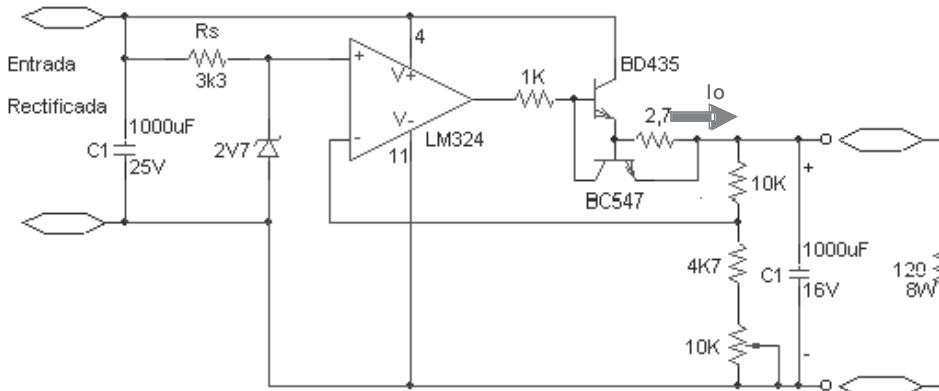


Figura 18.13. Regulador serie con mejoras.

Al potenciómetro de 10 k Φ se le ha añadido una resistencia fija de 4.7 k Φ en serie. El limitador de corriente está formado por la resistencia de 2.7 Φ , y el transistor BC547. A medida que la corriente I_o de salida crece, la tensión en la resistencia 2.7 Φ , de valor tan pequeño, se va haciendo cada vez más apreciable. Pero cuando caiga entre sus terminales una tensión igual a la de conducción V_{BEON} del transistor, la corriente se deriva por el BC547, donde la caída de base a emisor se mantiene constante y la salida no sobrepasaría el valor de la Ecuación 18.13.

$$I_o = \frac{V_{BE}}{2.7\Omega} \tag{Ec. 18.13}$$

Esta idea de limitar la corriente protege al circuito de salida, a la carga. Todas las fuentes de tensión comerciales implementan algún tipo de protección de corriente. Se puede mejorar este diseño simple recién presentado. Por ejemplo, se puede hablar de limitadores de tipo *foldback*, que se refiere al efecto de reducir el límite de la corriente de salida de forma lineal con el decremento de la tensión, en caso de sobrecargas.

18.4.2 UN REGULADOR INTEGRADO: EL LM317

Es un circuito fabricado expresamente para funcionar como regulador. Posee tres terminales (VIN, ADJ y VOUT). Funcionando como fuente básica de tensión, la conexión es como la de la Figura 18.14, donde se consigue una salida dada por la Ecuación 18.14, según la fabricación del dispositivo:

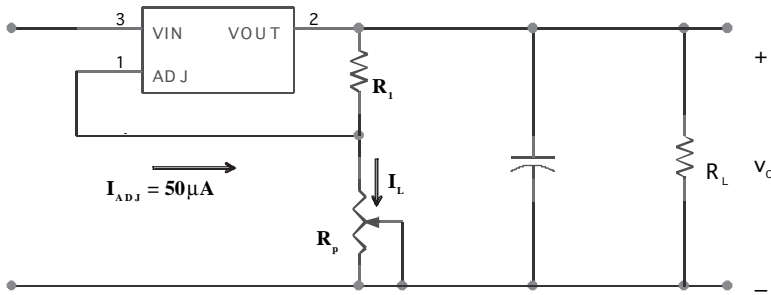


Figura 18.14. Regulador LM317 conectado como fuente de tensión.

$$I_L = \frac{1.25V}{R_1} + 50\mu A \tag{Ec. 18.14}$$

En ese caso la tensión de salida se obtiene de la Ecuación 18.15:

$$v_O = 1.25V \cdot \left(1 + \frac{R_p}{R_1}\right) + 50\mu A \cdot R_p \tag{Ec. 18.15}$$

Funcionando como fuente básica de corriente se conectaría como en la Figura 18.15, siendo $I_O = I_L$:

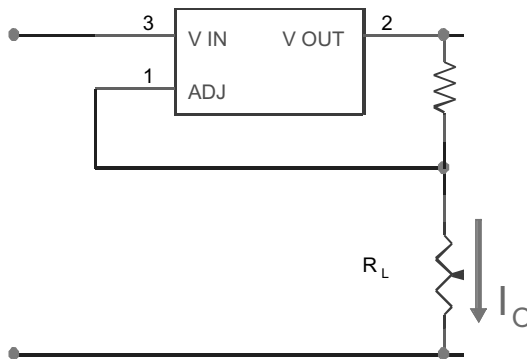


Figura 18.15. Regulador LM317 conectado como fuente de corriente.

MÓDULO

II



PROBLEMAS RESUELTOS

PROBLEMAS VINCULADOS AL TEMA

3



El transistor bipolar

Problema 3.1

El circuito de la Figura P3.1 es un ejemplo de polarización por la tensión en la base. Se tiene $V_{EB} = 0,7 \text{ V}$, $V_{EC\text{SAT}} = 0,2 \text{ V}$ y $\beta = 100$.

Calcule el punto de polarización de Q.

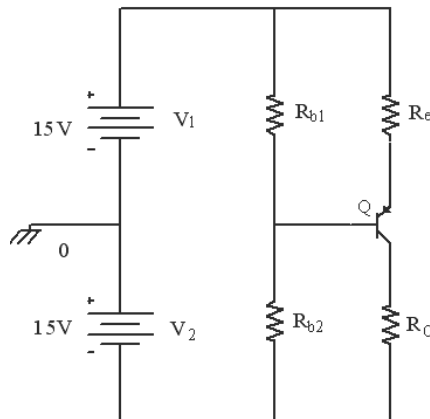


Figura P3.1.

Datos:

$V_1 = V_2 = 15 \text{ V}$; $R_{b1} = 180 \text{ k}\Omega$; $R_{b2} = 300 \text{ k}\Omega$; $R_C = 10 \text{ k}\Omega$; $R_e = 47 \text{ k}\Omega$

Solución:

En la base hay una red de polarización que podremos tratar con su equivalente Thevenin (Figura P3.2).

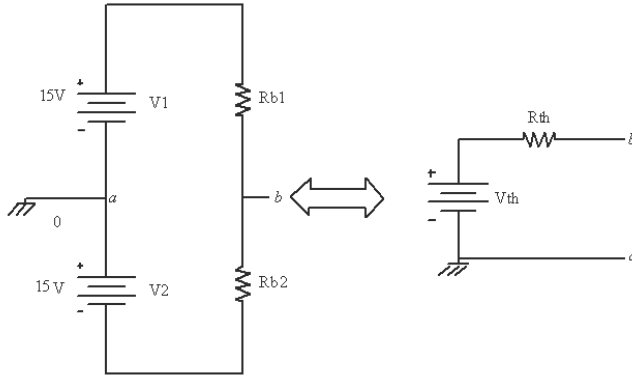


Figura P3.2.

Siendo en este equivalente:

$$\begin{aligned}
 V_{th} &= V_{ba} \rightarrow \text{en circuito abierto} \\
 V_{th} &= V_1 - R_{b1} \cdot I \\
 V_{th} &= 15 - 180 \cdot I = 300 \cdot I - 15 \\
 \text{donde } I &= \frac{15 - (-15)}{180 + 300} = 0,0625 \text{ mA, por ello} \\
 V_{th} &= 3,75 \text{ V} \\
 R_{th} &= \frac{300 \cdot 180}{180 + 300} = 112,5 \text{ k}\Omega
 \end{aligned}$$

De esta manera, el circuito queda reducido a un caso similar al anterior, con los valores de la Figura P3.3:

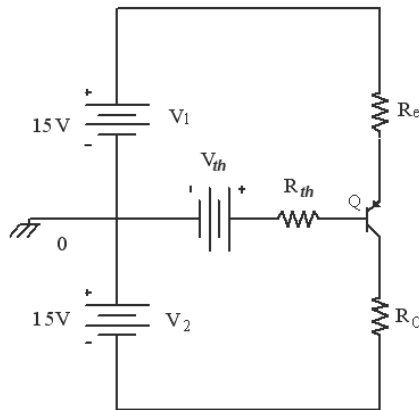


Figura P3.3.

En este tipo de circuitos conviene resolver primero la malla de la base, para utilizar la I_B hallada en el colector. En este caso, en la rama base-emisor tenemos:

$$\begin{aligned} -V_1 + I_E R_E + V_{EB} + I_B R_{th} + V_{th} &= 0 \\ -V_1 + (1 + \beta) I_B R_E + V_{EB} + I_B R_{th} + V_{th} &= 0 \\ -15 + 47 \cdot (100 + 1) \cdot I_B + 0,7 + I_B \cdot 112,5 + 3,75 &= 0 \end{aligned}$$

con lo que $I_B = 2,17 \mu A$. Como vemos, esta corriente es mucho menor que la que pasa por las resistencias de base.

No hay más que ir aplicando Kirchhoff a las mallas para ir resolviendo que:

$$\begin{aligned} V_C &= R_C I_C - V_2 = R_C \beta I_B - V \\ V_C &= 10 \cdot 100 \cdot 2,17 \cdot 10^{-3} - 15 = -12,83 \text{ V} \\ V_B &= V_{th} + R_{th} I_B \\ V_B &= 3,75 + 112,5 \cdot 2,17 \cdot 10^{-3} = 4 \text{ V} \\ V_E &= V_B + V_{EB} = 4,7 \text{ V} \\ V_{EC} &= V_E - V_C = 17,5 \text{ V} > 0,2 \text{ V} \end{aligned}$$

Valores que confirman que estamos en zona activa, ya que $V_{EC} > 0,2 \text{ V}$ y tenemos las uniones emisor-base en directa y base-colector en inversa (V_C [que es zona P] $< V_B$ [que es zona N]). Por tanto, la suposición de que estábamos en zona activa se mantiene como correcta.

Aproximación:

Notemos que hubiera sido totalmente válido en este caso haber obviado la corriente de base, ya que si:

$$R_{th} \ll (\beta + 1) R_E$$

que en este caso se cumple ($112,5 \text{ k}\Omega$ es suficientemente menor que $1010 \text{ k}\Omega$), es admisible sustituir directamente V_B por la V_{th} de la red de polarización de la base. En efecto, como nos ha salido en el resultado:

$$V_B \cong 3,75 \text{ V} = V_{th}$$

Por lo que la tensión del emisor será:

$$V_E = V_{EB} + V_B = 4,45 \text{ V}$$

Y por lo tanto la corriente de emisor será:

$$I_E = \frac{V_1 - V_E}{R_e} = 0,22 \text{ mA} \cong I_C$$

Y la corriente de base

$$I_B = \frac{I_C}{\beta} = 2,2 \mu A$$

Siendo la tensión de colector

$$V_C = I_C R_C - V_2 = -12,8 V$$

Comparemos los resultados en la siguiente tabla:

	MÉTODO EXACTO	POR APROXIMACIÓN
I_B	$2,17 \mu A$	$2,2 \mu A$
V_B	4 V	$3,75 V = V_{th}$
V_E	4,7 V	4,45 V
V_C	-12,83 V	-12,8 V

Resultados muy similares a los obtenidos a través de cálculos mucho más simples.

Problema 3.2

Sobre la resistencia de carga R_L de la Figura P3.4, se aplica una corriente controlada por la fuente de corriente formada por los transistores Q_3 y Q_2 , que se fabrican simultáneamente y resultan idénticos. Se pide averiguar el valor del potenciómetro que se podría usar en R para obtener en la salida V_o unos voltajes entre 0,3 y 3 V. Suponga $\beta = 173$; $R_L = 1 k\Omega$; $V_{EB} = 0,7 V$ y $V_{CC} = 15 V$.

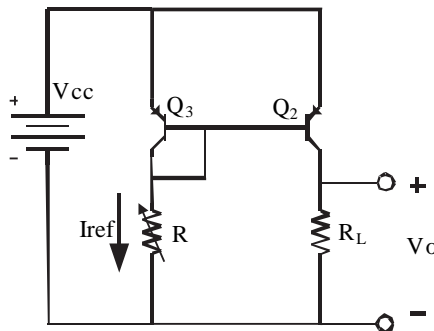


Figura P3.4.

Solución:

Siendo idénticos, los transistores cumplen que:

$$V_{EB2} = V_{EB3}$$

Por ello, debe cumplirse $I_{B2} = I_{B3}$ e $I_{C2} = I_{C3}$, si ambos transistores están en zona activa.

Por otro lado, la corriente de referencia es la que pasa por el potenciómetro R. Así,

$$I_{ref} = I_{C3} + I_{B3} + I_{B2} = I_{C3} + 2I_{B3} = I_{C3} + 2 \frac{I_{C3}}{\beta}$$

$$\text{Con ello: } I_{C3} = \frac{I_{ref}}{1 + \frac{2}{\beta}}$$

Como $\beta \gg 2$, tenemos $I_{C2} = I_{C3} \cong I_{ref}$

De ello, y como $V_{C3} = V_{CC} - V_{EB3}$, queda $I_{ref} = \frac{V_{C3}}{R} = \frac{V_{CC} - V_{EB3}}{R} = I_{C2}$

Esta corriente cumple que $V_o = I_{C2} \cdot R_L$ y por ello:

$$R = \frac{V_{CC} - V_{EB3}}{I_{C2}} = \frac{V_{CC} - V_{EB3}}{\frac{V_o}{R_L}} = \frac{15 - 0,7}{\frac{V_o}{1 \text{ k}}}$$

Para que la salida varíe entre 0,3 y 3 V, habría que poner respectivamente unos valores de R de 47,67 k y 4,76 k. La solución se aproximaría bastante con un potenciómetro de 47 k.

Problema 3.3

En el circuito de la Figura P3.5, el transistor es un BJT con $\beta = 250$, y cumple que:

$$|V_{BE}|_{(activa)} = 0,7 \text{ V.}$$

$$|V_{CE}|_{(saturación)} = 0,2 \text{ V.}$$

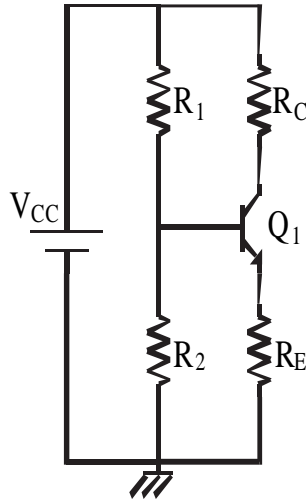


Figura P3.5.

Datos:

$V_{CC}=15\text{ V}$; $R_1=10\text{ k}\Omega$; $R_2=3,3\text{ k}\Omega$; $R_E=1\text{ k}\Omega$; $R_C=2,2\text{ k}\Omega$

- 1) Calcular la corriente que circula por la base, I_B .
- 2) Hallar el punto de trabajo del transistor: I_{CQ} , V_{CEQ} .
- 3) Determinar la zona de funcionamiento en que se encuentra el transistor. Justifique la respuesta. ¿Qué potencia disipa el transistor?
- 4) Si R_C se cambia por un potenciómetro de $4,7\text{ k}\Omega$, indicar qué valor debería tomar dicho potenciómetro para que el transistor estuviera en el límite entre la zona activa y la zona de saturación.
- 5) Si, partiendo del punto de trabajo obtenido en 4), consiguiéramos reducir I_B a la mitad, razone en qué punto de trabajo y en qué zona de funcionamiento estaría el transistor.

Solución:

- 1) Sabemos que tenemos dos procedimientos para calcular el punto de trabajo de un transistor (véase la Figura P3.6). El primer procedimiento es un procedimiento aproximado y rápido que consiste en aproximar la tensión de base a la del divisor resistivo, es decir, despreciar la corriente de base frente a la que circula por el divisor resistivo de polarización de la base del transistor. La realización de este procedimiento necesita la verificación posterior de que se cumple la premisa de corrientes de partida. El segundo, procedimiento preciso consiste en sustituir la malla de la base por su equivalente de Thevenin, quedando un circuito como el de la Figura P3.7.

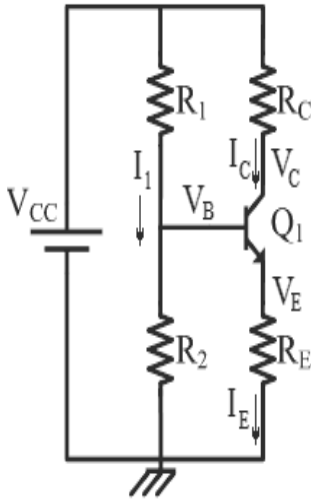


Figura P3.6.

Por el primer procedimiento:

$$I_1 = \frac{V_{CC}}{R_1 + R_2} = \frac{15\text{ V}}{10\text{ k} + 3,3\text{ k}} = 1,13\text{ mA}$$

$$V_B = I_1 R_2 = 0,9 \cdot 3,3 = 3,72\text{ V.}$$

La tensión de emisor es

$$V_E = V_B - V_{BE} = 3,02\text{ V.}$$

Y la corriente de emisor

$$I_E = \frac{V_E}{R_E} = 3,02\text{ mA.}$$

Por lo que la corriente de base será

$$I_B = \frac{I_E}{(\beta + 1)} = 0,012\text{ mA} \ll I_1.$$

Si el transistor está en activa la corriente de colector será

$$I_C \cong I_E = 3,02\text{ mA.}$$

Y la tensión de colector

$$V_C = V_{CC} - R_C I_C = 8,36\text{ V.}$$

Por lo que el transistor estará en activa, ya que

$$V_{CE} = V_C - V_E = 5,34\text{ V} > V_{CE\text{ SAT}}.$$

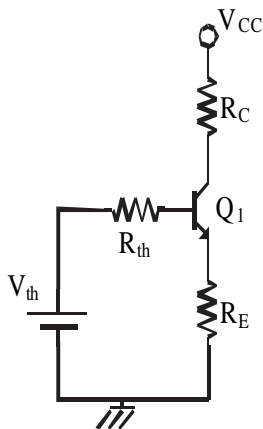


Figura P3.7.

Por el segundo procedimiento:

$$V_{th} = V_{CC} \frac{R_2}{R_1 + R_2} = 15 \frac{3,3}{10 + 3,3} = 3,72\text{ V}$$

$$R_{th} = R_1 \parallel R_2 = \frac{R_1 \cdot R_2}{R_1 + R_2} = \frac{3,3 \cdot 10}{10 + 3,3} = 2,481\text{ k}\Omega$$

Planteando la ecuación ahora en la malla de la base, y suponiendo que el transistor está en zona activa:

$$V_{th} = I_B R_{th} + V_{BE} + I_E R_E = I_B R_{th} + V_{BE} + I_B (\beta + 1) R_E$$

$$I_B = \frac{V_{th} - V_{BE}}{R_{th} + R_E (\beta + 1)} = \frac{3,72 - 0,7}{2,481 + 1(251)} = 11,9\text{ }\mu\text{A} \cong 12\text{ }\mu\text{A}$$

que es idéntica a la solución por el método aproximado.

2) Si seguimos suponiendo que estamos en zona activa, el punto de trabajo será:

$$\begin{aligned}
 I_{CQ} &= \beta I_B = 2,98 \text{ mA} \\
 I_{EQ} &= (\beta + 1) I_B = 2,99 \text{ mA} \\
 \left. \begin{aligned}
 V_C &= 15 - I_C R_C = 8,44 \text{ V} \\
 V_E &= I_E R_E = 2,99 \text{ V}
 \end{aligned} \right\} \Rightarrow V_{CEQ} = 5,45 \text{ V} \\
 V_B &= V_E + 0,7 = V_{th} - I_B R_B = 3,69 \text{ V}
 \end{aligned}$$

Como vemos, dado que $R_E(\beta + 1) = 251 \text{ k}\Omega \gg R_{th} = 2,481 \text{ k}\Omega$, la suposición $V_B = V_{th}$ hubiera sido más corta.

3) El transistor está en activa. Hemos partido de esa suposición, y hemos encontrado $V_{CE} > V_{CEsat}$. Asimismo, hemos encontrado $V_C > V_B$, por lo que la unión de base y colector está en inversa. Queda confirmada la zona de funcionamiento.

La potencia disipada por el transistor es:

$$P_{BJT} \cong I_{CQ} V_{CEQ} = 16,30 \text{ mW}$$

4) Valor del potenciómetro para que el transistor esté en el límite entre la zona activa y la zona de saturación (Figura P3.8).

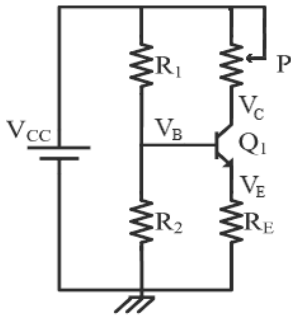


Figura P3.8.

En el caso de estar en el límite de saturación, $V_{CE} = 0,2 \text{ V}$. Por otro lado, al no variar nada en la malla de la base-emisor, como se deduce del apartado 1), no estamos modificando la corriente de base. Nos movemos, pues, por la misma curva característica, y modificando la recta de carga, como indica la Figura P3.9. Seguimos con la misma I_B y por tanto con la misma I_C (y en el límite, sigue cumpliéndose $I_C = \beta I_B$). Estábamos en el punto A y hemos pasado al B.

En la malla del colector:

$$V_{CC} = 15 \text{ V} = I_C R_C + 0,2 + I_E R_E$$

y por ello:

$$R_C = \frac{15 - 0,2 + 2,99}{2,98 \text{ mA}} = 3,96 \text{ k}\Omega \cong 4 \text{ k}\Omega$$

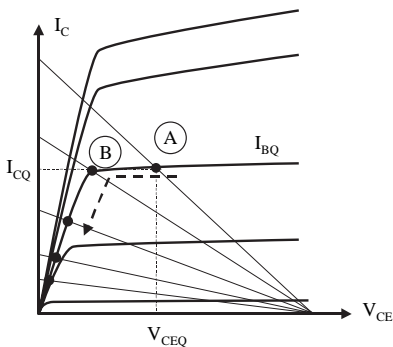


Figura P3.9.

5) Reducimos I_B a la mitad, punto de trabajo y zona de funcionamiento.

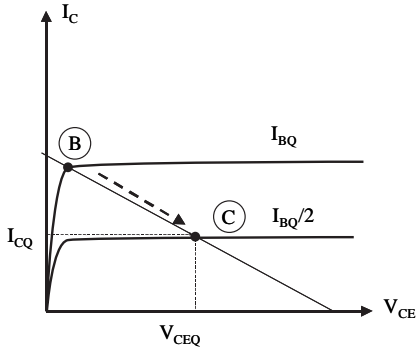


Figura P3.10.

Si dividimos a la mitad la I_B , lo que cambiamos en este caso es la malla de la base, no la del colector. Lo podemos hacer aumentando la resistencia de emisor al doble, con lo que se seguiría cumpliendo que la corriente de base es despreciable frente a la corriente del divisor resistivo de base, o aumentando los valores de estas resistencias, por lo que ya sólo se podría calcular el punto de trabajo por el segundo procedimiento o procedimiento exacto. Lo haremos variando los valores del divisor resistivo de base. Cambiamos la curva característica, esta vez, y nos movemos por la recta de carga (Figura P3.10).

Al pasar a zona activa, sigue cumpliéndose que $I_C = \beta \cdot I_B$ y por lo tanto la corriente de colector es también la mitad. La nueva es, pues, 1,49 mA.

Si nos damos cuenta de que $V_{CE(SAT)}$ es casi 0 V, y como la recta de carga es tal que $V_{CE(IC=0)} = V_{CC}$, prácticamente tendremos que $V_{CE} = V_{CC}/2 = 7,5$ V. También se puede calcular con:

$$\left. \begin{aligned} V_C &= 15 - I_C R_C = 9,04 \text{ V} \\ V_E &= I_E R_E = 1,50 \text{ V} \end{aligned} \right\} \Rightarrow V_{CEQ} = 7,54 \text{ V}$$

Problema 3.4

En el circuito de la Figura P3.11, indique los valores de la fuente de tensión continua variable V_{BB} que llevan al transistor de saturación a activa y de activa a corte, respectivamente.

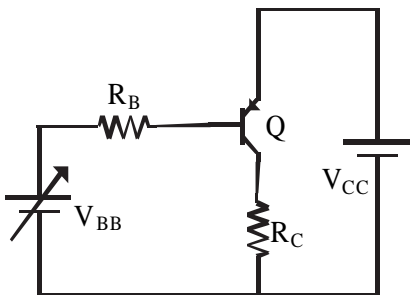


Figura P3.11.

Datos:

$$|V_{BE \text{ ON}}| = 0,6 \text{ V}$$

$$|V_{CE \text{ sat}}| = 0,2 \text{ V}$$

$$\beta = 208$$

$$V_{CC} = 10 \text{ V}$$

$$R_C = 4,7 \text{ k}\Omega$$

$$R_B = 470 \text{ k}\Omega$$

Solución:

Las condiciones que se cumplen en los puntos de cambio de una zona a la otra son las de las dos zonas de funcionamiento a la vez.

- Empezando por tensiones altas¹, si V_{BB} fuera muy grande la unión base-emisor (NP) estaría en inversa, pues se cumpliría $V_B > V_E$. Así, el transistor estaría en corte en tensiones altas: $I_B = 0$.
- Bajando la tensión, para pasar a zona activa, la unión base-emisor deberá ponerse en directa. Por ser un PNP, deberá ocurrir que $V_{EB} = 0,6 \text{ V}$.

Como en corte no hay corriente por la base ($I_B = 0$), hasta ese momento $V_B = V_{BB}$. Por ello, el cambio entre zona de corte y zona activa se producirá cuando

$$V_{BB} = V_{CC} - 0,6 = 9,4 \text{ V}$$

- Desde ahí, mientras V_{BB} siga bajando seguiremos en zona activa. Llegaremos a saturación cuando $V_{EC} = 0,2 \text{ V}$. Estudiemos qué corrientes implicaría esa tensión:

$$V_C = V_{CC} - V_{EC} = 10 \text{ V} - 0,2 \text{ V} = 9,8 \text{ V} \Rightarrow I_C = \frac{V_C}{R_C} = \frac{9,8 \text{ V}}{4,7 \text{ k}} = 2,085 \text{ mA}$$

Pero en el límite de esta zona sigue cumpliéndose la ecuación en activa:

$$I_C = \beta I_B \Rightarrow I_B = \frac{I_C}{\beta} = 10 \mu\text{A}$$

Como en la malla emisor-base se cumple:

$$V_{CC} = V_{EB\text{ ON}} + I_B R_B + V_{BB}$$

nos queda:

$$V_{BB} = 10 - 0,6 - 10 \mu\text{A} \cdot 470 \text{ k}\Omega = 4,7 \text{ V}$$

Por debajo de este valor, estamos en saturación.

¹Si empezáramos por las bajas, cuando $V_{BB} = 0 \text{ V}$, la corriente por la base es:

$I_B = \frac{10 - 0,6 - 0}{470 \text{ k}} = 2 \text{ mA}$, que daría una corriente de colector, si estuviéramos en activa, de $I_C = 416 \text{ mA}$. Esta corriente generaría una V_C absurda (1955 V) y, por tanto, estamos en saturación.

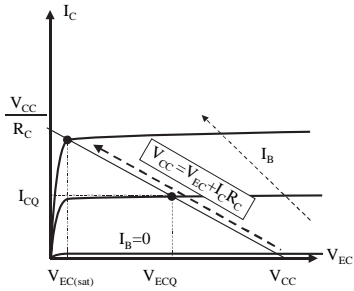


Figura P3.12.

Estamos actuando en la base, por lo que no tocamos la malla del colector. Si dibujamos las curvas características (Figura P3.12), veremos que nos movemos por la recta de carga dibujada, de abajo hacia arriba, desde la zona de corte ($I_B=0$), pasando por la zona activa, y hasta la de saturación ($V_{EC}=V_{EC\ sat}$).



Problema 3.5

En el circuito de la Figura P3.13 calcular el punto de polarización.

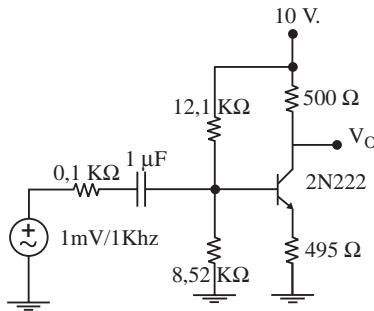


Figura P3.13.

Datos:

$$|V_{BE\ ON}| = 0,6\ V$$

$$|V_{CE\ sat}| = 0,2\ V$$

$$\beta = 208$$

$$V_{CC} = 10\ V$$

$$R_C = 0,5\ k\ \Omega$$

$$R_{B1} = 12,1\ k\ \Omega$$

$$R_{B2} = 8,52\ k\ \Omega$$

$$R_E = 495\ \Omega$$

Solución:

En continua los condensadores son circuitos abiertos, por lo que el circuito queda como el indicado en la Figura P3.14.

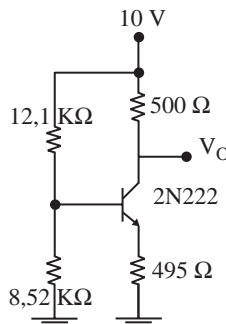


Figura P3.14.

En el circuito de base obtenemos la ecuación:

$$V_{th} = R_{th} I_B + V_{BE} + R_E I_E$$

En donde

$$R_{th} = 12,1 \parallel 8,52 = 5 \text{ K}\Omega$$

$$V_{th} = \frac{(10 \cdot 8,52)}{(12,1 + 8,52)} = 4,13 \text{ V}$$

Si suponemos el transistor en activa tendremos que

$$I_B = 32 \mu\text{A} \cdot e \quad I_C = \beta I_B = 6,57 \text{ mA}$$

y de la recta de carga obtendremos

$$V_{CC} = R_C I_C + V_{CE} + R_E I_E$$

de la que obtenemos que $V_{CE} = 3,1 \text{ V} > 0$ que nos indica que, efectivamente, el transistor está en activa.

PROBLEMAS VINCULADOS AL TEMA

4



El transistor de efecto campo (FET)

*P*roblema 4.1

Hallar el punto de polarización del transistor M_1 en el circuito de la Figura P4.1:

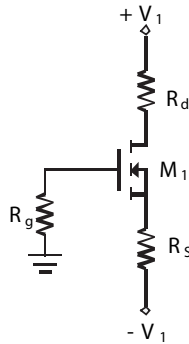


Figura P4.1.

Datos:

$$M_1 : K = 0,5 \text{ mA} / \text{V}^2, |V_t| = 2 \text{ V}$$

$$R_d = 1 \text{ k}\Omega; R_g = 1 \text{ m}\Omega; R_s = 1 \text{ k}\Omega; V_1 = 15 \text{ V}$$

Solución:

Por la representación del transistor M_1 en la Figura P4.1, el MOSFET es de acumulación de canal n.

En los MOSFET de acumulación es necesario crear un canal de electrones para que conduzca, como se muestra en la Figura P4.2a) y b).

Modelo de transistor MOSFET canal n



Polarización de puerta

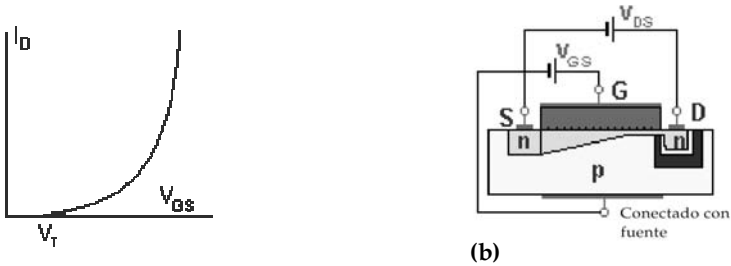


Figura P4.2.

Ello implica que $V_t > 0$, por lo que $V_t = 2$ V. Debemos colocar una V_{GS} mayor para que funcione en zona de saturación.

El problema es sencillo: $V_G = 0$, ya que no puede haber corriente por la puerta. De este modo,

$$V_{GS} = -V_S = -I_D R_S - 15 \text{ V}$$

Suponiendo que estemos en saturación:

$$I_D = K(V_{GS} - V_t)^2 = 0,5(-I_D R_S - 15 - V_t)^2 \rightarrow \begin{cases} I_{D1} = 23,9 \text{ mA} \\ I_{D2} = 12,1 \text{ mA} \end{cases}$$

Desarrollando nos quedan dos soluciones, que son $I_{D1} = 23,9$ mA, y $I_{D2} = 12,1$ mA. La primera de ellas no sería válida, pues da $V_S = I_D \cdot R_S - 15 = 8,9$ V, con lo que $V_{GS} < 0$, perdiendo la suposición de que existe el canal que habíamos hecho al inicio.

No ocurre así con I_{D2} , ya que tendríamos $V_S = I_D \cdot R_S - 15 = -3,9$ V, y por ello $V_{GS} > V_t$. Además,

$$V_D = 15 \text{ V} - 12,1 \text{ mA} \cdot 1 \text{ k} = 3,9 \text{ V}$$

Por tanto,

$$V_{DS} = 3,9 \text{ V} - (-3,9 \text{ V}) = 7,8 \text{ V} > V_{GS} - V_t = 3,9 - 2 = 1,9 \text{ V}$$

Estamos en saturación, siendo el punto de polarización del transistor M_1 :

$$I_{D2} = 12,1 \text{ mA}$$

$$V_D = 3,9 \text{ V}$$

$$V_{GS} = 3,9 \text{ V}$$

Problema 4.2

Determine el punto de polarización del transistor JFET J_1 de la Figura P4.3.

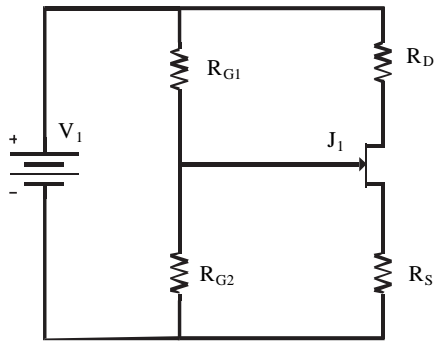


Figura P4.3.

Datos:

$$J1: |V_p| = 4 \text{ V}; I_{DSS} = 12 \text{ mA}$$

$$V_1 = 20 \text{ V}; R_{G1} = 1,4 \text{ M}\Omega; R_{G2} = 0,6 \text{ M}\Omega; R_D = 2,7 \text{ k}\Omega; R_S = 2,7 \text{ k}\Omega$$

Solución:

El transistor es un JFET canal n. En la Figura P4.4a), b), c) y d) se muestran las características de su funcionamiento.

Modelo de transistor JFET canal n

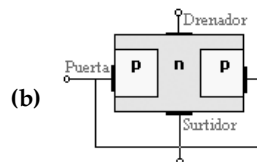
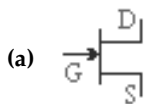


Figura P4.4.

Polarización de puerta

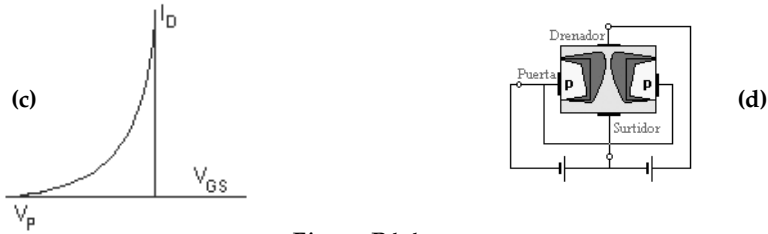


Figura P4.4.

Suponemos que estamos en zona de saturación. Como no hay corriente alguna por la puerta podemos encontrar V_G a partir del divisor de tensión de la puerta.

$$V_G = V_1 \frac{R_{G2}}{R_{G1} + R_{G2}} = 6 \text{ V}$$

$$V_S = I_D \cdot R_S$$

$$\Rightarrow V_{GS} = V_G - V_S = V_G - I_D \cdot R_S = 6 - 2,7 \cdot I_D$$

Por otro lado, en saturación debe cumplirse:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 = 12 \cdot 10^{-3} \left(1 - \frac{6 - 2,7 \cdot I_D}{-4} \right)^2$$

$$12 = 12 \left(1 - \frac{6 - 2,7 \cdot I_D}{-4} \right)^2$$

Desarrollando,

$$I_D^2 - 7,591 I_D + 13,717 = 0 \rightarrow \begin{cases} I_{D1} = 4,624 \text{ mA} \\ I_{D2} = 2,967 \text{ mA} \end{cases}$$

que da dos resultados: 4,624 mA y 2,967 mA.

El primero de ellos genera una tensión $V_{GS} = -6,491 \text{ V}$, menor que V_P , por lo que el transistor estaría en corte, siendo no válido. El segundo, $V_{GS} = -2,008 \text{ V}$, estando entre los valores de polarización de la tensión puerta-surtidor de un transistor JFET canal n, es decir

$$V_P < V_{GS} < 0$$

Y por ello $V_{GS} = -2,008 \text{ V} \approx -2 \text{ V}$, e I_D es aproximadamente 3 mA.

$$V_D = 20 - I_D R_D = 11,9 \text{ V}$$

$$V_D = I_D R_S = 8,1 \text{ V}$$

Con lo cual $V_{DS} = 3,8 \text{ V} > V_{GS} - V_P = -2 - (-4) = 2 \text{ V}$, con lo que se cumple, en efecto, la suposición de saturación.

Problema 4.3

En el circuito de la Figura P4.5 se pide averiguar el valor de la corriente que pasa por R_L . Si R_L resulta ser un potenciómetro de 1 k, ¿qué valor de R_L sacaría al MOSFET de la zona de saturación?

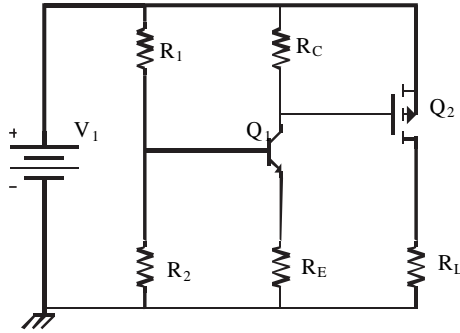


Figura P4.5.

Datos:

$$Q_1 : \beta = 100; V_{BE\ ON} = 0,7\ V; V_{CE\ SAT} = 0,2$$

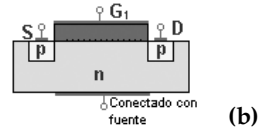
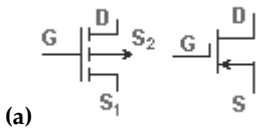
$$Q_2 : K = 0.5\ mA / V^2; |V_t| = 2\ V$$

$$R_1 = 100\ k\Omega; R_2 = 50\ k\Omega; R_C = 5\ k\Omega; R_E = 3\ k\Omega; R_L = 470\ \Omega$$

Solución:

En el circuito de la Figura P4.5, el transistor Q_1 es un transistor bipolar NPN, mientras que el transistor Q_2 es un transistor MOSFET canal p. En la Figura P4.6a), b), c) y d) se muestran las características del transistor Q_2 :

Modelo de transistor MOSFET canal p



Polarización de puerta

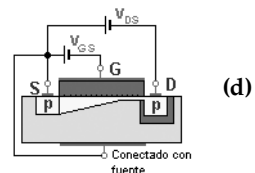
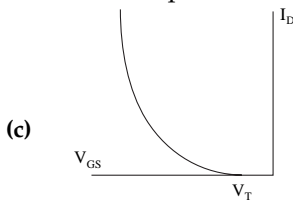


Figura P4.6.

El hecho de que no exista corriente de entrada por la puerta de Q_2 simplifica mucho el problema, ya que basta con encontrar cuál es V_C del Q_1 para dar V_{C2} directamente.

En Q_1 se puede deducir que la corriente de base es despreciable porque:

$$R_{th} \ll (\beta + 1)R_E, \text{ siendo } R_{th} = 33,3 \text{ k} \ll (\beta + 1)R_E = 303 \text{ k}$$

Por ello, podemos asumir que estamos polarizando por tensión de base, la cual vendrá dada por el divisor resistivo de la malla de la base:

$$V_B = \frac{15}{R_{B1} + R_{B2}} R_E = \frac{15}{150} 50 = 5 \text{ V}$$

Si suponemos que Q_1 está en activa, y entonces aproximamos $V_{BE} = 0,7 \text{ V}$.

$$\begin{aligned} V_{BE1} = V_{B1} - V_{E1} &\rightarrow V_{E1} = V_{B1} - 0,7 \text{ V} = 4,3 \text{ V} \\ \Rightarrow I_{E1} = \frac{V_{E1}}{R_{E1}} = \frac{4,3}{3 \text{ k}} &= 1,43 \text{ mA} \cong I_{C1} \end{aligned}$$

La corriente de colector, apoyándonos en R_C , es:

$$\begin{aligned} \frac{V_{CC} - V_{C1}}{R_C} = 1,43 \text{ mA} &\Rightarrow V_{C1} = V_{CC} - R_C \cdot I_{C1} = 15 - 5 \cdot 1,43 = 7,83 \text{ V} \\ V_{CE1} = V_{C1} - V_{E1} &= 7,83 - 4,3 = 3,53 \text{ V} \end{aligned}$$

Punto de trabajo de Q_1 : $(I_C, V_{CE}) = (1,43 \text{ mA}, 3,53 \text{ V})$.

Ambos resultados confirman que estamos en zona activa, no existen contradicciones ($V_{CE} > V_{CE \text{ sat}}$).

Por consiguiente, $V_G = 7,83 \text{ V} = V_{C1}$.

El transistor Q_2 es un MOSFET de canal p. Ello significa que V_t es negativa, -2 V , como se indica en la Figura P4.6c).

Como $V_S = 15 \text{ V}$,

$$V_{GS} = 7,83 - 15 = -7,17 \text{ V}.$$

Si suponemos que estamos en zona de saturación:

$$I_D = K(V_{GS2} - V_t)^2 = 0,5(-7,17 - [-2])^2 = 13,36 \text{ mA}$$

Con ello

$$V_D = I_D \cdot R_L = 6,28 \text{ V}.$$

y

$$V_{DS} = -8,72 \text{ V} < V_{GS} - V_t = -5,17 \text{ V}.$$

Para que dejáramos de estar en zona de saturación debería ocurrir que $V_{DS} = V_{GS} - V_t$, cosa que ocurre si $V_{DS} = -5,17 \text{ V}$, es decir, si $V_D = 9,83 \text{ V}$. Como I_D sigue constante si V_{GS} no varía, el valor que debería tener R_L para llegar a ese límite sería

$$R_L = \frac{V_D}{I_D} = \frac{9,83 \text{ V}}{13,36 \text{ mA}} = 735,8 \Omega$$

Problema 4.4

En el circuito de la Figura P4.7 calcular el punto de polarización del transistor M_1 .

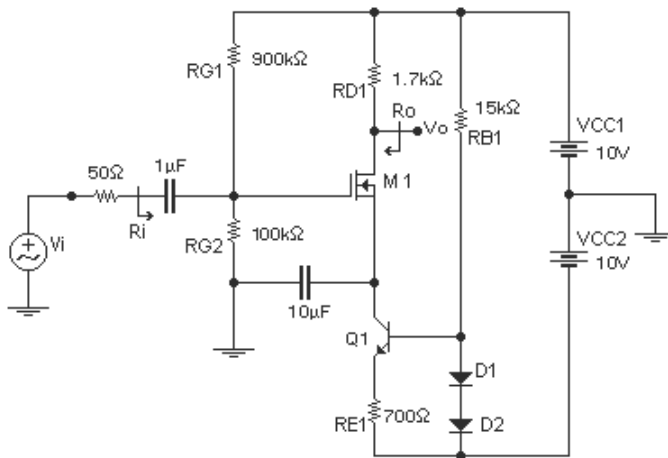


Figura P4.7.

Datos:

$$M_1 : K = 1 \text{ mA} / \text{V}^2; V_T = 0 \text{ V}$$

$$Q_1 : V_{BE} = 0,7 \text{ V}; V_{CE\text{SAT}} = 0,2 \text{ V}; \beta = 100$$

$$R_{G1} = 900 \text{ k}\Omega; R_{G2} = 100 \text{ k}\Omega; R_{D1} = 1,7 \text{ k}\Omega; R_{E1} = 0,7 \text{ k}\Omega; R_{B1} = 15 \text{ k}\Omega$$

Solución:

El circuito dado, para el estudio del punto de polarización de los transistores, es equivalente al mostrado en la Figura P4.8.

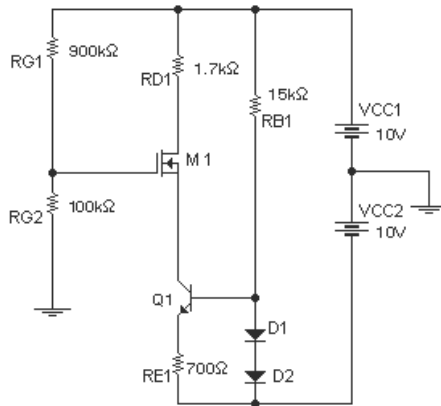


Figura P4.8.

El transistor Q_1 está haciendo de fuente de corriente, como se indica en la Figura P4.9.

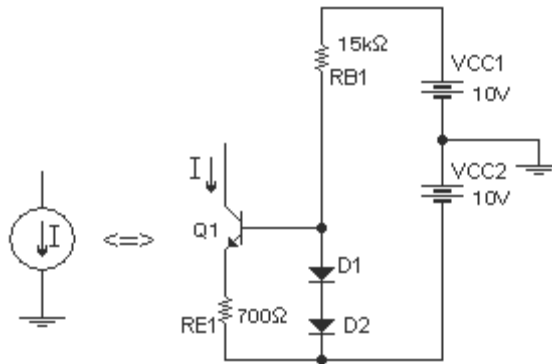


Figura P4.9.

La corriente que circula por el colector del transistor Q_1 será:

$$I_{CQ1} = \frac{2V_D - V_{BE}}{R_E} = \frac{0,7}{0,7} = 1 \text{ mA}$$

El transistor MOSFET es de “deplexión canal n”.

En la Figura P4.10a), b), c) y d) se muestran las características del transistor Q_2 :

Modelo de transistor MOSFET canal n

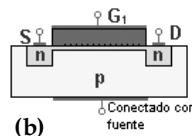
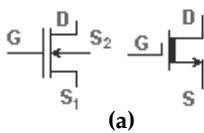


Figura P4.10.

Polarización de puerta

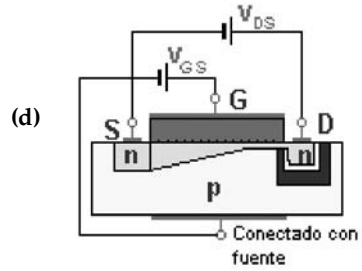
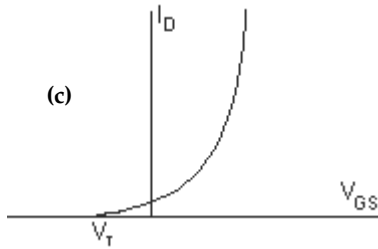


Figura P4.10.

La ecuación que define el comportamiento del transistor MOSFET en saturación es:

$$I_{DM1} = K(V_{GS} - V_T)^2$$

$$I_{DM1} = I_{CQ1}$$

$$1 = 1 \cdot (V_{GS})^2 = \begin{cases} V_{GS1} = 1 \text{ V} \\ V_{GS2} = -1 \text{ V} \end{cases}$$

La tensión V_{GS2} es menor que V_T y no es una solución válida, dado que este valor llevaría al transistor MOSFET a la región de corte.

Como la corriente de puerta es nula, la tensión de puerta viene definida por el divisor resistivo formado por las resistencias R_{G1} y R_{G2} , siendo el valor

$$V_G = 10 \frac{100}{900 + 100} = 1 \text{ V}$$

De donde se deduce que la tensión de surtidor es

$$V_S = V_G - V_{GS} = 1 - 1 = 0 \text{ V}$$

Por otra parte, la tensión de drenador viene dada por la caída de potencial en la resistencia de drenador

$$I_D = K(V_{GS} - V_T)^2 = 1 \text{ mA}$$

$$V_D = V_{CC1} - R_{D1} I_D = 10 - 1,7 = 8,3 \text{ V}$$

Por lo que la tensión drenador surtidor del transistor M_1 será:

$$V_{DS} = V_D - V_S = 8,3 \text{ V}$$

Sólo falta verificar la condición de saturación supuesta en el punto de partida del cálculo de las expresiones anteriores.

$$V_{DS} = 8,3 \text{ V} \geq V_{GS} - V_T = 1 \text{ V}$$

M_1 está en saturación y los valores calculados son correctos.

PROBLEMAS VINCULADOS AL TEMA

6



Análisis en pequeña señal con el BJT

*P*roblema 6.1

Se tiene un amplificador como el que se muestra en la Figura P6.1, para el que se quieren añadir los elementos necesarios que consigan mejorar la impedancia de salida sin modificar la ganancia A_V de la entrada. Esto se realizará en sucesivos pasos, siguiendo los apartados que se piden a continuación:

- 1) Calcule el punto de polarización del circuito (I_C y V_{CE}).
- 2) Dibuje el circuito equivalente en pequeña señal y calcule los parámetros del transistor.
- 3) Calcule la ganancia de tensión en pequeña señal a frecuencias medias (A_{VM}).
- 4) Calcule la impedancia de entrada y de salida del circuito resultante.
- 5) Sin calcular aún los valores de las resistencias de polarización, dibuje el esquema de una etapa de ganancia unitaria y baja impedancia de salida, utilizando un transistor bipolar idéntico al del amplificador de partida.
- 6) De esta segunda etapa, calcule la expresión de la impedancia de salida, y obtenga los valores necesarios de las resistencias de emisor y/o colector (R_E y/o R_C) y de la tensión de polarización de base (V_B) que hagan que la impedancia de salida de esta etapa sea de 100 y la tensión de salida de polarización favorezca la máxima excursión de la señal sin distorsión.
- 7) Calcule la corriente de colector de esta segunda etapa (I_C) con los datos del apartado anterior.
- 8) De esta segunda etapa, obtenga la expresión de la impedancia de entrada. Obtenga también los valores del resto de las resistencias de polarización, que permitan despreciar el efecto de carga de la etapa diseñada respecto al amplificador original.

9) Dibuje el circuito completo e indique de forma aproximada el valor de su ganancia en tensión, su impedancia de entrada y su impedancia de salida

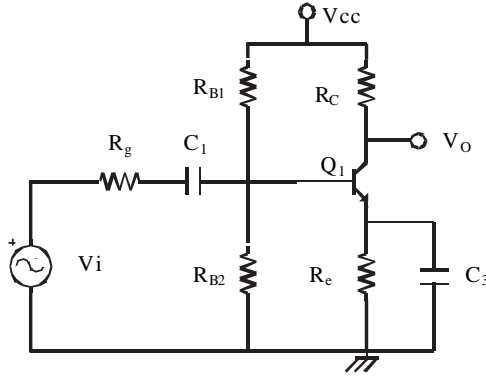


Figura P6.1.

Datos:

$V_{CC} = 10\text{ V};$

$Q_1 : \beta = 500; V_{BE} = 0,7; V_A = \text{infinito}$

$C_1 = C_3 = \text{infinito}; R_g = 50\ \Omega; R_{B1} = 54\ \text{k}\Omega; R_{B2} = 20\ \text{k}\Omega; R_C = 1\ \text{k}\Omega; R_E = 400\ \Omega$

Solución:

1) Punto de polarización del circuito (I_C y V_{CE}).

El circuito en continua es el de la Figura P6.2:

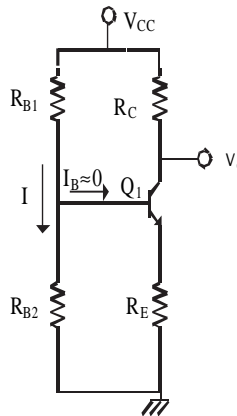


Figura P6.2.

Si despreciamos la corriente de base del transistor Q_1 frente a la corriente que pasa por el divisor resistivo formado por las resistencias R_{B1} y R_{B2} , la tensión de base es

$$I = \frac{V_{CC}}{R_{B1} + R_{B2}} = \frac{10}{74} = 0,315 \text{ mA}$$

$$V_B = I \cdot R_{B2} = 2,7 \text{ V}$$

la tensión de emisor

$$V_E = V_B - V_{BE} = 2,7 - 0,7 = 2 \text{ V}$$

y por lo tanto la corriente de emisor

$$I_E = \frac{V_E}{R_E} = \frac{2}{0,4} = 5 \text{ mA}$$

La tensión de colector es

$$V_C = V_{CC} - I_C \cdot R_C = 10 - 15 = 5 \text{ V}$$

$$(\text{activa}) I_C \cong I_E$$

Siendo la tensión colector-emisor

$$V_{CE} = V_C - V_E = 5 - 2 = 3 \geq V_{CE\text{ SAT}}$$

mayor que la $V_{CE\text{ SAT}}$, estando Q_1 en activa.

El punto de trabajo es

$$(I_{CQ}, V_{CEQ}) = (5 \text{ mA}, 3 \text{ V})$$

2) Circuito equivalente en pequeña señal. Calcule los parámetros del transistor.

Para el punto de trabajo calculado el circuito es el de la Figura P6.3, siendo los parámetros del transistor:

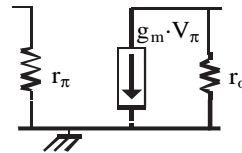


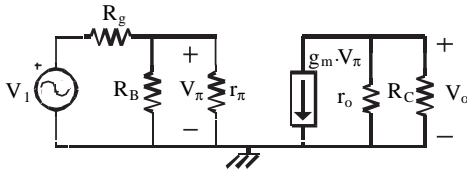
Figura P6.3.

$$r_o = \frac{V_A}{I_C} = \infty$$

$$r_\pi = \frac{V_T}{I_C} \cdot \beta = \frac{0,025}{0,005} = 2,5 \text{ K}\Omega$$

$$g_m = \frac{I_C}{V_T} = 200 \text{ mA/V}$$

A frecuencias medias, los condensadores de acoplo y desacoplo son cortocircuitos y las capacidades internas del condensador son despreciables (circuito abierto), siendo el circuito equivalente del sistema amplificador el de la Figura P6.4:



$$\text{Siendo } R_B = \frac{R_{B1} \cdot R_{B2}}{R_{B1} + R_{B2}}$$

Figura P6.4.

3) Ganancia A_{VM} .

$$A_V = \frac{V_O}{V_1} = \frac{V_O}{V_\pi} \cdot \frac{V_\pi}{V_1} = -200 \text{ V/V}$$

$$V_O = -g_m \cdot V_\pi \cdot R_C = -200V_\pi$$

$$V_\pi = \frac{R_B \parallel r_\pi}{R_B \parallel r_\pi + R_g} = \frac{\frac{R_B \cdot r_\pi}{R_B + r_\pi}}{\frac{R_B \cdot r_\pi}{R_B + r_\pi} + R_g} \cdot V_1 \cong V_1$$

$$\text{ya que: } \frac{R_B \cdot r_\pi}{R_B + R_\pi} = \frac{R_{B1} \cdot R_{B2} \cdot r_\pi}{R_{B1} + R_{B2}} = 2,13 \text{ k}\Omega \gg R_g$$

4) Impedancia de entrada y de salida, según la Figura P6.5.

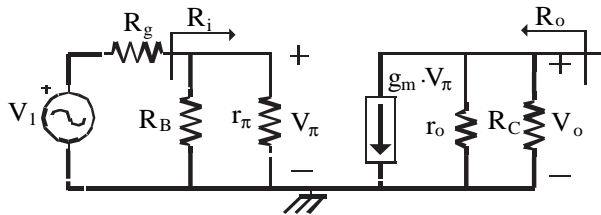


Figura P6.5.

Por lo tanto, la impedancia de entrada es

$$R_i = \frac{R_B r_\pi}{R_B + r_\pi} = 2,13 \text{ k}\Omega$$

y la impedancia de salida

$$R_o = R_C = 1 \text{ k}\Omega$$

5) Etapa de ganancia unitaria y baja impedancia de salida.

Una etapa amplificadora que responda a estas características es una etapa en colector común, generalmente denominada “seguidor de emisor”. Es la mostrada en la Figura P6.6:

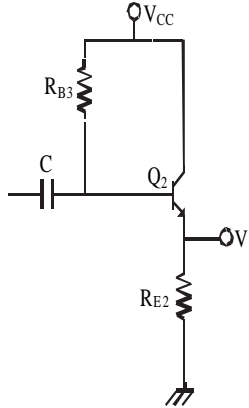


Figura P6.6.

6) Impedancia de salida.

El circuito equivalente en pequeña señal a frecuencias medias es el mostrado en la Figura P6.7.

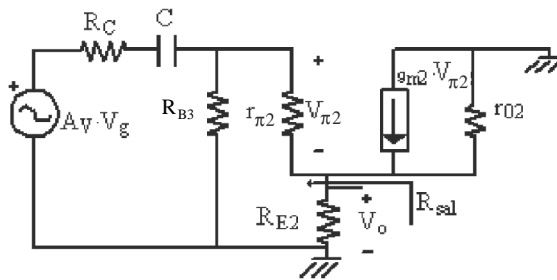


Figura P6.7.

La impedancia de salida será la que se ve desde el emisor

$$R_{sal} = R_{E2} \parallel \frac{r_{\pi} + Z_{base}}{1 + \beta} = \frac{\frac{R_C R_{B3}}{R_C + R_{B3}} + r_{\pi}}{1 + \beta} R_{E2} = \frac{\left(\frac{R_C R_{B3}}{R_C + R_{B3}} + r_{\pi} \right) R_{E2}}{\frac{R_C R_{B3}}{R_C + R_{B3}} + r_{\pi} + (1 + \beta) R_{E2}}$$

donde la impedancia de base es $Z_{base} = R_C \parallel R_{B3}$

La máxima excursión de salida la obtenemos cuando:

- El transistor de esta segunda etapa está cortado. La tensión de salida V_0 es cero.
- El transistor de esta segunda etapa está saturado. La tensión de salida V_0 es prácticamente V_{CC} .

El punto medio es

$$V_{EQ2} = \frac{(V_{CC} - 0)}{2} = 5 \text{ V}$$

y por lo tanto la tensión de base es

$$V_{BQ2} = V_{EQ2} + V_{BEQ2} = 5,7 \text{ V}$$

Introduciendo estos valores en la expresión recién hallada de la impedancia de salida:

$$0,1 = \frac{\left(\frac{R_{B3}}{1 + R_{B3}} + r_{\pi} \right) R_{E2}}{\frac{R_{B3}}{1 + R_{B3}} + r_{\pi} + 500 R_{E2}}$$

$$r_{\pi 2} = \frac{V_T}{I_B} = \frac{0,025}{I_B}$$

$$R_{B3} = \frac{V_{CC} - V_B}{I_B} = \frac{4,3}{I_B}$$

$$R_{E2} = \frac{V_E}{\beta I_B} = \frac{0,01}{I_B}$$

Obtenemos unos valores de

$$I_B = 0,046 \text{ mA}$$

$$r_{\pi 2} = 0,53 \text{ K}\Omega$$

$$R_{B3} = 92 \text{ K}\Omega$$

$$R_{E2} = 0,21 \text{ K}\Omega$$

7) I_{CQ2} .

La corriente de colector es

$$I_{CQ} = \beta \cdot I_{BQ} \approx 23,3 \text{ mA}$$

8) Impedancia de entrada de la segunda etapa y resto de resistencias.

La impedancia de entrada es, según la Figura P6.7.

$$R_{ent} = r_{\pi 2} + Z_E (1 + \beta) = \frac{R_{B3} (r_{\pi 2} + [1 + \beta] R_{E2})}{R_{B3} + (r_{\pi 2} + [1 + \beta] R_{E2})} \cong 50 \text{ k}\Omega \gg R_C = 1 \text{ k}\Omega,$$

donde la impedancia de emisor es: $Z_E = R_{E2}$

9) Esquema completo y ganancia total.

El esquema completo es el mostrado en la Figura P6.8.

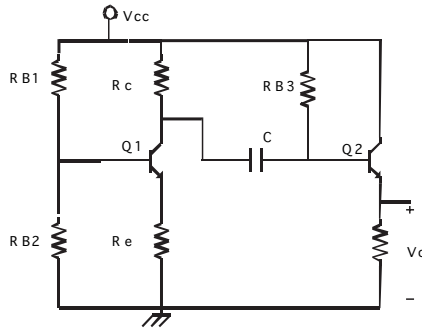


Figura P6.8.

siendo la ganancia total prácticamente la misma que la de la primera etapa, ya que la segunda posee una ganancia unidad.

Problema 6.2

En el circuito de la Figura P6.9 calcular:

- 1) Los parámetros r_{π} , g_m y r_o .
- 2) La resistencia de entrada, la resistencia de salida y la ganancia de corriente (R_i , R_o y A_i).
- 3) La variación de A_i (ganancia de corriente) cuando se conecta un condensador en paralelo con R_E .

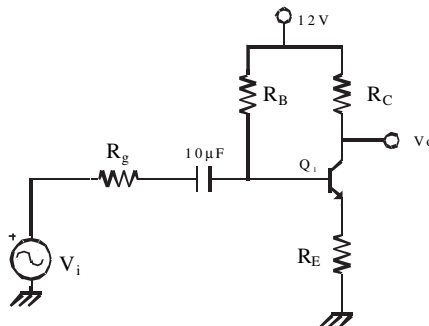


Figura P6.9.

Datos:

$$V_{CC} = 10 \text{ V};$$

$$V_i = 1 \text{ mV} / 1 \text{ kHz};$$

$$Q_1 : \beta = 200; V_{BE} = 0,7 \text{ V}; V_A = 100 \text{ V};$$

$$R_g = 600 \Omega; R_B = 1,2 \text{ M}\Omega; R_C = 3,3 \text{ k}\Omega; R_E = 100 \Omega$$

Solución:**1) Parámetros r_{π} , g_m y r_o .**

Análisis en gran señal.

Los elementos del circuito equivalentes del transistor r_{π} , g_m y r_o dependen del punto de polarización en continua del transistor.

- Cálculo del punto de polarización (corrientes y tensiones) del transistor.

En continua los condensadores son circuitos abiertos, por lo que el circuito queda como el indicado en la Figura P6.10.

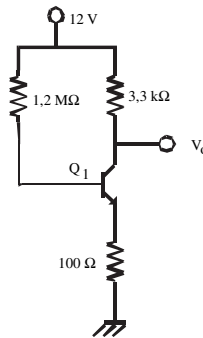


Figura P6.10.

En el circuito de base obtenemos la ecuación:

$$V_{CC} = R_B \cdot I_B + V_{BE} + R_E \cdot I_E$$

Si suponemos el transistor en activa tendremos que:

$$V_{CC} = R_B \cdot I_B + V_{BE} + R_E \cdot I_B (1 + \beta)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + R_E (1 + \beta)} = 7,62 \mu\text{A}$$

$$I_C = \beta I_B = 1,52 \text{ mA}$$

y de la recta de carga obtendremos

$$V_{CC} = R_C I_C + V_{CE} + R_E I_E$$

$$V_{CE} = V_{CC} - R_C I_C - R_E I_B (\beta + 1) = 4,8 \text{ V}$$

de la que obtenemos que $V_{CE} = 4,81 \text{ V} > 0,2 \text{ V}$, que nos indica que, efectivamente, el transistor está en activa.

- Cálculo de los elementos del circuito equivalente del transistor.

Los elementos del transistor en función de la corriente de colector son:

$$g_m = \frac{I_C}{V_T} = \frac{1,52 \text{ mA}}{0,025 \text{ V}} = 59 \text{ mA/V}$$

$$r_\pi = \frac{\beta}{g_m} = \frac{200}{59 \cdot 10^{-3}} = 3,4 \text{ k}\Omega$$

$$r_o = \frac{V_A}{I_C} = \frac{100}{1,52 \text{ mA}} = 65,8 \text{ k}\Omega$$

2) Resistencia de entrada, resistencia de salida y ganancia de corriente (R_i , R_o y A_i).
Realizamos el análisis del amplificador en pequeña señal.

En la Figura P6.11 se muestra el circuito equivalente del circuito para pequeña señal.

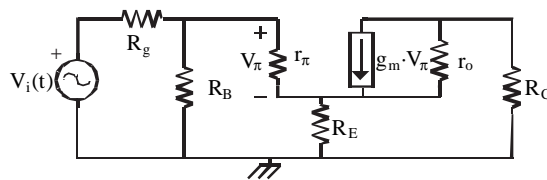


Figura P6.11.

Para la resistencia de entrada podemos transformar el circuito de la figura nº 3 como se indica en la Figura P6.12.

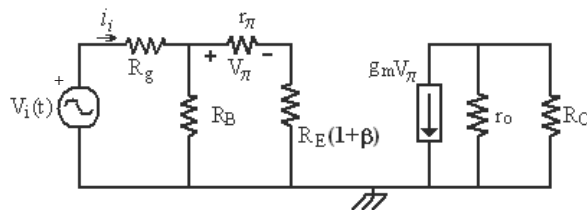


Figura P6.12.

En donde la resistencia de entrada, vista por el generador ideal, es

$$R_i = \frac{V_i}{i_i} = R_g + \frac{R_B (r_\pi + [1 + \beta] R_E)}{R_B + (r_\pi + [1 + \beta] R_E)} = 23,1 \text{ k}\Omega$$

Transformando el circuito queda como la Figura P6.13, donde:

$$V_{th} = V_i \cdot \frac{R_B}{R_B + R_g}; R_{th} = \frac{R_B \cdot R_g}{R_B + R_g} \cong R_g$$

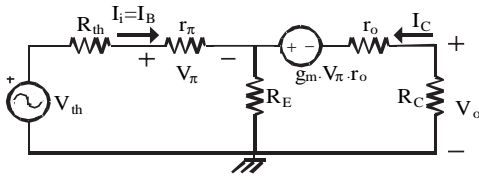


Figura P6.13.

Y convertimos la fuente de corriente en una de tensión, donde $V = g_m \cdot r_o \cdot V_\pi$ y $R = r_o$.

De donde obtendremos las dos ecuaciones de malla:

$$V_{th} = (R_{th} + r_\pi) \cdot I_i + R_E \cdot (I_C + I_i) \approx (R_{th} + r_\pi) \cdot I_i + R_E \cdot I_C = 4 \text{ k} \cdot I_i + 0,1 \text{ k} \cdot I_C \quad (1)$$

$$g_m \cdot r_o \cdot V_\pi = (r_o + R_C) \cdot i_C + R_E \cdot (I_C + I_B) \quad (2)$$

Es decir,

$$3880 \cdot V_\pi = 0,1 \cdot i_i + 69,2 \cdot i_c$$

como: $V_\pi = 3,4 \text{ k} \cdot i_i$

$$3,4 \cdot i_i \cdot 3880 = 0,1 \text{ k} \cdot i_i + 69,3 \text{ k} \cdot i_c$$

$$A_i = \frac{i_c}{i_i} = 190,63 \frac{A}{A}$$

y la resistencia de salida es

$$R_o = 3,3 \text{ k} \parallel 65,9 \text{ k} = 3,14 \text{ k}\Omega$$

3) Variación de A_i cuando se conecta un condensador en paralelo con R_E .

Si se conecta un condensador (supuesta capacidad muy grande), en paralelo con la resistencia R_E , tendremos que el punto de trabajo del transistor en continua no varía, pero esta resistencia está cortocircuitada en el análisis en pequeña señal.

El circuito equivalente del amplificador será el indicado en la Figura P6.14.

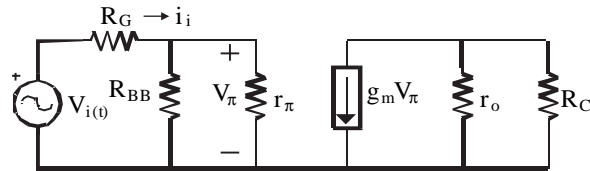


Figura P6.14.

En el circuito de entrada, tenemos que calcular cuánto vale V_{π} . La corriente que suministra el generador de tensión de la entrada es:

$$i_i = \frac{V_i}{R_G + R_B \parallel r_{\pi}} = 0,25 V_i, \text{ en donde } R_B \parallel r_{\pi} = 3,39 \text{ k}\Omega$$

Operando nos queda $V_{\pi} = 0,25 \cdot V_i \cdot r_{\pi} = 0,85 \text{ V}$

En el circuito de salida tenemos que:

$$i_o = g_m \cdot V_{\pi} = 5 \cdot V_i \text{ mA}$$

$$V_o = -i_o (r_o \parallel R_C) = -157 \cdot V_i$$

$$i_c = \frac{V_o}{R_C} = 47,6 \cdot V_i$$

La ganancia de corriente será: $A_i = 190,4 \text{ A/A}$.

La impedancia de entrada será:

$$Z_i = 4 \text{ k}\Omega$$

La impedancia de salida será:

$$Z_o = 3,3 \parallel 65,8 = 3,14 \text{ k}\Omega$$

Problema 6.3

En el circuito de la Figura P6.15 calcular:

- 1) Los parámetros r_{π} , g_m y r_o .
- 2) La resistencia de entrada, la resistencia de salida y la ganancia de tensión (R_i , R_o y A_v).

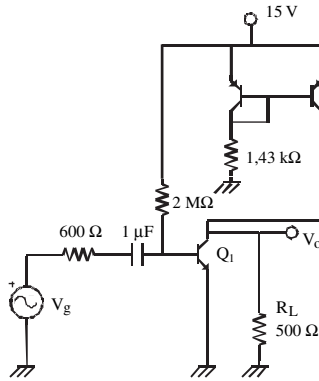


Figura P6.15.

Datos:

$V_{CC} = 10 \text{ V}$

$V_g = 1 \text{ mV}/1 \text{ kHz}$

$Q_1 : \beta = 100; V_{BE} = 0,7 \text{ V}; V_A = 100 \text{ V}$

$R_{ref} = 1,43 \text{ k}\Omega; R_G = 0,6 \text{ k}\Omega; R_B = 2000 \text{ k}\Omega; R_L = 0,5 \text{ k}\Omega.$

Solución:

1) Calcular los parámetros r_{iv} , g_m y r_o .

Cálculo del punto de polarización del transistor.

El transistor está alimentado por una fuente de corriente en espejo, como se indica en la Figura P6.16.

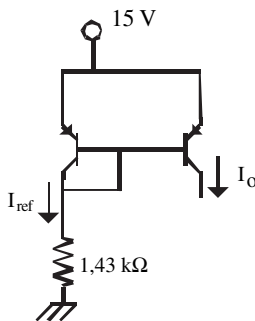


Figura P6.16.

La corriente de referencia es:

$$I_{ref} = \frac{(15 - 0,7)}{1,43 \text{ k}} = 10 \text{ mA}$$

La corriente de base del transistor Q_1 será:

$$I_B = \frac{V_{CC} - V_{be}}{2 \text{ M}\Omega} = \frac{15 - 0,7}{2 \cdot 10^6} = 7,15 \mu\text{A}$$

Si suponemos que el transistor está en activa, la corriente de colector será:

$$I_C = \beta \cdot I_B = 0,715 \text{ mA}$$

Por lo tanto, la corriente que pasa a la resistencia R_L , como se indica en la Figura P6.17 será:

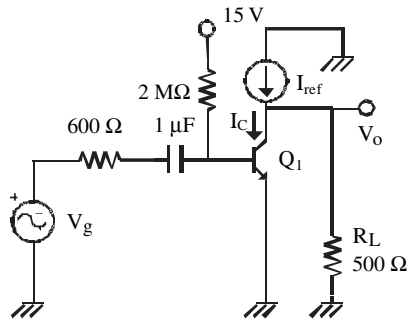


Figura P6.17.

$$I_{RL} = I_{ref} - I_C = 10 \text{ mA} - 0,715 \text{ mA} = 9,285 \text{ mA}$$

y la tensión de colector (que sería también V_{CE}):

$$V_{CE} = 9,285 \text{ mA} \cdot 500 \Omega = 4,64 \text{ V}$$

que confirma que el transistor está en activa.

Los parámetros del circuito equivalente del transistor serán:

$$r_\pi = \frac{V_T}{I_B} = 3,61 \text{ k}\Omega$$

$$g_m = \frac{V_T}{I_C} = 36 \text{ mA/V}$$

$$r_o = \frac{V_A}{I_C} = 140 \text{ k}\Omega$$

2) Resistencia de entrada, resistencia de salida y ganancia de tensión (R_i , R_o y A_v).

El circuito amplificador en pequeña señal será el indicado en la Figura P6.18.

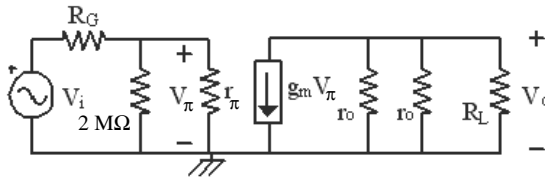


Figura P6.18.

dato que la fuente de corriente tiene una resistencia interna de “ r_0 ”.

La resistencia de entrada será:

$$R_{entrada} = R_G + r_\pi = 4,2 \text{ k}\Omega$$

La resistencia de salida será:

$$R_{salida} = \frac{r_o}{2} \parallel R_L \approx R_L = 0,5 \text{ k}\Omega,$$

considerando la R_L . En caso de no considerarla, la resistencia de salida será: $r_o/2$.

Hallamos la ganancia de tensión:

$$A_V = \frac{V_o}{V_i} = \frac{V_o}{V_\pi} \cdot \frac{V_\pi}{V_i}$$

$$V_\pi = \frac{V_i \cdot (r_\pi \parallel 2 \text{ M}\Omega)}{R_G + (r_\pi \parallel 2 \text{ M}\Omega)} = 0,86 \cdot V_i$$

$$V_o = -g_m \cdot V_\pi \cdot (r_o \parallel R_L) = -15,5 \cdot V_i,$$

de donde:

$$A_V = -15,5 \frac{V}{V} = \begin{cases} 23,8 & \text{dB} \\ 180^\circ & \text{desfase} \end{cases}$$

PROBLEMAS VINCULADOS AL TEMA

7



Análisis en pequeña señal con transistores FET

Problema 7.1

En el circuito de la Figura P7.1:

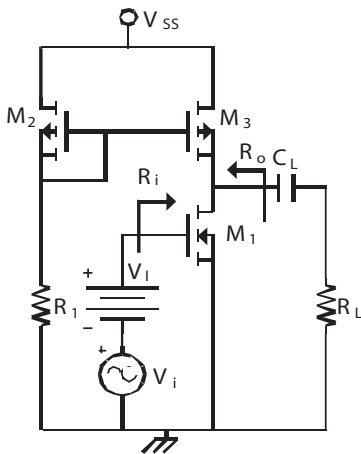


Figura P7.1.

Datos:

$$V_{SS} = 3 \text{ V}$$

$$M_1, M_2 \text{ y } M_3 : r_{ds} = 200 \text{ k}\Omega, |V_t| = 2 \text{ V}, K = 250 \mu\text{A}/\text{V}^2$$

$$C_L \rightarrow \infty, R_L \rightarrow \infty$$

Notas:

-Ecuación característica de M_1 , M_2 y M_3 en saturación:

$$I_D = \left(\frac{K}{2}\right)(V_{GS} - V_t)^2; V_t = \text{tensión umbral.}$$

-En el modelo en pequeña señal:

$$g_m = K(V_{GS} - V_t)$$

- 1) Indique el valor mínimo de V_1 para que M_1 empiece a conducir. Suponga $V_i=0$.
- 2) Suponga que los transistores M_1 y M_2 se encuentran en saturación:
 - a) Indique qué valor debe tener la resistencia R_1 para que por ambos transistores circule una corriente $I_D = 80 \mu A$.
 - b) Represente el modelo en pequeña señal en frecuencias medias del amplificador y calcule R_i , R_o y $A_v = V_o/V_i$.
 - c) Si se polariza el circuito con una tensión $V_i = 2,8 V$, que supone una tensión $V_{D1Q} = 1 V$. Indique el valor de pico máximo de la tensión de entrada V_i para que no exista distorsión en la tensión de salida.

Solución:

- 1) Valor mínimo de V_1 para que conduzca M_1

Para que el transistor MOSFET M_1 (de canal n) conduzca, tiene que tener formado el canal, es decir la tensión V_{GS} ha de ser superior a V_t (que es positiva), por lo que:

$$V_i \geq 2 V$$

- 2) Con los dos transistores en saturación:

- a) Cálculo de la resistencia R_1

Para resolver el problema hay que identificar las funciones que está realizando cada transistor. M_2 y M_3 son transistores MOSFET tipo canal p, por lo que la tensión V_{GS} es negativa (V_{SG} positiva) y V_t será por lo tanto negativa.

Tienen la misma tensión V_{SG} , por lo que si están saturados, circulará la misma corriente I_D . M_2 tiene cortocircuitados la puerta y el drenador ($V_D=V_G$), por lo que la corriente que pasa por este transistor viene fijada.

M_2 y M_3 forman una fuente de corriente en espejo.

Se puede calcular:

$$V_{SS} = V_{GS2} + I_{D2} \cdot R_1$$

$$I_{D2} = \left(\frac{K}{2}\right) (V_{GS2} - V_t)^2$$

Como nos dice el problema que la corriente por M_3 (que es la misma que la de M_2 por tener la misma V_{SG}) es de $80 \mu A$, tendremos que:

$$80 \cdot 10^{-6} = \left(\frac{1}{2}\right) \cdot 250 \cdot 10^{-6} \cdot (V_{GS2} + 2)^2$$

de donde

$$V_{GS2} = \pm \frac{4}{5} - 2 V$$

Tomaremos el valor negativo ($V_{GS} = -\frac{14}{5} V$) porque con el valor positivo ($V_{GS} = -\frac{6}{5} V$), la tensión V_{GS} es superior a V_t y el transistor no conduce.

Como

$$V_{GS} = V_G - V_S$$

y $V_S = 3 V$. Tendremos que

$$V_D = V_G = \frac{1}{5} V$$

Como la corriente que pasa por R_1 es la de drenador, tendremos

$$R_1 = \frac{V_D}{I_D} = 2,5 \text{ k}\Omega$$

b) Modelo en pequeña señal.

El circuito puede representarse como se indica en la Figura P7.2.

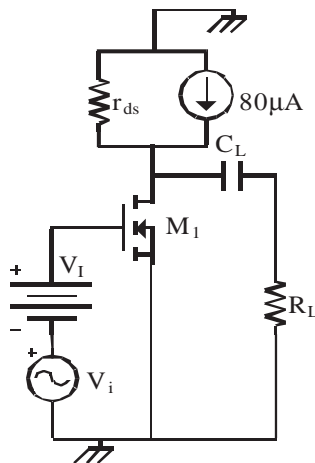


Figura P7.2.

Que en pequeña señal es el representado en la Figura P7.3.

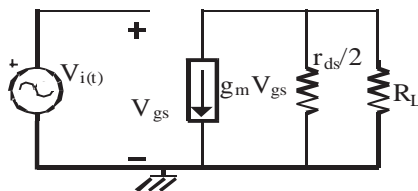


Figura P7.3.

La resistencia r_{ds} está dividida por dos por ser el paralelo de dos resistencias iguales, la del generador de corriente y la del transistor.

La resistencia de entrada es $R_i \rightarrow$ infinita.

La resistencia de salida es sin contar con R_L :

$$R_o = \frac{r_{ds}}{2}$$

La ganancia en tensión ya que $V_{gs}=V_i$ es:

$$V_o = -g_m \cdot V_{GS} \frac{r_{ds}}{2} = \frac{-g_m \cdot r_{ds} \cdot V_i}{2}$$

como

$$g_m = K(V_{GS} - V_t) = 250 \cdot 10^{-3} \left(-\frac{14}{5} + 2 \right) = -0,05 = -5 \text{ mA/V}$$

por lo que la ganancia queda

$$\frac{V_o}{V_i} = 5000 \frac{V}{V}$$

- c) Valor de V_i de pico máximo para que no exista distorsión en la salida. Si $V_i = 2,8 \text{ V}$, como es V_{GS} , la corriente de drenador del transistor M_1 será:

$$I_D = 125(2,8 - 2)^2 \mu A = 80 \mu A$$

Comprobamos que el transistor M_1 sigue saturado:

$$V_{DS} = 1 \text{ V} > V_{GS} - V_t = 0,8 \text{ V}$$

luego sigue saturado.

El límite inferior de saturación es $0,2 \text{ V}$ (la diferencia entre V_D y $[V_{GS} - V_t]$).

Como la ganancia de tensión es 5000 , el valor de la entrada será:

$$V_i = \frac{0,2}{5000} = 40 \mu V$$

Problema 7.2

Dados los circuitos de las Figuras P7.4 y P7.5, se pide responder a las siguientes preguntas:

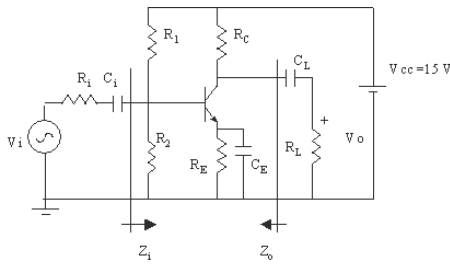


Figura P7.4.

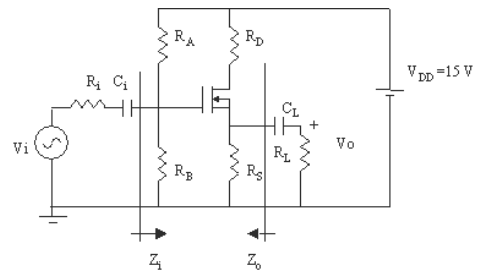


Figura P7.5.

- 1) En la Figura P7.4 y para el punto de polarización dado,
 - 1.1) Calcule los parámetros del circuito equivalente en pequeña señal del transistor (g_m y r_{ψ}).
 - 1.2) Dibuje el circuito equivalente en pequeña señal del circuito amplificador y, a continuación, realice el cálculo de Z_i , Z_o y la ganancia de tensión A_v a frecuencias medias.
- 2) En la Figura P7.5 y para el punto de polarización dado,
 - 2.1) Calcule los parámetros del circuito equivalente en pequeña señal del transistor (g_m) utilizando la expresión: $g_m = K(V_{GS} - V_T)$.
 - 2.2) Dibuje el circuito equivalente en pequeña señal del circuito amplificador y, a continuación, realice el cálculo de Z_i , Z_o y la ganancia de tensión A_v a frecuencias medias.
- 3) Se quiere formar un circuito amplificador con las dos etapas anteriores, como se muestra en la Figura P7.6. El circuito amplificador deberá tener las mejores características posibles. Indique dónde deberá ponerse la etapa de la Figura P7.4 y dónde la de la Figura P7.5 para conseguir estos objetivos. ¿Cuáles son los parámetros del amplificador resultante (Z_i , Z_o y A_v)?

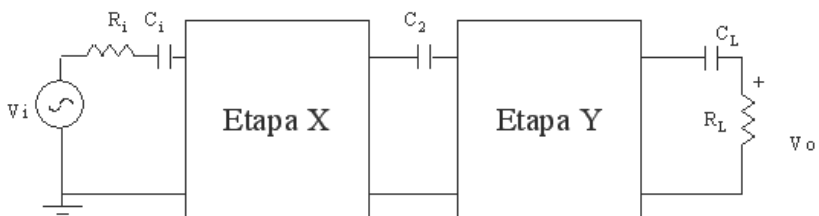


Figura P7.6.

- 4) Se quiere sustituir la fuente de señal del circuito de la Figura P7.6 por otra que tiene una impedancia R_i de $10\text{ k}\Omega$. ¿Cómo se modifican las prestaciones del amplificador de la Figura P7.6?

Datos:

$Q_1 : \beta = 200; V_T = 25 \text{ mV};$
 $R_1 = 80 \text{ k}\Omega; R_2 = 20 \text{ k}\Omega; R_C = 5 \text{ k}\Omega; R_E = 5 \text{ k}\Omega; C_i = C_E = C_L$
 $M_1 : g_m = K(V_{GS} - V_T); K = 2 \text{ mA/V}^2; V_T = 1 \text{ V}; r_o = \text{infinito};$
 $R_A = 2 \text{ M}\Omega; R_B = 1 \text{ M}\Omega; R_D = 4 \text{ k}\Omega; R_S = 3 \text{ k}\Omega; C_i = C_L = \text{infinito}.$

Polarización:

$Q_1 : I_{CQ} = 2,12 \text{ mA}; V_{CEQ} = 5,75 \text{ V};$
 $M_1 : I_{DSQ} = 1 \text{ mA}; V_{DSQ} = 8 \text{ V}.$

Interconexión de las etapas:

$R_L = 10 \text{ k}\Omega; R_i = 50 \Omega; C_1 = C_2 = C_L = \text{infinito}.$

Solución:

1.1) En la Figura P7.7 buscaremos los parámetros del circuito equivalente en pequeña señal del transistor (g_m y r_π).

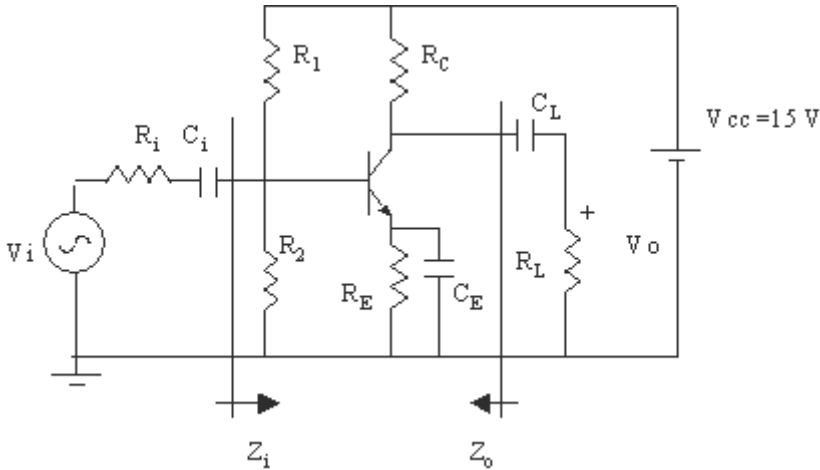


Figura P7.7.

Dan directamente la corriente de colector en el punto de trabajo. Las ecuaciones que nos dan los parámetros en pequeña señal son:

$$r_\pi = \frac{V_T}{I_C} \beta = \left(\frac{dI_B}{dV_{BE}} \right)^{-1} \qquad r_o = \frac{V_A}{I_C} \qquad g_m = \frac{I_C}{V_T} = \left(\frac{dI_C}{dV_{BE}} \right)$$

En nuestro caso toman los valores

$$r_{\pi} = \frac{25 \cdot 10^3}{2,12 \cdot 10^3} 200 = 2,36 \text{ k}\Omega \quad r_o = \infty \quad g_m = \frac{2,12}{25 \cdot 10^{-3}} = 84,8 \frac{\text{mA}}{\text{V}}$$

1.2) Circuito equivalente en pequeña señal del circuito amplificador.

El circuito equivalente es el mostrado en la Figura P7.8.

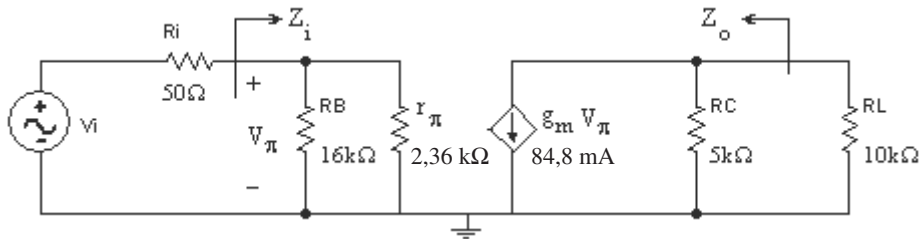


Figura P7.8.

con los valores calculados en el punto anterior.

La impedancia de entrada Z_i es:

$$Z_i = \frac{R_B \cdot r_{\pi}}{R_B + r_{\pi}} = \frac{16 \cdot 2,36}{16 + 2,36} = 2,05 \text{ k}\Omega$$

la impedancia de salida Z_o es

$$Z_o = R_C = 5 \text{ k}\Omega$$

Para el cálculo de la ganancia A_v , la tensión de salida será:

$$v_o = g_m v_{\pi} \frac{R_C \cdot R_L}{R_C + R_L} = 282,67 \cdot v_{\pi}$$

La tensión de salida en circuito abierto (SIN R_L) es

$$v_o = g_m v_{\pi} R_C = 424 \cdot v_{\pi}$$

y como la tensión V_{ψ} toma el valor, en función de la tensión de entrada V_i

$$v_{\pi} = \frac{Z_i}{R_i + Z_i} v_i = \frac{2,05}{2,1} v_i = 0,976 \cdot v_i$$

la ganancia A_v será:

$$A_v = 276 \text{ V/V}$$

y la ganancia en circuito abierto A_{v_o} es:

$$A_{v_o} = 414 \text{ V/V}$$

2.1) De la Figura P79 buscaremos los parámetros del circuito equivalente en pequeña señal del transistor (g_m).

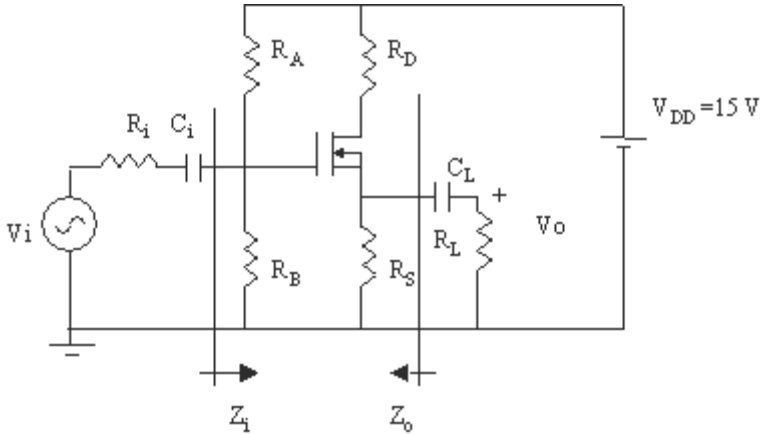


Figura P7.9.

Dan directamente la corriente de drenador en el punto de trabajo. Las ecuaciones que nos dan los parámetros en pequeña señal son:

$$g_m = k(V_{GS} - V_T) = k\sqrt{\frac{2I_D}{k}} = \sqrt{2I_D k} = 2 \frac{mA}{V}$$

2.2) Circuito equivalente en pequeña señal del circuito amplificador. El circuito equivalente es el mostrado en la Figura P7.10.

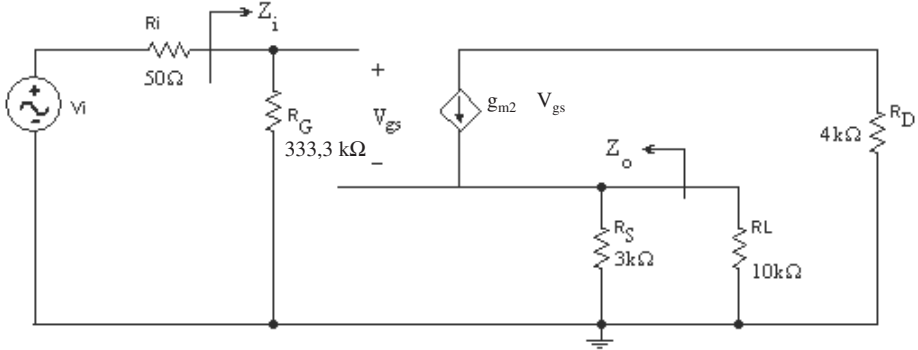


Figura P7.10.

con los valores calculados en el punto anterior. La impedancia de entrada Z_i es:

$$Z_i = R_G = 333,3 \text{ k}\Omega$$

la impedancia de salida Z_o es:

$$Z_o = \frac{R_s \cdot \frac{1}{g_m}}{R_s + \frac{1}{g_m}} = \frac{3 \cdot 0,5}{3 + 0,5} = 0,43 \text{ k}\Omega$$

Para el cálculo de la ganancia A_v , la tensión de salida será:

$$v_o = g_m \cdot v_{gs} \frac{R_s \cdot R_L}{R_s + R_L} = 4,61 \cdot v_{gs}$$

La tensión de salida en circuito abierto (SIN R_L) es:

$$v_o = g_m \cdot v_{gs} \cdot R_s = 6v_{gs}$$

y como la tensión v_{gs} toma el valor en función de la tensión de entrada v_i

$$v_{gs} = v_i$$

la ganancia A_v será:

$$A_v = 4,61 \text{ V/V}$$

y la ganancia en circuito abierto A_{v_o} es:

$$A_{v_o} = 6 \text{ V/V}$$

3) Circuito amplificador con las mejores características posibles.

Las características más importantes de un amplificador de tensión son:

1. Impedancia de entrada (normalmente la mayor posible).
2. La impedancia de salida (normalmene la más baja posible).
3. La ganancia (normalmente la más alta posible).
4. El ancho de banda (normalmente el más grande posible).
5. El consumo (normalmente el menor posible).

De los indicados anteriormente, tratamos con los tres primeros.

Cuando tenemos un amplificador de dos etapas, es importante la unión entre las etapas, ya que para que la ganancia sea el producto de las ganancias, la segunda etapa no debe cargar a la primera, es decir, que la impedancia de entrada de la segunda etapa sea mucho mayor que la impedancia de salida de la primera etapa.

Esto se consigue poniendo como primera etapa la del transistor bipolar NPN y como segunda etapa la del transistor unipolar MOSFET canal "n".

La impedancia de salida es la menor de las dos etapas y la impedancia de entrada es grande, aunque no sea la menor de las dos etapas.

El circuito es el representado en la Figura P7.11.

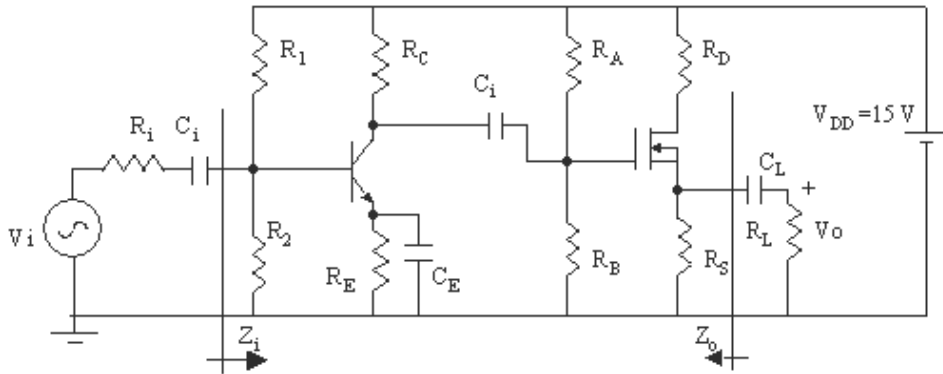


Figura P7.11.

La impedancia de entrada es la impedancia calculada en el apartado 1.2:

$$Z_i = 2,05 \text{ k}\Omega.$$

La impedancia de salida es la impedancia de la segunda etapa, calculada en el apartado 2.2

$$Z_o = 0,43 \text{ k}\Omega.$$

La ganancia es el producto de las ganancias, en abierto para la primera etapa y con la carga R_L para la segunda etapa, como se muestra en la Figura P7.11:

$$A_v = 414 \cdot 4,61 = 1908 \text{ V/V}$$

4) Modificación de las prestaciones del amplificador cuando $R_i=10 \text{ k}\Omega$.

Como la impedancia de entrada es mayor que la de entrada de la primera etapa, se divide la ganancia por la relación entre las impedancias interna del generador (10 k) y la de entrada del amplificador (2 k).

La ganancia pasa a ser:

$$A_v = 1908/5 = 381 \text{ V/V}$$

Problema 7.3

En el circuito de la Figura P7.12 calcular:

- 1) g_m, A_v .
- 2) Recta de carga en alterna.
- 3) Máxima tensión de entrada para que no haya distorsión en la tensión de salida V_o .
- 4) Potencia máxima recibida por la resistencia R_L . Potencia máxima entregada por el generador V_i .

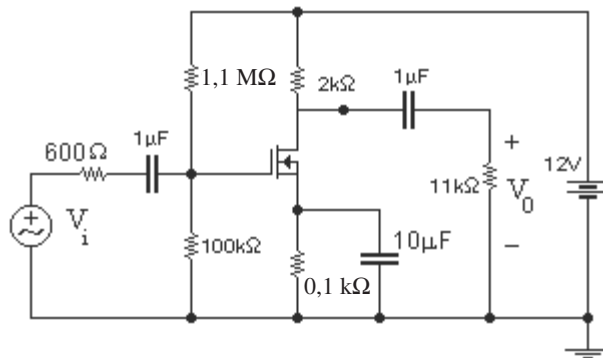


Figura P7.12

Datos:

$V_{DD}=12\text{ V}$

$M_1: k=1\text{ mA/V}^2; V_t=0\text{ V}; I_D=k(V_{GS}-V_t)^2$

$R_{G1}=1,1\text{ M}\Phi; R_{G2}=100\text{ k}\Phi; R_D=2\text{ k}\Phi; R_S=0,1\text{ k}\Phi; R_L=11\text{ k}\Phi; R_g=600\text{ }\Phi$

Solución:

El circuito equivalente para pequeña señal, frecuencias medias, es el indicado en la Figura P7.13.

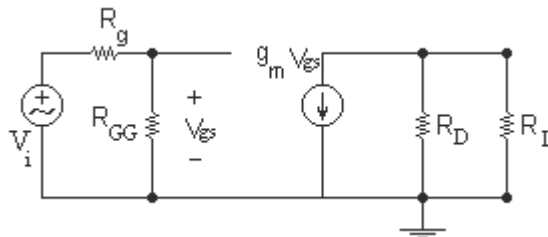


Figura P7.13

en donde los parámetros del transistor vienen dados por la ecuación:

$$g_m = \frac{dI_D}{dV_{GS}} = 2k(V_{GS} - V_T)$$

1) Corriente de drenador.

La corriente de puerta del transistor es nula, quedando:

$$V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} = \frac{100}{1200} 12 = 1\text{ V} \quad V_S = I_D R_S = 0,1 \cdot I_D \quad V_{GS} = 1 - 0,1 \cdot I_D$$

$$\frac{1 - V_{GS}}{0,1} = k(V_{GS} - V_T)^2 = V_{GS}^2 \rightarrow V_{GS}^2 + 10 V_{GS} - 10 = 0 \rightarrow V_{GS} = \frac{-10 \pm \sqrt{100 + 40}}{2} = \left| \frac{-11\text{ V} < V_T}{0,92\text{ V}} \right.$$

$$V_{GS} = 0,92\text{ V}$$

quedando el circuito con los valores indicados en la Figura P7.14.

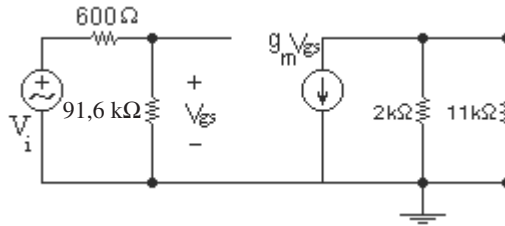


Figura P7.14

$$g_m = 1,24 \text{ mA/V}$$

Si nos fijamos en el circuito de la Figura P7.14, la impedancia de entrada es:

$$R_i = 91,6 \text{ k}\Omega$$

Siendo la ganancia en tensión:

$$v_o = -g_m \cdot v_{gs} \frac{R_D \cdot R_L}{R_D + R_L} \quad v_{gs} = \frac{R_{GG}}{R_s + R_{GG}} v_i \approx v_i \quad A_V = \frac{v_o}{v_i} = -g_m \frac{R_D \cdot R_L}{R_D + R_L} = -2,08 \frac{V}{V}$$

2) Recta de carga en alterna.

La ecuación de la recta de carga en alterna es:

$$i_D = -\frac{R_D \cdot R_L}{R_D + R_L} v_{DS} + b \quad b = I_{DQ} + \frac{R_D + R_L}{R_D \cdot R_L} V_{DSQ} = 0,8 + \frac{12}{22} 10,32 = 6,9 \text{ mA}$$

$$i_D = -0,6 v_{DS} + 6,9$$

que se representa en la Figura P7.15.

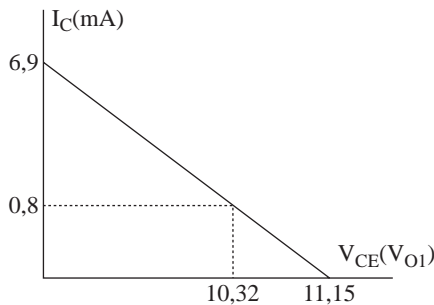


Figura P7.15

3) *Máxima tensión de entrada para que no haya distorsión en la tensión de salida v_o*
 La recta de carga en continua es:

$$V_{DD} = I_D (R_D + R_S) + V_{DS}$$

$$I_D = -\frac{V_{DS}}{R_D + R_S} + \frac{V_{DD}}{R_D + R_S} \quad I_D = -0,47 \cdot V_{DS} + 5,71$$

ambas rectas se muestran en la Figura P7.16.

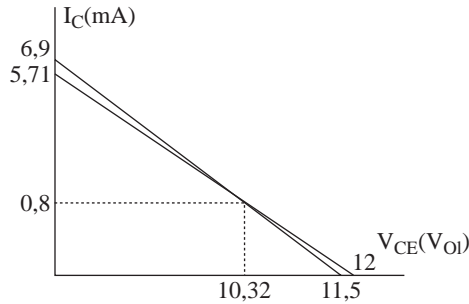


Figura P7.16

la máxima excursión es la menor distancia entre:

1. la tensión V_{DSQ} y la tensión $V_{DS\acute{o}hmica}$ y
2. entre V_{DSQ} y la V_{DS} punto de corte de la recta en alterna con el eje de abscisas.

En nuestro caso:

$$V_{0m\acute{a}x} = V_{DS} - V_{DSQ} = 1,18 \text{ V}$$

4) *Potencia máxima recibida por la resistencia R_L . Potencia máxima entregada por el generador V_i .*
 La potencia entregada a la carga y la entregada por el generador son:

$$P_L = \frac{1}{2} \frac{v_0^2}{R_L} = \frac{1}{2} \frac{1,18^2}{11} = 63 \mu W \quad P_i \approx \frac{1}{2} \frac{v_g^2}{R_{GG}} = \frac{1}{2} \frac{v_0^2}{R_{GG}} \frac{1}{A_V^2} = 2 \mu W$$

La ganancia en potencia será:

$$G_p = 10 \log \frac{P_L}{P_i} = 15 \text{ dB}$$

PROBLEMAS VINCULADOS AL TEMA

8

Amplificadores con varios transistores

Problema 8.1

En el amplificador de la Figura P8.1 se pide:

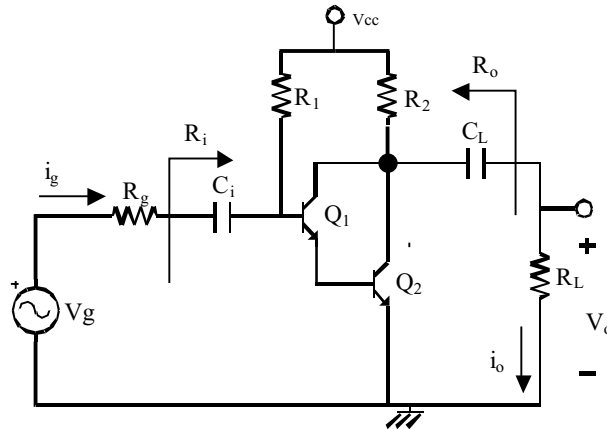


Figura P8.1.

- 1) Encuentre el punto de polarización (I_C , V_{CE}) de cada transistor. A partir de este punto, si no lo calculó en 1), utilice $I_{C2} = 10 \text{ mA}$.
- 2) Dibuje el circuito equivalente en pequeña señal a frecuencias medias. Calcule la impedancia de entrada (R_i), la impedancia de salida (R_o) y la ganancia de tensión ($A_{V_o} = V_o/V_g$).

- 3) Trace en una misma gráfica la recta de carga dinámica y la estática. ¿Cuál es la máxima amplitud que puede tener V_g para no obtener una salida V_o distorsionada?
- 4) Calcule la ganancia de corriente $A_i = i_o/i_g$.
- 5) ¿Cómo se llama la configuración en la que están los transistores? ¿En qué mejora esta configuración a una en la que el conjunto de los transistores Q_1 y Q_2 se sustituya por uno sólo de ellos?

Datos:

$V_{CC}=10\text{ V}$.

Q_1 y Q_2 : $V_{BE\text{ ON}}=0.6\text{ V}$, $V_{CE\text{ sat}}=0.2\text{ V}$; $\tau=107$;

$R_g=50\ \Phi$; $R_1=10\text{ M}\Phi$; $R_2=330\ \Phi$; $R_L=10\text{ k}\Phi$; $C_i=1\ \mu\text{F}$; $C_L=1\ \mu\text{F}$.

Solución:

1) La parte de polarización en continua la resolveremos centrándonos en la red que aíslan los condensadores. Los subíndices de las corrientes de base o colector se refieren a cada uno de los dos transistores.

Planteando la ecuación por la malla de las bases (Figura P8.2):

$$V_{CC} = I_{B1}R_1 + 2V_{BE} \Rightarrow I_{B1} = \frac{V_{CC} - 2V_{BE}}{R_1} = 0,88\ \mu\text{A}$$

$$I_{C1} = \beta \cdot I_{B1} = 94,16\ \mu\text{A} \Rightarrow I_{B2} = I_{E1} = (\beta + 1) \cdot I_{B1} = 95,04\ \mu\text{A}$$

$$I_{C2} = \beta \cdot I_{B2} = 10,17\ \text{mA}$$

$$V_{C2} = V_{C1} = V_{CC} - (I_{C1} + I_{C2}) \cdot R_2 = 6,61\ \text{V}$$

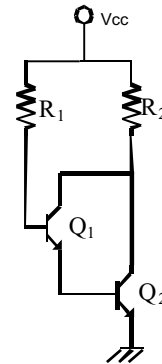


Figura P8.2.

Con ello hemos resuelto la corriente de cada transistor. Para terminar de calcular el punto de polarización y, de paso, demostrar que estamos en activa, queda:

$$V_{CE2} = V_{C2} - V_{E2} = 6,61\ \text{V} - 0\ \text{V} = 6,61\ \text{V}$$

$$V_{CE1} = V_{C1} - V_{E1} = V_{C1} - V_{BE2} = 6,61\ \text{V} - 0,6\ \text{V} = 6,01\ \text{V}$$

y como V_{CE2} y $V_{CE1} > 0.2\ \text{V} = V_{CE\text{ sat}}$ y además

$$V_{C2} = V_{C1} = 6,01\ \text{V} > V_{B1} = 2 \cdot V_{BE\text{ ON}} = 1,2\ \text{V} > V_{B2} = V_{BE\text{ ON}} = 0,6\ \text{V}$$

luego la unión base-colector está en inversa en ambos transistores.

Esta configuración sirve para dar una alta ganancia de corriente. De eso nos damos cuenta al ver la diferencia entre la I_{B1} y la I_{C2} .

2) Ahora vamos con los parámetros de pequeña señal:

$$g_{m1} = \frac{I_{C1}}{V_T} = 3,77 \frac{mA}{V} \qquad g_{m2} = \frac{I_{C2}}{V_T} = 407 \frac{mA}{V}$$

$$r_{\pi1} = \frac{V_T}{I_{B1}} = 28,4 \text{ k}\Omega \qquad r_{\pi2} = \frac{V_T}{I_{B2}} = 263 \Omega$$

Estudiamos el circuito equivalente en pequeña señal a frecuencias medias. Lo dibujamos marcando con un recuadro lo que corresponde al amplificador en la Figura P8.3.

Nota: todos los cálculos se pueden hacer con las fuentes de corriente especificadas como de valor $\tau \cdot I_B$, siendo en algunos casos más sencillo llegar a la solución de este modo.

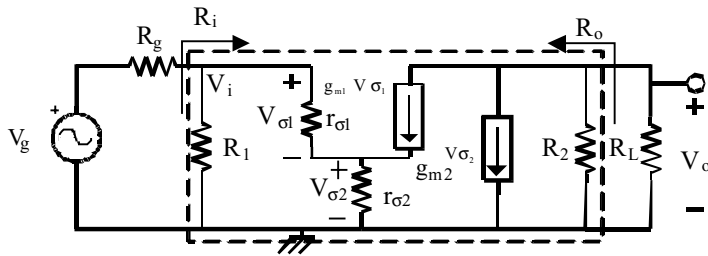


Figura P8.3.

Buscamos ahora los parámetros del circuito amplificador, marcado en la figura. Resistencia de entrada: por simple inspección del circuito, tendremos:

$$R_i = R_1 \parallel [r_{\pi1} + r_{\pi2} \cdot (\beta_1 + 1)] \cong 56,5 \text{ k}\Omega$$

donde de todos modos $\tau_1 = \tau_2 = \tau$.

La resistencia de salida es inmediata:

$$R_o = R_2 = 330 \Omega$$

Vamos ahora con la ganancia a circuito abierto. Tenemos que utilizar la tensión de salida, a circuito abierto (es decir, sin carga):

$$V_o = -(g_{m2} V_{\pi2} + g_{m1} V_{\pi1}) R_2$$

Debemos poner $V_{\pi1}$ y $V_{\pi2}$ en función de V_i . Fácilmente se encontrarán las relaciones siguientes derivadas de las leyes de Kirchhoff:

- en tensión:

$$V_i = V_{\pi1} + V_{\pi2}$$

- en corriente, en el emisor de Q_1 :

$$\frac{V_{\pi1}}{r_{\pi1}} + g_{m1} V_{\pi1} = \frac{V_{\pi2}}{r_{\pi2}} = V_{\pi1} \left(g_{m1} + \frac{1}{r_{\pi1}} \right) = V_{\pi1} \left(\frac{\beta + 1}{r_{\pi1}} \right) \cong V_{\pi1}$$

De esta última:

$$V_{\pi 2} = V_{\pi 1} \frac{r_{\pi 2}}{r_{\pi 1}} (\beta + 1)$$

y con la anterior:

$$V_i = V_{\pi 1} \left[1 + \frac{r_{\pi 2}}{r_{\pi 1}} (\beta + 1) \right] = V_{\pi 1} \left[\frac{r_{\pi 1} + r_{\pi 2} (\beta + 1)}{r_{\pi 1}} \right]$$

Llevándolas a la ecuación de V_o ,

$$\begin{aligned} V_o &= - \left[g_{m2} \cdot \frac{r_{\pi 2}}{r_{\pi 1}} (\beta + 1) V_{\pi 1} + g_{m1} \cdot V_{\pi 1} \right] R_2 = - \left(\frac{\beta \cdot (\beta + 1)}{r_{\pi 1}} + g_{m1} \right) R_2 \cdot V_{\pi 1} = \\ &= \left(\frac{\beta \cdot (\beta + 1)}{r_{\pi 1}} + g_{m1} \right) R_2 \frac{r_{\pi 1}}{r_{\pi 1} + r_{\pi 2} (\beta + 1)} V_i \end{aligned}$$

La ganancia de tensión a circuito abierto será:

$$A_{V_o} = \frac{V_o}{V_i} = - \left(\frac{\beta \cdot (\beta + 1) + \beta}{r_{\pi 1} + r_{\pi 2} (\beta + 1)} \right) R_2 = -67,76 \frac{V}{V}$$

En módulo $\rightarrow |A_v| = 20 \log(67,76) = 36,62 \text{ dB}$.

Si ahora incluimos el amplificador con el resto del circuito, queda la Figura P8.4:

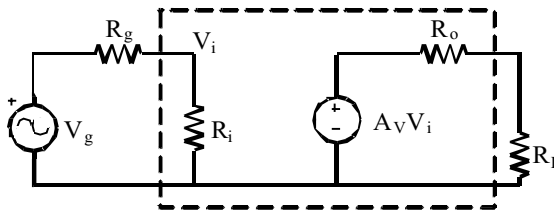


Figura P8.4.

$$A_v = \frac{V_o}{V_g} = \frac{R_i}{R_g + R_i} A_{V_o} \frac{R_L}{R_o + R_L} = -0,999 \cdot 67,76 \cdot 0,968 = -65,53 \frac{V}{V}$$

$$|A_v| = 20 \cdot \log(65,53) = 36,33 \text{ dB}$$

prácticamente igual que a circuito abierto, gracias a las buenas resistencias de entrada (alta) y de salida (baja) del amplificador.

3) La recta de carga estática del transistor 2 surge directamente de la figura del enunciado:

$$V_{CC} = I_{C2} R_2 + V_{CE2} \Rightarrow \frac{10 - V_{CE2}}{R_2} = I_{C2}$$

recta de la cual podemos dar los puntos:

$$(V_{CE}; I_{CQ}) = (10V; 0 mA) = (0V; 30,3 mA)$$

Por otro lado, el circuito en pequeña señal en frecuencias medias nos ofrece la recta de carga en alterna, pues se puede poner:

$$V_{ce} = V_o = -(g_{m1} \cdot V_{\pi 1} + g_{m2} \cdot V_{\pi 2}) \cdot (R_2 \parallel R_L)$$

pero como $V_{\pi 2} = V_{\pi 1} \frac{r_{\pi 2}}{r_{\pi 1}} (\beta + 1) \Rightarrow V_{\pi 1} = V_{\pi 2} \frac{r_{\pi 1}}{(\beta + 1) \cdot r_{\pi 2}}$, queda:

$$\begin{aligned} V_{CE} &= - \left(g_{m1} \cdot V_{\pi 2} \frac{r_{\pi 1}}{(\beta + 1) \cdot r_{\pi 2}} + g_{m2} \cdot V_{\pi 2} \right) \cdot (R_2 \parallel R_L) = - \left(\frac{V_{\pi 2}}{r_{\pi 2}} \cdot \frac{\beta}{(\beta + 1)} + g_{m2} \cdot V_{\pi 2} \right) \cdot (R_2 \parallel R_L) = \\ &= - \left(\frac{g_{m2} \cdot V_{\pi 2}}{g_{m2} \cdot r_{\pi 2}} \cdot \frac{\beta}{(\beta + 1)} + g_{m2} \cdot V_{\pi 2} \right) \cdot (R_2 \parallel R_L) = - \left(\frac{i_{c2}}{\beta} \cdot \frac{\beta}{(\beta + 1)} + i_{c2} \right) \cdot (R_2 \parallel R_L) = -i_{c2} \left(\frac{\beta + 2}{\beta + 1} \right) \cdot (R_2 \parallel R_L) \end{aligned}$$

Es decir, la recta de carga en alterna será:

$$i_{c2} = -V_{CE} \frac{\beta + 1}{(\beta + 2) \cdot (R_2 \parallel R_L)}$$

Como la señal total es la continua más la alterna, la recta de carga dinámica queda:

$$\begin{aligned} i_{c2} &= i_c - I_{C2Q} = - \frac{V_{CE}}{R_2 \parallel R_L} \cdot \frac{\beta + 1}{\beta + 2} = - \frac{V_{CE} - V_{CE2Q}}{R_2 \parallel R_L} \cdot \frac{\beta + 1}{\beta + 2} \\ i_{c2} &= I_{C2Q} + \frac{V_{CE2Q}}{R_2 \parallel R_L} \cdot \frac{\beta + 1}{\beta + 2} - \frac{V_{CEQ}}{R_2 \parallel R_L} \cdot \frac{\beta + 1}{\beta + 2} = 10,17 + 20,50 - 3,102 \cdot V_{CEQ} \end{aligned}$$

con las corrientes en mA y las resistencias en k Φ . En este caso, tendremos los puntos:

$$(v_{ce}, i_{cQ}) = (0 V, 30,67 mA) = (9,89 V, 0 mA)$$

Queda una gráfica como la Figura P8.5:

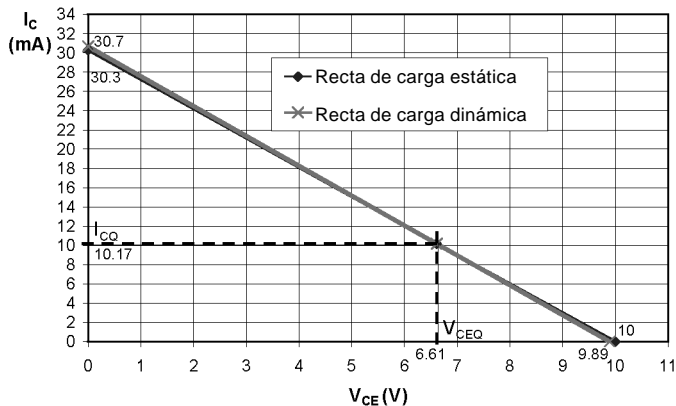


Figura P8.5.

Como puede apreciarse, en la salida ($V_o = V_{CE}$) queda como máxima variación posible:

$$9,89 - 6,61 = 3,28 \text{ V}$$

La otra variación posible tiene en cuenta que Q_1 se ha puesto en saturación, y en ese caso:

$$V_{E2} = 0,2 + 0,6 = 0,8 \text{ V}$$

$6,61 - 0,8 = 5,81 \text{ V}$, que es mayor, y por tanto primará en el cómputo la otra. Queda, pues, como máxima variación en la entrada:

$$V_g = \frac{V_o}{A_v} = \frac{3,28}{65,53} = 50 \text{ mV}$$

valor de pico máximo posible a la entrada.

4) Para la corriente usamos el mismo circuito equivalente en pequeña señal en frecuencias medias, quedando:

$$i_o = -(g_{m1} \cdot V_{\pi 1} + g_{m2} \cdot V_{\pi 2}) \cdot \frac{R_2}{R_2 + R_L}$$

(está medida al contrario, recordar la figura del enunciado, de ahí el signo) donde usaremos las expresiones antes halladas para $v_{\pi 1}$ y $v_{\pi 2}$. Por otro lado,

$$V_i = i_i \cdot R_i \Rightarrow i_i = \frac{V_i}{R_i}$$

donde R_i es la resistencia de entrada del amplificador, ya calculada. Así:

$$A_i = \frac{R_2}{R_2 + R_L} \cdot \left(\frac{\beta \cdot (\beta + 1) + \beta}{r_{\pi 1} + r_{\pi 2} (\beta + 1)} \right) R_i = -370 \frac{A}{A}$$

ó 51.38 dB.

Esto también puede obtenerse de:

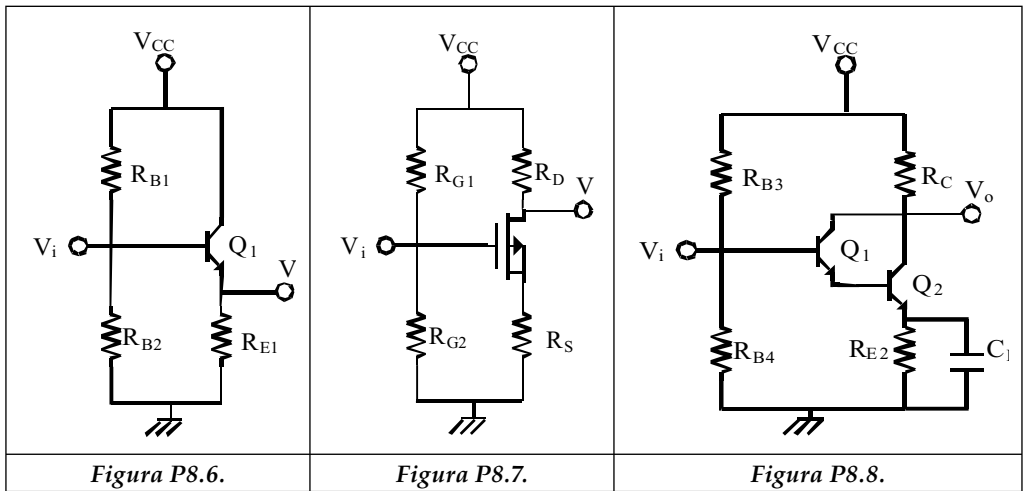
$$A_i = \frac{i_o}{i_g} = \frac{\frac{V_o}{R_L}}{\frac{V_g}{\frac{R_g}{\beta} + R_L}} = \frac{R_g + R_L}{R_L} A_v$$

5) La configuración usada es un par Darlington. Esta configuración mejora la ganancia de corriente enormemente, y también aumenta la resistencia de entrada (la que se vería con un único transistor sería r_{π} , aunque, a cambio, sería mayor que $r_{\pi 1}$).

Problema 8.2

Dadas las tres etapas de las Figuras P8.6 a P8.8, se pide:

- 1) Obtenga el punto de trabajo de cada etapa.
- 2) Para cada etapa, represente el circuito en pequeña señal y obtenga respectivamente su impedancia de entrada, su impedancia de salida y su ganancia. Considere que $I_{C1Q} = I_{C2Q} = I_{DQ} = 5 \text{ mA}$, y que $V_{CSQ} = 4 \text{ V}$.
- 3) Acople las tres etapas en cascada en el orden que optimice la impedancia de entrada global, la impedancia de salida global y la ganancia global. Justifique brevemente la respuesta obteniendo el valor de las mismas.



Datos:

$$V_{CC} = 15 \text{ V}$$

$$Q_1 \text{ y } Q_2: V_T = 25 \text{ mV}; V_{BE \text{ on}} = 0,7 \text{ V}; \tau = 500$$

$$M_1: I_D = 1,25(V_{GS} - 2)^2 \text{ en mA y } V_{GS} \text{ en V}$$

$$R_{B1} = 73 \text{ k}\Phi; R_{B2} = 77 \text{ k}\Phi; R_{E1} = 1,4 \text{ k}\Phi; R_{G1} = 1,2 \text{ M}\Phi; R_{G2} = 0,6 \text{ M}\Phi; R_S = 0,2 \text{ k}\Phi; R_D = 1 \text{ k}\Phi;$$

$$R_{B3} = 66 \text{ k}\Phi; R_{B4} = 84 \text{ k}\Phi; R_{E2} = 1,4 \text{ k}\Phi; R_C = 0,2 \text{ k}\Phi$$

Nota: interpretar cuál es la impedancia de entrada, la de salida y la ganancia es parte de lo que se está preguntando.

Solución:

- 1) Obtenga el punto de trabajo de cada etapa.

Etapa A:

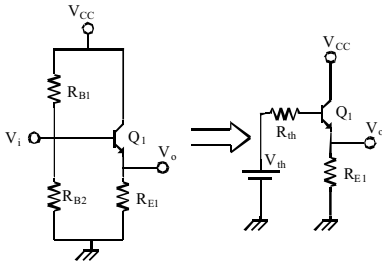


Figura P8.9.

$$R_{th} = \frac{R_{B1} \cdot R_{B2}}{R_{B1} + R_{B2}} = 37,5 \text{ k}\Omega; \quad V_{th} = V_{CC} \cdot \frac{R_{B2}}{R_{B1} + R_{B2}} = 7,7 \text{ V}$$

$$7,7 \text{ V} = I_{BQ} \cdot (37,5 \text{ k} + 1,4 \text{ k} \cdot \beta) + V_{BE\text{ ON}}$$

$$I_{BQ} = \frac{7,7 - 0,7}{37,5 \text{ k} + 1,4 \text{ k} \cdot 500} \approx 10 \mu\text{A}$$

$$V_{CE} = 15 - I_{CQ} \cdot R_E$$

$$I_{CQ} \approx 5 \text{ mA}$$

$$V_{CE} = 8 \text{ V}$$

Etapa B:

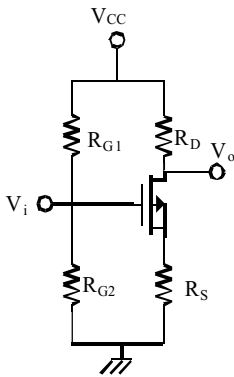


Figura P8.10.

$$V_{GQ} = V_{CC} \cdot \frac{R_{G2}}{R_{G1} + R_{G2}} = 5 \text{ V}$$

$$V_{GSQ} = 5 - I_D \cdot R_S$$

$$I_D = 1,25(V_{GS} - 2)^2 = 1,25(5 - I_D \cdot R_S - 2)^2 = 1,25(3 - 0,2 \cdot I_D)^2 \rightarrow$$

$$\rightarrow I_D = 1,25(9 + 0,04 \cdot I_D^2 - 1,2 \cdot I_D) \rightarrow 0,05 \cdot I_D^2 - 2,5 \cdot I_D + 11,25 = 0$$

$$I_D^2 - 50 \cdot I_D + 225 = 0 \rightarrow I_D = \frac{50 \pm \sqrt{50^2 - 4 \cdot 225}}{2}$$

$$\rightarrow I_{D1} = 5 \text{ mA} \Rightarrow V_{DS} = 15 - 5 \cdot (R_D + R_S) = 9 \text{ V}$$

$$I_D = \frac{50 \pm 40}{2}; \rightarrow I_{D2} = 45 \text{ mA} \Rightarrow V_{DS} = 15 - 45 \cdot (R_D + R_S) = -39 \text{ V}$$

La solución de -39V es imposible. Por tanto:

$$\begin{cases} I_{DQ} = 5 \text{ mA} \\ V_{DSQ} = 9 \text{ V} \end{cases} \quad V_{GSQ} = 4 \text{ V}$$

Etapa C:

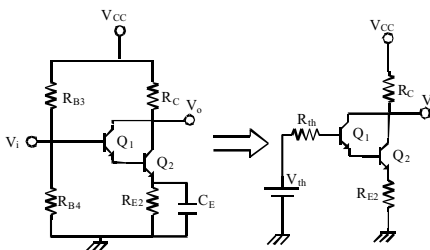


Figura P8.11.

$$R_{th} = \frac{R_{B3} \cdot R_{B4}}{R_{B3} + R_{B4}} \approx 37 \text{ k}\Omega; \quad V_{th} = V_{CC} \cdot \frac{R_{B4}}{R_{B3} + R_{B4}} = 8,4 \text{ V}$$

$$8,4 = 2 \cdot V_{BE\text{ ON}} + I_B (37 \text{ k} + (1 + \beta) \cdot R_{E2})$$

$$I_{BQ} = \frac{8,4 - 1,4}{35,14 \cdot 10^6} = 0,02 \mu\text{A}$$

$$I_{CQ} = I_{BQ} (1 + \beta) \cdot \beta = 5 \text{ mA}$$

$$V_{CE} = V_{CC} - I_{CQ} (R_C + R_{E2}) = 15 - 5 \cdot 1,6 \cdot 10^3$$

$$V_{CE} = 7 \text{ V}$$

2) Circuito en pequeña señal

Etapa A:

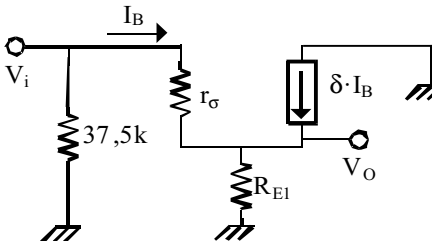


Figura P8.12.

$$r_{\pi} = \frac{V_t}{I_{CQ}} \cdot \beta = 2,5 \text{ k}\Omega$$

$$Z_i = 37,5 \text{ k} \parallel (r_{\pi} + R_{E1}(1 + \beta)) = 35,57 \text{ k}\Omega$$

$$Z_o = R_{E1} \parallel \frac{r_{\pi}}{1 + \beta} = 1,4 \parallel \frac{2,5}{501} \approx 5 \Omega$$

$$A_V = \frac{V_o}{V_i} = \frac{i_b(1 + \beta)R_{E1}}{i_b[(1 + \beta)R_{E1} + r_{\pi}]} \approx 1 \frac{V}{V}$$

Etapa B:

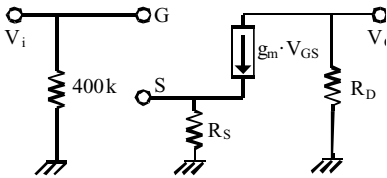


Figura P8.13.

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_Q = 1,25 \cdot 2 \cdot (V_{GS} - 2) = 2,5(4 - 2) \rightarrow g_m = 5 \text{ m}\Omega^{-1}$$

$$Z_i = 400 \text{ k}\Omega$$

$$Z_o = R_D = 1 \text{ k}\Omega$$

$$A_V = -\frac{g_m \cdot V_{GS} \cdot R_D}{V_i}$$

$$V_{GS} = V_i - V_S = V_i - g_m \cdot V_{GS} \cdot R_S \rightarrow V_{GS}(1 + g_m \cdot R_S) = V_i$$

$$\text{luego: } A_V = -\frac{g_m \cdot V_{GS} \cdot R_D}{V_{GS}(1 + g_m \cdot R_S)} = -\frac{5 \cdot 1}{(1 + 5 \cdot 0,2)}$$

$$A_V = -2,5 \frac{V}{V}$$

Etapa C:

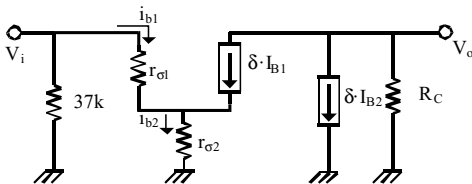


Figura P8.14.

$$r_{\pi 1} = \frac{V_t}{I_{B1Q}} = \frac{25 \text{ mV}}{0,02 \mu\text{A}} \rightarrow r_{\pi 1} = 1,25 \text{ M}\Omega$$

$$r_{\pi 2} = \frac{V_t}{I_{B2Q}} = \frac{25 \text{ mV}}{10 \mu\text{A}} \rightarrow r_{\pi 2} = 2,5 \text{ k}\Omega$$

$$Z_i = (r_{\pi 1} + (1 + \beta)r_{\pi 2}) \rightarrow Z_i = 37 \text{ k}\Omega$$

$$Z_o = R_C = 0,2 \text{ k}\Omega$$

$$A_V \approx -\frac{\beta \cdot i_{b2} \cdot R_C}{i_{b1} \cdot (r_{\pi 1} + (1 + \beta)r_{\pi 2})} \approx -\frac{\beta^2 \cdot R_C}{r_{\pi 1} + (1 + \beta)r_{\pi 2}}$$

$$\rightarrow A_V = -20 \frac{V}{V}$$

3)

	Etapa A	Etapa B	Etapa C
Z_i	35,6 k Φ	400 k Φ	37 k Φ
Z_o	5 Φ	1 k Φ	0,2 k Φ
A_v	1	62,5	620

Etapa B ∇ Etapa de entrada, por tener la mayor Z_i .

Etapa C ∇ Etapa de ganancia, por tener la mayor A_v .

Etapa A ∇ Etapa de salida, por tener la menor Z_o .

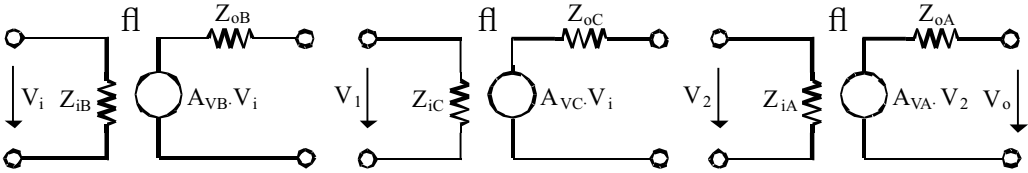


Figura P8.15.

$$Z_{iT} = Z_{iB} = 400 \text{ k}\Omega$$

$$Z_{oT} = Z_{oA} = 5 \Omega$$

$$A_{VT} = \frac{V_o}{V_i} = A_{vA} \cdot A_{vB} \cdot A_{vC} \cdot \frac{Z_{iC}}{Z_{iC} + Z_{oB}} \cdot \frac{Z_{iA}}{Z_{iA} + Z_{oC}} = 1 \cdot (-2,5) \cdot (-20) \cdot \frac{37}{37 + 1} \cdot \frac{35,6}{35,6 + 0,2}$$

$$= 50 \cdot 0,974 \cdot 0,99 \frac{V}{V}$$

$$A_{VT} = 48,4 \frac{V}{V}$$

Problema 8.3

Se requiere estudiar el circuito amplificador de la Figura P8.16:

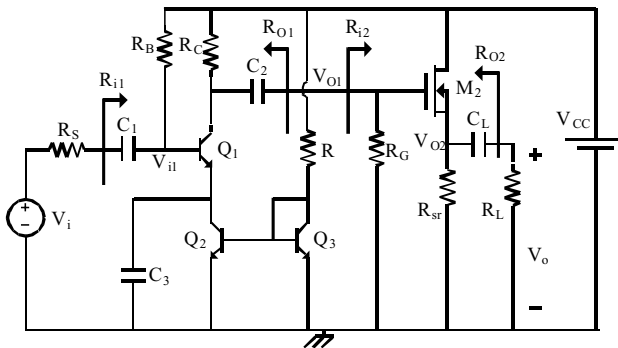


Figura P8.16.

- 1) Averigüe el punto de polarización de los transistores, y obtenga los parámetros de pequeña señal.
- 2) ¿Cuál es la configuración de cada etapa?
- 3) Céntrese en la segunda etapa y halle R_{i2} , R_{O2} y $A_{v2} = \frac{V_{O2}}{V_{O1}}$ (sin considerar R_L).
- 4) Tome ahora la primera etapa y halle R_{i1} , R_{O1} y $A_{v1} = \frac{V_{O1}}{V_{i1}}$ (sin considerar la Etapa 2).
- 5) Halle la ganancia total en dB (si los consiguió, use los resultados de los apartados anteriores). ¿Qué papel está jugando la segunda etapa?

Datos:

$V_{CC}=15\text{ V}$

Parámetros del BJT: $\left\{ \begin{array}{l} |V_{BE}| = 0,7\text{ V} \\ V_A = \infty \\ \beta = 200 \\ V_T = 25\text{ mV} \\ I_D = K(V_{GS} - V_t)^2 \end{array} \right.$

Parámetros del transistor M2 (NMOS de depleción o vaciamiento): $\left\{ \begin{array}{l} K = 0,5 \frac{mA}{V^2} \\ |V_t| = 4\text{ V} \end{array} \right.$

$R_S=50\ \Phi; R_B=1\text{ M}\Phi; R_C=4,7\text{ k}\Phi; R=10\text{ k}\Phi; R_G=1\text{ M}\Phi; R_{sr}=1\text{ k}\Phi; R_L=100\ \Phi; C_1=C_2=C_3 \Rightarrow$

Solución:

1) Punto de polarización de los transistores.

Punto de polarización de Q_1

La primera etapa en la que nos fijamos es la formada por Q_2 y Q_3 , pues forman una fuente de corriente que suministra la corriente de polarización del transistor Q_1 .

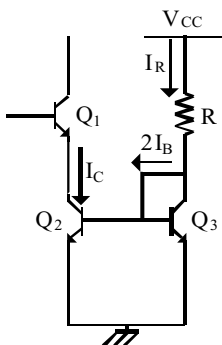


Figura P8.17.

En ese caso, las corrientes de la Figura P8.17 cumplen:

$$I_R = \frac{V_{CC} - V_{BE}}{R} = \frac{15 - 0,7}{10k} = I_C + 2I_B = I_C \left(1 + \frac{2}{200} \right) \cong I_C$$

Calculando, queda:

$$I_C = 1,416\text{ mA}$$

Con ello,

$$\left. \begin{array}{l} V_C = 15 - 1,416\text{ mA} \cdot 4,7\text{ k}\Omega = 8,35\text{ V} \\ V_B = 15 - \frac{I_C}{\beta} 1\text{ M}\Omega = 7,92\text{ V} \end{array} \right\} \Rightarrow V_{CE} = 1,13\text{ V} > V_{CE\text{ sat}}$$

Confirmando que el transistor está en la zona activa.

Punto de polarización de M_2

En el caso del FET, estamos ante un NMOS de deplexión por lo que, al tener canal ya formado, $V_t = -4 \text{ V}$. Por otro lado, $V_D = 15 \text{ V}$, y $V_S = I_D R_{sr}$, si el transistor funciona en zona de saturación tendremos:

$$I_D = 0.5 \frac{\text{mA}}{\text{V}} \left(-I_D 1 \text{ k}\Omega - [-4] \right)^2$$

Operando:

$$I_D^2 - 10I_D + 16 = 0$$

Quedan dos valores posibles: $I_D = 8 \text{ mA}$ e $I_D = 2 \text{ mA}$. Como $R_{sr} = 1 \text{ k}\Omega$, cada uno provoca que V_S sea, respectivamente, 8 V y 2 V . Como $V_G = 0 \text{ V}$, ello nos llevaría finalmente a $V_{GS} = -8 \text{ V}$ y -2 V , respectivamente.

De esos dos valores, como la curva de I_D en función de V_{GS} en saturación debe tener la forma de la Figura P8.18:

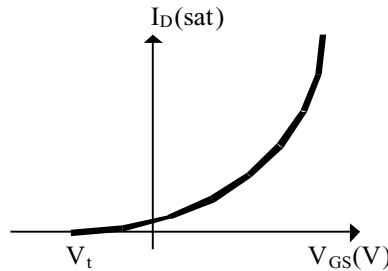


Figura P8.18.

el válido para que exista canal es $V_{GS} = -2 \text{ V} > V_t$.

Con ello,

$$V_{DS} = 15 - 2 = 13 \text{ V} > V_{GS} - V_t = -2 - (-4) = 2 \text{ V}$$

cumpléndose que estamos en zona de saturación.

Los parámetros de pequeña señal serán:

$$\text{Para } Q_1: \left\{ \begin{array}{l} r_\pi = \frac{V_T}{I_B} = \frac{25 \text{ mV}}{I_C / \beta} = 3,531 \text{ k}\Omega \\ g_{m1} = \frac{I_C}{V_T} = 0,056 \frac{\text{A}}{\text{V}} = 56,64 \frac{\text{mA}}{\text{V}} \end{array} \right\}, \text{ para } M_2: g_{m2} = 2\sqrt{KI_D} = 0,002 \frac{\text{A}}{\text{V}} = 2 \frac{\text{mA}}{\text{V}}$$

2) Configuración de cada etapa

La primera etapa (relacionada con Q_1) ve cómo la señal entra por la base y sale por el colector. Es un emisor común.

La segunda etapa (relacionada con M_2) tiene la entrada de señal por la puerta y sale por el surtidor, siendo, por tanto, un drenador común.

3) La segunda etapa tiene un circuito equivalente en pequeña señal y frecuencias medias, dado por la Figura P8.19:

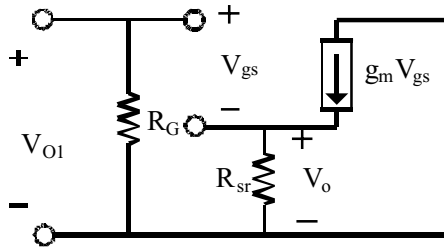


Figura P8.19.

Es directo comprobar que, entonces, la resistencia de entrada es:

$$R_{i2} = R_G = 1 \text{ M}\Omega$$

Para la resistencia de salida introducimos una corriente de prueba i_x y una tensión de prueba v_x , por v_o . En ese caso,

$$V_x = (i_x - g_{m2} V_x) R_{sr}$$

$$R_{o2} = \frac{R_{sr}}{1 + g_{m2} R_{sr}} = \frac{1}{3} = 0,3 \Omega$$

En cuanto a la ganancia de esta etapa:

$$V_{o1} = V_g$$

$$V_{o2} = g_{m2} V_{gs} R_{sr} = g_{m2} R_{sr} (V_{o1} - V_{o2})$$

$$\Rightarrow V_{o2} (1 + g_{m2} R_{sr}) = V_{o1} g_{m2} R_{sr}$$

$$A_{V2} = \frac{V_{o2}}{V_{o1}} = \frac{g_{m2} R_{sr}}{1 + g_{m2} R_{sr}} = 0,6 \frac{V}{V}$$

4) La primera etapa tiene un circuito equivalente en pequeña señal y frecuencias medias dado por la Figura P8.20. De ella, es inmediato comprobar que las resistencias de entrada y de salida son:

$$R_{i1} = R_B \parallel r_{\pi} \cong r_{\pi} = 3,53 \text{ k}\Omega$$

$$R_{o1} = R_C = 4,7 \text{ k}\Omega$$

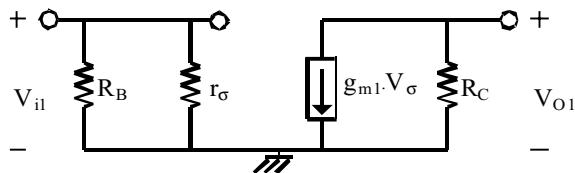


Figura P8.20.

La ganancia será:

$$V_{o1} = -g_{m1} \cdot V_{\pi} \cdot R_C = -g_{m1} \cdot V_{i1} \cdot R_C$$

$$\Rightarrow A_{V1} = \frac{V_{o2}}{V_{o1}} = -g_{m1} \cdot R_C = -266,2 \frac{V}{V}$$

5) Ganancia total: si usamos los resultados obtenidos de lo anterior, podremos hallar esta ganancia a través de la cascada de circuitos equivalentes de cada etapa. Así, nos quedaría un dibujo como el de la Figura P8.21:

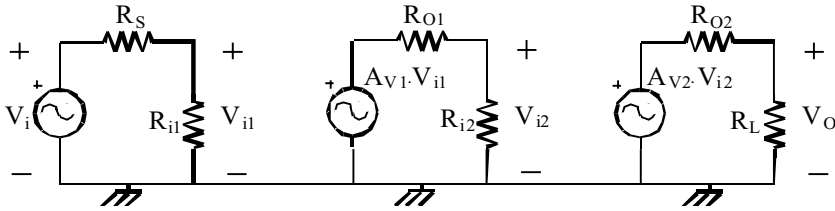


Figura P8.21.

Encadenando las etapas, queda:

$$A_V = \frac{V_o}{V_i} = \frac{R_L}{R_L + R_{O2}} A_{V2} \frac{R_{i2}}{R_{O1} + R_{i2}} A_{V1} \frac{R_{i1}}{R_S + R_{i1}} = -173,5 \frac{V}{V}$$

Si se expresa en dB, son 44,8 dB.

La primera etapa lleva el peso de la amplificación. La segunda, como vemos, tiene una enorme resistencia de entrada y una minúscula de salida, por lo que sirve para acoplar impedancias y para que la salida no varíe con la carga. Sin embargo, la elección de \$R_{Sr}\$ podría haberse mejorado, a fin de que la ganancia de esta etapa se acercara a 1 y no influyera tanto a la hora de rebajar (más de un 30%) la ganancia obtenida en la primera.

PROBLEMAS VINCULADOS AL TEMA

11



Respuesta en frecuencia de topologías amplificadoras

*P*roblema 11.1

Se diseña el amplificador de la Figura P11.1, usando un BJT de tipo PNP:

- 1) Calcule el punto de polarización del transistor (I_C , V_{EC}).
- 2) Calcule los parámetros en pequeña señal del BJT.
- 3) Dibuje el circuito equivalente completo en frecuencias bajas.
- 4) Busque la frecuencia de corte inferior, suponiendo la aproximación de polo dominante. Preste especial atención a los datos que se le suministran.
- 5) Dibuje el circuito equivalente completo en frecuencias altas.
- 6) Busque la frecuencia de corte superior, suponiendo la aproximación de polo dominante.

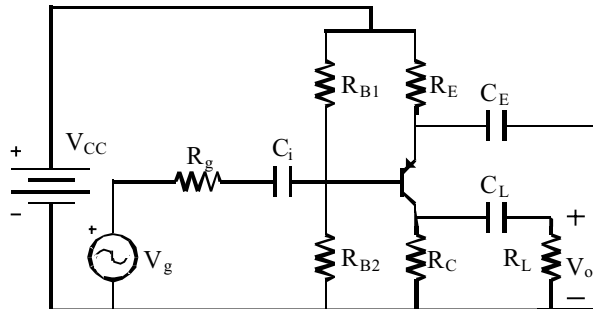


Figura P11.1.

Datos:

$V_{CC}=5\text{ V}$

$A_v=-70,09\text{ V/V}$

Parámetros del transistor: $\beta=250$; $V_{EB\text{ ON}}=0,65\text{ V}$; $V_{EC\text{ SAT}}=0,2\text{ V}$; $C_v=12\text{ pF}$; $C_\mu=15\text{ pF}$

$R_g=50\ \Omega$; $R_L=10\text{ k}\Omega$ $R_{B1}=220\ \Omega$; $R_{B2}=1\text{ k}\Omega$; $R_E=100\ \Omega$; $R_C=1\text{ k}\Omega$; $C_i=1,5\ \mu\text{F}$; $C_E=\rightarrow$; $C_L=1,5\ \mu\text{F}$

Solución:

1) Para hallar el punto de polarización podemos transformar el circuito de base en su equivalente Thevenin, como se indica en la Figura P11.2.

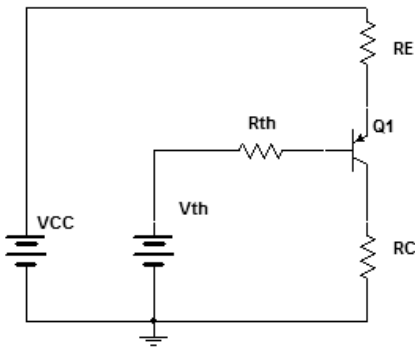


Figura P11.2.

$$V_{Th} = V_{CC} \frac{R_{B2}}{R_{B2} + R_{B1}} = 5 \frac{1}{1 + 0,22} = 4,10\text{ V}$$

$$R_{Th} = R_{B1} \parallel R_{B2} = \frac{R_{B1} \cdot R_{B2}}{R_{B2} + R_{B1}} = 180,33\ \Omega$$

Resolviendo posteriormente y usando la ecuación de la malla de la base:

$$V_{CC} = I_E R_E + V_{EB\text{ ON}} + I_B R_{th} + V_{th} = I_B (\beta + 1) R_E + V_{EB\text{ ON}} + I_B R_{th} + V_{th}$$

$$\Rightarrow I_B = \frac{V_{CC} - V_{th} - V_{EB\text{ ON}}}{R_{th} + (\beta + 1) R_E} = \frac{5 - 4,10 - 0,65}{180,33 + (250 + 1) \cdot 100} = 9,89\ \mu\text{A}$$

$$\Rightarrow I_C = \beta \cdot I_B = 2,47\text{ mA}$$

y de ello:

$$\left. \begin{aligned} V_E &= V_{CC} - I_E R_E = V_{CC} - (\beta + 1) I_B R_E = 5 - 251 \cdot 9,89 \cdot 10^{-6} \cdot 100 = 4,75\text{ V} \\ V_C &= I_C R_C = 2,47 \cdot 10^{-3} \cdot 1 \cdot 10^3 = 2,47\text{ V} \end{aligned} \right\} \Rightarrow V_{EC} = 2,28\text{ V}$$

y el transistor está en activa porque $V_{EC} > V_{EC\text{ SAT}} = 0.2\text{ V}$.

Podría ser más sencillo el cálculo:

Verificamos primero que:

$$R_{th} = R_{B1} \parallel R_{B2} = \frac{R_{B1} R_{B2}}{R_{B2} + R_{B1}} = 180,33\ \Omega \ll (\beta + 1) R_E = 251 \cdot 100 = 25\ 100\ \Omega$$

condición con la que podemos despreciar la corriente por la base, suponer inmediatamente entonces que la malla de la base es un mero divisor de tensión, decir:

$$V_B = V_{CC} \frac{R_{B2}}{R_{B2} + R_{B1}} = 5 \frac{1}{1 + 0,22} = 4,10 \text{ V}$$

y plantear la ecuación de la malla emisor-base:

$$\begin{aligned} V_{CC} &= I_E R_E + V_{EBON} + V_B = I_B (\beta + 1) R_E + V_{EBON} + V_B \\ \Rightarrow I_B &= \frac{V_{CC} - V_B - V_{EBON}}{(\beta + 1) R_E} = \frac{5 - 4,10 - 0,65}{(250 + 1) \cdot 100} = 9,96 \mu\text{A} \\ \Rightarrow I_C &= \beta \cdot I_B = 2,49 \text{ mA} \cong 2,5 \text{ mA} \end{aligned}$$

con resultados análogos a los anteriores:

$$\left. \begin{aligned} V_E &= V_{CC} - I_E R_E = V_{CC} - (\beta + 1) I_B R_E = 5 - 251 \cdot 9,96 \cdot 10^{-6} \cdot 100 = 4,75 \text{ V} \\ V_C &= I_C R_C = 2,49 \cdot 10^{-3} \cdot 1 \cdot 10^3 = 2,49 \text{ V} \end{aligned} \right\} \Rightarrow V_{EC} = 2,26 \text{ V}$$

y el transistor está en activa porque (V_E [zona p] > V_B [zona n]), es decir, la unión base-emisor está en directa, y por su parte (V_C [zona p] < V_B [zona n]), luego la unión base-colector está en inversa. O bien, porque $V_{EC} > V_{ECsat} = 0,2 \text{ V}$.

2) Dado el punto de polarización, los parámetros de pequeña señal son:

$$\begin{aligned} g_m &= \frac{I_C}{V_T} = \frac{2,5 \text{ mA}}{25 \text{ mV}} = 0,1 \frac{\text{A}}{\text{V}} = 100 \frac{\text{mA}}{\text{V}} \\ r_\pi &= \frac{V_T}{I_B} = \frac{25 \text{ mV}}{10 \mu\text{A}} = 2,5 \text{ k}\Omega \end{aligned}$$

3) Dibujamos el circuito completo en frecuencias bajas. Para ello, los condensadores que nos influirán serán los de acoplo y desacoplo, con lo que obviamos el efecto de los condensadores internos, cuya impedancia a estas frecuencias es tan grande (su C es muy baja) que los dejamos como circuitos abiertos. El dibujo que tendremos será el de la Figura P11.3:

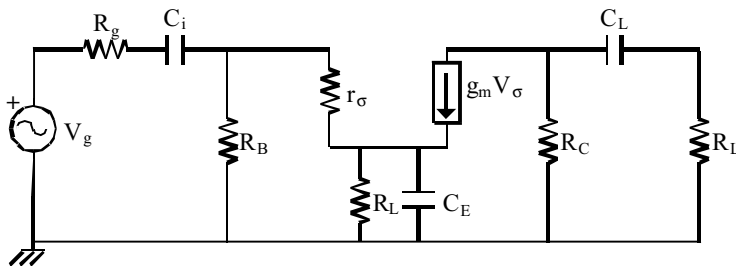


Figura P11.3.

4) Con la aproximación de polo dominante, podemos buscar la frecuencia de corte inferior aplicando el método de las constantes de tiempo en cortocircuito. En ese caso, buscaremos el polo que introduce cada condensador estudiando su efecto por separado, con todos los demás condensadores como cortocircuitos (con una impedancia prácticamente nula). El efecto de C_E es ya de por sí nulo, pues nos indican que su valor es tan grande que podemos despreciar su impedancia. A partir del dibujo anterior, nos quedan:

- El efecto de C_i : la resistencia equivalente que se ve desde los terminales de este condensador, $R_{C_i}^\infty$ es:

$$R_{C_i}^\infty = R_g + (R_B \parallel r_\pi) = 50 + 168,38 = 218,38 \Omega$$

$$\Rightarrow f_{C_i} = \frac{1}{2\pi R_{C_i}^\infty \cdot C_i} = 486 \text{ Hz}$$

- El efecto de C_L , con una resistencia vista desde sus extremos que, según el dibujo, es claramente:

$$R_{C_L}^\infty = R_C + R_L = 11 \text{ k}\Omega$$

$$\Rightarrow f_{C_L} = \frac{1}{2\pi R_{C_L}^\infty C_L} = 96 \text{ Hz}$$

La frecuencia de corte inferior queda:

$$f_L = \sum_j \frac{1}{2\pi R_{C_j}^\infty C_j} = \frac{1}{2\pi} \left(\frac{1}{R_{C_i} \cdot C_i} + \frac{1}{R_{C_L} \cdot C_L} \right) = 582 \text{ Hz}$$

5) Dibujamos el circuito completo en frecuencias altas. Para ello, los condensadores que nos influirán serán los internos, con lo que obviamos el efecto de los condensadores de acoplo y desacoplo, cuya impedancia es a estas frecuencias tan pequeña (por ser su C muy alta) que los dejamos como cortocircuitos. El circuito resultante será el de la Figura P11.4:

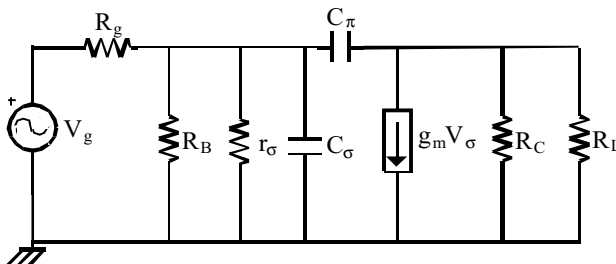


Figura P11.4.

6) Con la aproximación de polo dominante, buscaremos la frecuencia de corte superior aplicando el método de las constantes de tiempo en circuito abierto. En este caso, busca-

remos la resistencia equivalente vista desde cada condensador estudiando su efecto por separado, con todos los demás condensadores internos como circuitos abiertos (con una impedancia aún enorme). Sumaremos, finalmente, todas las constantes de tiempo para encontrar la frecuencia de corte superior. A partir del dibujo anterior, nos quedan:

- El efecto de C_{ψ} : la resistencia equivalente que se ve desde los terminales de este condensador, $R_{C\pi}^0$ es simplemente:

$$R_{C\pi}^0 = R_g \parallel R_B \parallel r_{\pi} = 38,54 \Omega$$

- El efecto de C_{μ} : en este caso, la resistencia equivalente es algo más difícil de ver. Nos apoyamos en este otro dibujo, obtenido a partir del circuito equivalente en frecuencias altas anterior, en el que hemos simplificado algunos elementos (Figura P11.5):

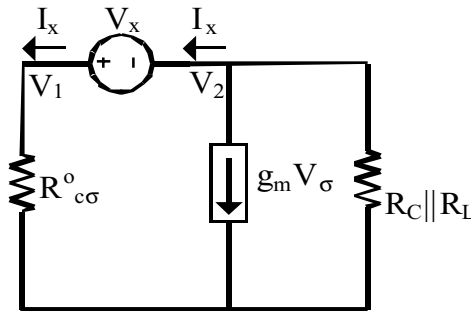


Figura P11.5.

Ahora tenemos que:

$$\begin{aligned} V_1 &= i_x \cdot R_{C\pi}^0 \\ V_2 &= -(i_x + g_m V_1) \cdot (R_C \parallel R_L) = -i_x \cdot (1 + g_m R_{C\pi}^0) \cdot (R_C \parallel R_L) \\ \Rightarrow R_{C\mu}^0 &= \frac{V_x}{i_x} = \frac{V_1 - V_2}{i_x} = R_{C\pi}^0 + (1 + g_m R_{C\pi}^0) \cdot (R_C \parallel R_L) = 4451,26 \Omega \end{aligned}$$

Utilizando ambas resistencias, encontramos la frecuencia de corte superior como:

$$f_H = \frac{1}{2\pi \sum_j R_{Cj}^0 \cdot C_j} = \frac{1}{2\pi (12 \cdot 10^{-12} \cdot 38,54 + 15 \cdot 10^{-12} \cdot 4451,26)} = 2,37 \text{ MHz}$$

Problema 11.2

En el circuito de la Figura P11.6:

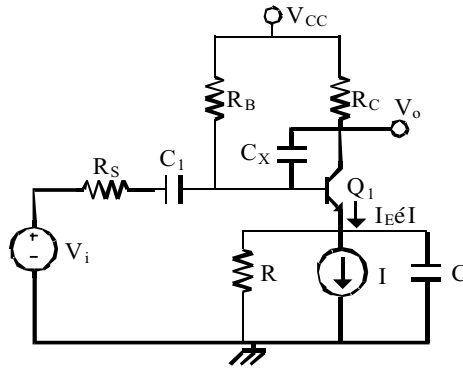


Figura P11.6.

- 1) Dibujar el circuito equivalente en pequeña señal válido para todas las frecuencias.
- 2) Calcular la frecuencia de corte inferior si C_1 es polo dominante.
- 3) Si la frecuencia de corte superior es 100 kHz, calcular el valor de C_X (es polo dominante).
- 4) Dibujar el diagrama de Bode completo en módulo y fase.

Datos:

$I=1\text{ mA}; V_{CC}=12\text{ V}.$

$Q_1: V_{BE}=0,7\text{ V}; V_T=25\text{ mV}; \beta=100.$

$R_S=600\ \Omega; R_B=800\text{ k}\Omega; R_C=6\text{ k}\Omega; C_1=1\ \mu\text{F}.$

Solución:

1) El circuito equivalente en pequeña señal, del sistema amplificador, a todas las frecuencias es el mostrado en la Figura P11.7.

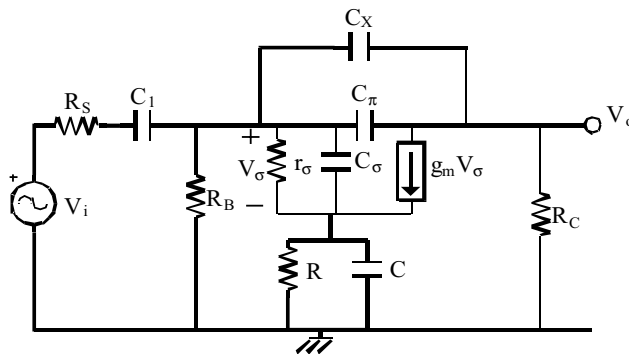


Figura P11.7.

Los generadores reales de tensión continua se han cortocircuitado y el de corriente continua se ha dejado en circuito abierto.

Para el punto de trabajo, tenemos:

$$\begin{aligned}
 I_C &= I = 1 \text{ mA} \\
 I_B &= \frac{I_C}{\beta} = 0,01 \text{ mA} \\
 V_C &= V_{CC} - I_C R_C = 6 \text{ V} \\
 V_B &= V_{CC} - I_B R_B = 4 \text{ V} \\
 V_E &= V_B - V_{BE} = 3,3 \text{ V}
 \end{aligned}$$

El circuito equivalente del transistor incorpora los componentes

$$\text{BJT} \left\{ \begin{aligned}
 &C_\pi = 0 \\
 &C_\mu = 0 \\
 &r_\pi = \frac{V_t}{I_B} = \frac{0,025}{0,001} \cdot \beta = 2,5 \text{ k}\Omega \\
 &g_m = \frac{I_C}{V_t} = \frac{1}{0,025} = 40 \text{ mA/V}
 \end{aligned} \right.$$

Los condensadores C_1 y C actúan en baja frecuencia, ya que son de capacidad muy grande, y los condensadores C_μ , C_ψ y C_x actúan a altas frecuencias, ya que tienen un valor de capacidad muy bajo.

2) Para el cálculo de la frecuencia de corte inferior, el circuito equivalente es el mostrado en la Figura P11.8.

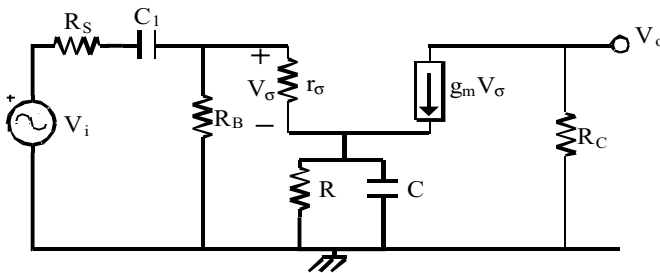


Figura P11.8.

si aplicamos el método de las constantes de tiempo (o de las ϕ), la expresión que aporta el valor es:

$$\omega_L = \sum \omega_i = \sum \frac{1}{C_i \cdot R_{thCi}}$$

C_1 es polo dominante, por lo tanto,

$$\omega_L = \frac{1}{C_1 \cdot R_{thC1}}$$

Donde R_{thC1} es la resistencia que ve el condensador C_1 entre sus extremos. Esta resistencia se muestra en la Figura P11.9.

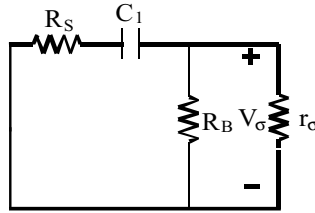


Figura P11.9.

Quedando un valor de:

$$R_{thC1} = R_S + \frac{R_B \cdot r_\pi}{R_B + r_\pi} \cong R_S + r_\pi = 600 + 2500 = 3100 \Omega$$

y la frecuencia de corte inferior:

$$\omega_L = \frac{1}{C_1 \cdot R_{thC1}} = \frac{1}{10^{-6} \cdot 3100} \cong 322 \text{ rad/s}$$

$$f_L \cong 51 \text{ Hz}$$

3) El circuito equivalente en pequeña señal a altas frecuencias es el mostrado en la Figura P11.10.

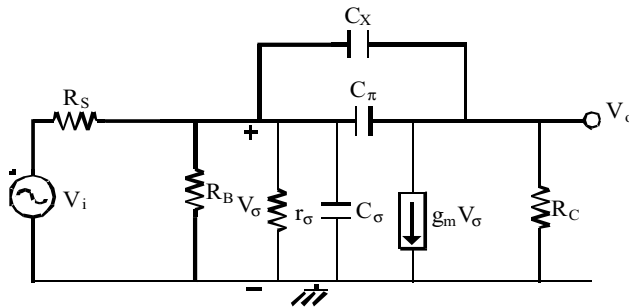


Figura P11.10.

Según el método de las ϕ la pulsación de corte superior se obtiene de la expresión:

$$\omega = \frac{1}{\sum \tau_i}$$

Como sólo tenemos C_x , se entiende que es polo dominante, y por lo tanto,

$$2\pi f_H = 2\pi 10^5 = \frac{1}{C_x \cdot R_{thCx}}$$

donde R_{thcx} es la resistencia que ve el condensador C_x entre sus extremos, como se muestra en la Figura P11.11.

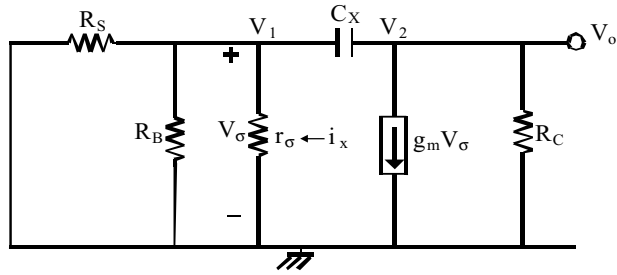


Figura P11.11.

tomando un valor de:

$$V_x = V_1 - V_2$$

$$V_1 = V_\pi = (R_S \parallel r_\pi \parallel R_B) \cdot i_x \cong \frac{R_S \cdot r_\pi}{R_S + r_\pi} \cdot i_x \cong 0,484 \cdot i_x$$

$$V_x = V_\pi - V_2 = V_\pi + (i_x + g_m \cdot V_\pi) \cdot R_C \cong 122,5 \cdot i_x$$

$$R_{thC_x} = 122,5 \text{ k}\Omega$$

y despejando, tendremos un valor de C_X de:

$$C_X = \frac{1}{2\pi \cdot f_H \cdot R_{thC_x}} = \frac{1}{2\pi \cdot 10^5 \cdot 122,5 \cdot 10^3} \cong 13 \text{ pF}$$

4) El circuito equivalente a frecuencias medias es el mostrado en la Figura P11.12.

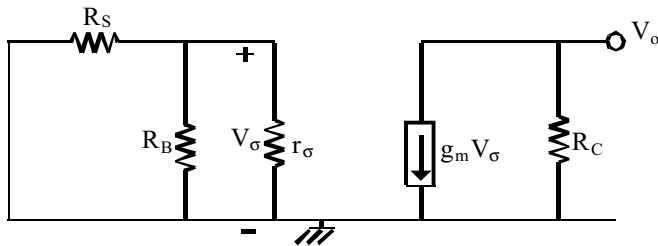


Figura P11.12.

La ganancia en tensión a frecuencias medias es:

$$V_\pi = \frac{R_B \cdot r_\pi}{R_B + r_\pi} \cdot V_i \cong \frac{2500}{3100} \cdot V_i \cong 0,8 \cdot V_i$$

$$V_o = -g_m \cdot R_C \cdot V_\pi = -240 \cdot 0,8 \cdot V_i \cong -192 \cdot V_i$$

$$A_V = \frac{V_o}{V_i} = -192 \frac{V}{V} \rightarrow \boxed{\begin{matrix} |A_V| = 45 \text{ dB} \\ \varphi_{Av} = \pi \end{matrix}}$$

El diagrama de Bode en módulo de la ganancia es el mostrado en la Figura P11.13.

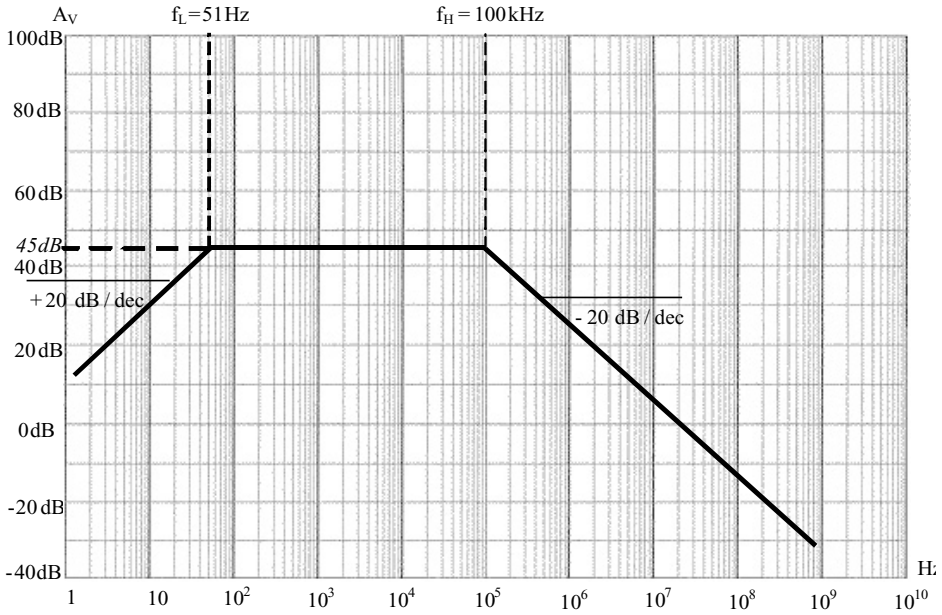


Figura P11.13.

El diagrama de Bode en fase de la ganancia es el mostrado en la Figura P11.14.

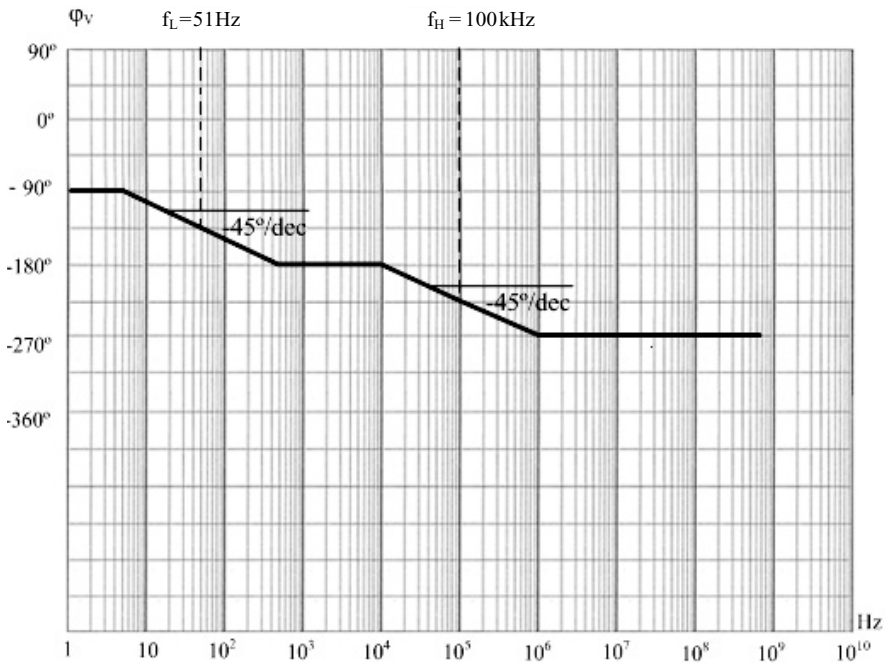


Figura P11.14.

Problema 11.3

En el amplificador de la Figura P11.15:

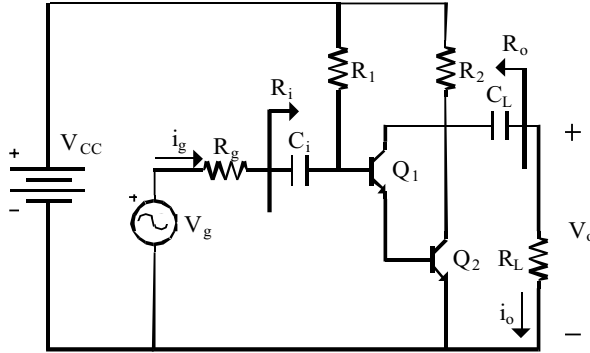


Figura P11.15.

Datos:

$I_{C2}=10 \text{ mA}$; y $A_v=V_o/V_g=-96,5 \text{ V/V}$; $V_{BE \text{ ON}}=0,6 \text{ V}$; $V_{CE \text{ sat}}=0,2 \text{ V}$; $\tau=107$; $V_T=25 \text{ mV}$.

$V_{CC}=10 \text{ V}$; $R_g=50 \text{ }\Omega$; $R_1=10 \text{ M}\Omega$; $R_2=330 \text{ }\Omega$; $R_L=10 \text{ k}\Omega$.

$C_i=1 \text{ }\mu\text{F}$; $C_L=1 \text{ }\mu\text{F}$; $C_{\mu 1}=15 \text{ pF}$; $C_{\mu 1}=C_{\mu 2}=C_{\mu 2}=0 \text{ F}$.

Se pide:

- 1) Dibuje el circuito equivalente en pequeña señal a todas las frecuencias. Razone qué condensadores influirán en cada intervalo de frecuencias.
- 2) Dibuje el circuito equivalente en pequeña señal a bajas frecuencias. Calcule la frecuencia de corte inferior, por el procedimiento de las constantes de tiempo correspondiente.
- 3) Dibuje el circuito equivalente en pequeña señal a altas frecuencias. Calcule la frecuencia de corte superior, por el procedimiento de las constantes de tiempo correspondiente.
- 4) Dibuje el diagrama de Bode en módulo y fase a todas las frecuencias.

Solución:

1) Dibujamos el circuito equivalente en pequeña señal a todas las frecuencias (Figura P11.16):

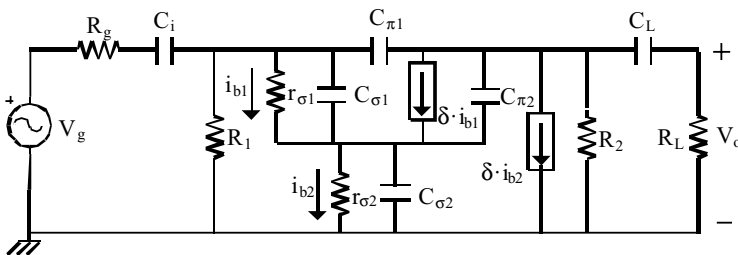


Figura P11.16.

En este circuito, los parámetros de pequeña señal conviene calcularlos ahora. Como tenemos una etapa Darlington, se cumple, según la configuración en continua:

$$I_{C1} = I_{B2} = \frac{I_{C2}}{\beta} = \frac{10 \cdot 10^{-3}}{107} = 93,5 \mu A$$

Y por tanto, los parámetros de pequeña señal son:

$$r_{\pi1} = \frac{V_T}{I_{B1}} = \frac{V_T}{I_{C1}} \beta = \frac{25 \cdot 10^{-3}}{93,5 \cdot 10^{-6}} 107 = 28,610 \text{ k}\Omega$$

$$r_{\pi2} = \frac{V_T}{I_{B2}} = \frac{V_T}{I_{C2}} \beta = \frac{25 \cdot 10^{-3}}{10 \cdot 10^{-3}} 107 = 267,5 \Omega$$

Los condensadores que influirán en las frecuencias bajas serán los de acoplo entre etapas (C_i y C_L), por su valor más elevado y por su ubicación; los condensadores internos serán circuitos abiertos a esas frecuencias. Por el pequeño valor asociado, los que influirán en las frecuencias altas serán los C_ψ y C_μ , siendo cortocircuitos a esas frecuencias los condensadores de acoplo. No obstante, todo condensador que tenga valor 0 tiene impedancia infinita, y por tanto se tratará como un circuito abierto.

2) Frecuencias bajas:

Primero planteamos el circuito equivalente en pequeña señal a frecuencias bajas (Figura P11.17).

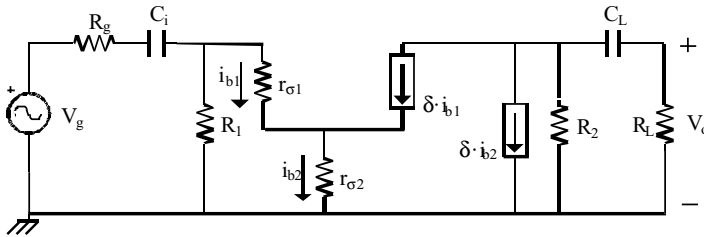


Figura P11.17.

Supondremos que existe polo dominante y aplicaremos el método de las constantes de tiempo en cortocircuito. Calcularemos entonces las resistencias equivalentes de Thevenin que se ven desde cada uno de los condensadores de acoplo, cuando todos los demás dejan de influir. En estas frecuencias, eso significa que se asumirá que son cortocircuitos.

Las resistencias que buscamos se obtienen del siguiente modo:

Para C_i :

En la Figura P11.18 se detalla el circuito que subtiende (o que “verá”), aplicando el método (C_L será cortocircuito, y toda la influencia del resto del circuito viene a través de $\tau \cdot i_{b1}$):

$$R_{Ci}^\infty = R_g + \left\{ R_1 \parallel \left[r_{\pi1} + r_{\pi2} (\beta + 1) \right] \right\} = 57,22 \text{ k}\Omega$$

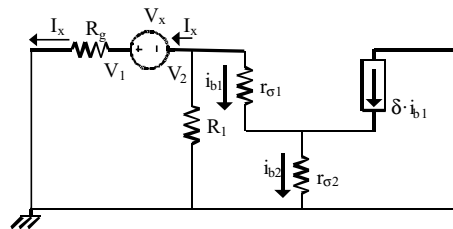


Figura P11.18.

Este cálculo se ha realizado teniendo en cuenta las tensiones reflejadas en el dibujo anterior, con:

$$V_x = V_1 - V_2 \begin{cases} V_1 = i_x R_g & (1) \\ \frac{V_2}{R_1} + i_x + i_{b1} = 0 & (2) \end{cases}$$

$$V_2 = i_{b1} r_{\pi 1} + (\beta + 1) \cdot i_{b1} r_{\pi 2} \Rightarrow i_{b1} = \frac{V_2}{r_{\pi 1} + (\beta + 1) \cdot r_{\pi 2}}$$

$$(2) \Rightarrow \frac{V_2}{R_1} + \frac{V_2}{r_{\pi 1} + (\beta + 1) \cdot r_{\pi 2}} = -i_x$$

$$(1) \text{ y } (2) \Rightarrow R_{C1}^{\infty} = \frac{V_1 - V_2}{i_x} = R_g + \left[\frac{1}{R_1} + \frac{1}{r_{\pi 1} + (\beta + 1) \cdot r_{\pi 2}} \right]^{-1}$$

Que es justamente lo que escribíamos antes.

Para C_L :

En la Figura P11.19 se detalla el circuito que “verá”, aplicando el método (C_i será cortocircuito):

$$R_{CL}^{\infty} = R_2 + R_L = 10,3 \text{ k}\Omega$$

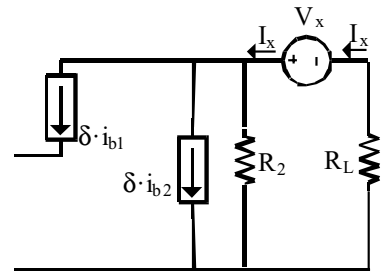


Figura P11.19.

Y la frecuencia de corte será:

$$f_L = \frac{1}{2\pi R_{C1}^{\infty} C_i} + \frac{1}{2\pi R_{CL}^{\infty} C_L} = 18 \text{ Hz}$$

3) Frecuencias altas:

Dibujamos el circuito equivalente en pequeña señal a frecuencias altas (Figura P11.20). Los condensadores de acoplo se han convertido en cortocircuitos y los internos serán los que ahora tengan importancia. Sólo aparece uno, que es el de valor distinto de cero.

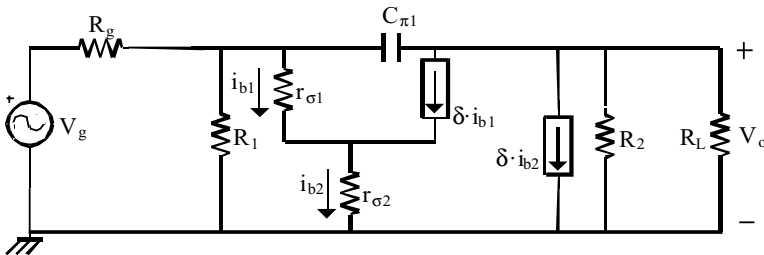


Figura P11.20.

Supondremos, como siempre, que existe un polo dominante. Así, aplicaremos el método de las constantes de tiempo en circuito abierto.

En este caso sólo hay un condensador, así que directamente buscaremos el polo que introduce. Anulando las fuentes independientes (V_g) nos queda la Figura P11.21:

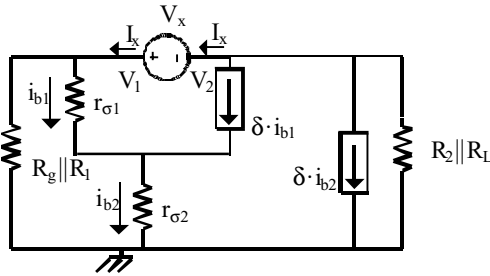


Figura P11.21.

La resistencia se escribirá como: $R_{C\mu}^0 = \frac{V_x}{i_x}$, siendo $V_x = V_1 - V_2$.

En esta configuración: $i_{b2} = (\beta + 1) \cdot i_{b1}$. Puede verse por las corrientes dibujadas que:

$$V_x = i_x \left\{ R_g \parallel R_1 \parallel \left[r_{\pi 1} + r_{\pi 2} (\beta + 1) \right] \right\} - (R_2 \parallel R_L) \cdot \left[- (i_x + \beta i_{b1} + \beta i_{b2}) \right]$$

donde $i_x + \beta i_{b1} + \beta i_{b2} = i_x + \beta i_{b1} + \beta \cdot [(\beta + 1) \cdot i_{b1}] = i_x + (\beta^2 + 2\beta) \cdot i_{b1}$

Sea $R' = R_g \parallel R_1 \parallel \left[r_{\pi 1} + r_{\pi 2} (\beta + 1) \right]$. Por la rama de la base de Q_1 tenemos también:

$$\begin{aligned} i_x R' &= i_{b1} r_{\pi 1} + i_{b2} r_{\pi 2} = i_{b1} r_{\pi 1} + i_{b1} \cdot (\beta + 1) \cdot r_{\pi 2} \Rightarrow \\ \Rightarrow i_{b1} &= i_x \frac{R'}{r_{\pi 1} + (\beta + 1) \cdot r_{\pi 2}} \end{aligned}$$

y sustituyendo en la primera ecuación:

$$R_{C\mu 1}^0 = \frac{V_x}{i_x} = R' + (R_2 \parallel R_L) \cdot \left[1 + (\beta^2 + 2\beta) \cdot \frac{R'}{r_{\pi 1} + (\beta + 1) \cdot r_{\pi 2}} \right] = 3606 \Omega$$

De este modo:

$$f_H = \frac{1}{2\pi \left(R_{C\mu 1}^0 C_{\mu 1} + R_{C\mu 2}^0 C_{\mu 2} + R_{C\mu 1}^0 C_{\mu 1} + R_{C\mu 1}^0 C_{\mu 1} \right)} = \frac{1}{2\pi \left(3606 \cdot 15 \cdot 10^{-12} \right)} = 2,94 \text{ MHz} \cong 3 \text{ MHz}$$

4) El diagrama de Bode, en módulo y fase, tendrá el aspecto de la Figura P11.22:

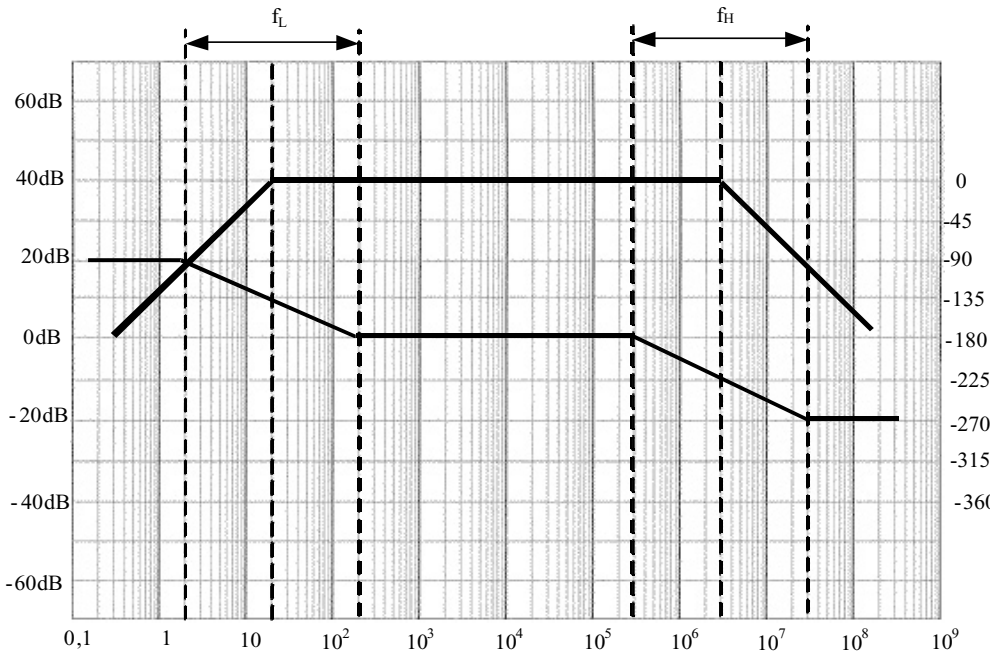


Figura P11.22.

Problema 11.4

Se desea diseñar un ahuyentador genérico de plagas por ultrasonidos (Figuras P11.23 y P11.24) a partir de la topología amplificadora de la Figura P11.25. Este sistema ha de ser inocuo para los seres humanos y molesto para los animales, por lo que se determina el ancho de banda de funcionamiento de 20 kHz a 200 kHz. Se pide responder:

- 1) Represente el circuito equivalente en pequeña señal válido para todas las frecuencias. Obtenga el valor de todos los componentes del circuito que no se dan explícitamente en el enunciado, sabiendo que $I_{DQ}=1$ mA.
- 2) Represente el circuito equivalente en pequeña señal válido para bajas frecuencias. Obtenga la constante de tiempo asociada a cada uno de sus condensadores. Obtenga el valor adecuado de C_S para cumplir las especificaciones.
- 3) Represente el circuito equivalente en pequeña señal válido para altas frecuencias. Obtenga la constante de tiempo asociada a cada uno de sus condensadores. Obtenga el valor adecuado de C_3 para cumplir las especificaciones.



Figura P11.23. Rangos audibles.

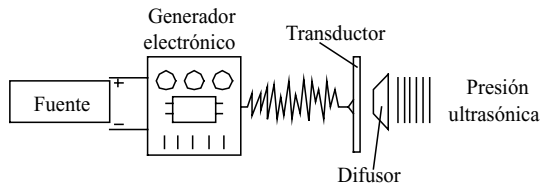


Figura P11.24. Esquema general del ahuyentador genérico.

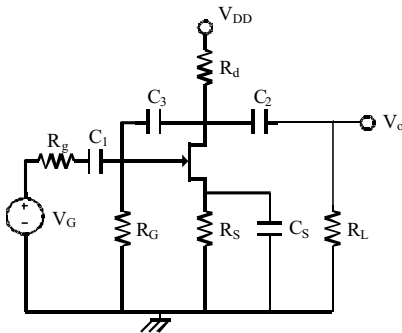


Figura P11.25. Amplificador (generador electrónico).

Datos:

- $R_G=1\text{ M}\Phi$; $R_d=1\text{ k}\Phi$
- $R_S=20\text{ }\Phi$
- $R_L=1\text{ k}\Phi$
- $R_g=50\text{ }\Phi$
- JFET: $I_D = 5(-10 - V_{GS})^2$ (mA)
- $V_{DD} = 20\text{ V}$
- $C_1=C_2=C_L=1\text{ }\mu\text{F}$
- $C_{GS}=1\text{ nF}$
- $C_{GD}=1\text{ pF}$

1) Primero trabajamos con el circuito de polarización. El circuito en corriente continua aparece en la Figura P11.26:

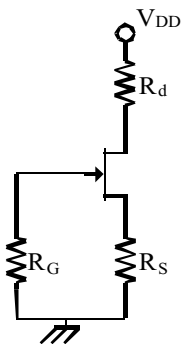


Figura P11.26.

$$I_G = 0$$

$$V_{DD} = (R_D + R_S)I_D + V_{DS} \rightarrow V_{DS} = 19,6\text{ V} > 0$$

Estamos en saturación:

$$I_D = 5(-10 - V_{GS})^2 = 1; \text{ despejando } V_{GS} :$$

$$V_{GS} = \begin{cases} -9,55 \\ -10,45 \end{cases} \rightarrow V_{GSQ} = -9,55\text{ V}$$

$$g_m = \frac{2}{|V_p|} \sqrt{I_{DQ} I_{DSS}} = 0,45 \cdot 10^{-3} \frac{\text{mA}}{\text{V}}$$

El circuito equivalente en pequeña señal válido para todas las frecuencias es el de la Figura P11.27.

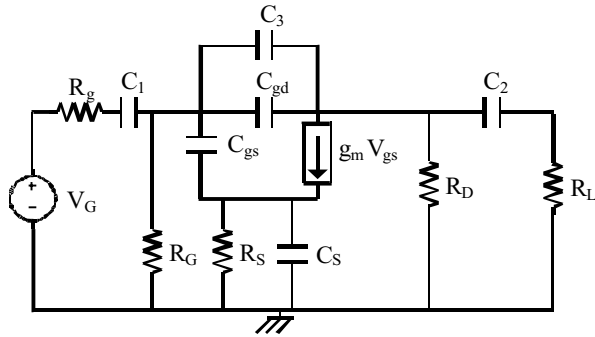


Figura P11.27.

2) Representamos el circuito equivalente en pequeña señal válido para bajas frecuencias en la Figura P11.28.

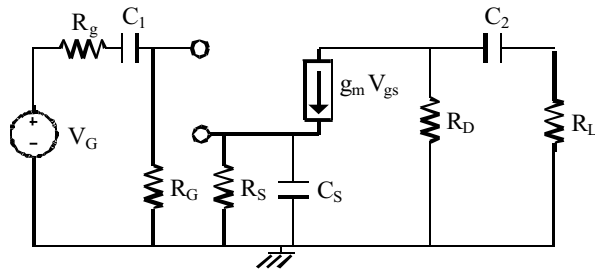


Figura P11.28.

- Para C_1 :

$$R_{C_1}^{\infty} = R_g + R_g \cong 1 \text{ M}\Omega$$

$$\omega_{C_1} = \frac{1}{C_1 \cdot R_{C_1}^{\infty}} = \frac{1}{10^{-6} \cdot 10^6} \cong 1 \text{ rad/s}$$

$$f_L \cong 0,16 \text{ Hz}$$

- Para C_2 :

$$R_{C_2}^{\infty} = R_D + R_L = 2 \text{ k}\Omega$$

$$\omega_{C_2} = \frac{1}{C_2 \cdot R_{C_2}^{\infty}} = \frac{1}{10^{-6} \cdot 2 \cdot 10^3} \cong 500 \text{ rad/s}$$

$$f_L \cong 79,6 \text{ Hz}$$

- Para C_S :

$$R_{C_S}^{\infty} = R_S = 20 \Omega$$

$$\omega_{C_S} = \frac{1}{C_S \cdot R_{C_S}^{\infty}}$$

Para conseguir una frecuencia de corte inferior de 20 kHz:

$$f_{Ci} = \frac{1}{2\pi} \sum_j \frac{1}{R_{C_j}^{\infty} C_j} = \frac{1}{2\pi} \left(\frac{1}{R_{C_1}^{\infty} \cdot C_1} + \frac{1}{R_{C_2}^{\infty} \cdot C_2} + \frac{1}{R_{C_S}^{\infty} \cdot C_S} \right) = \frac{1}{2\pi} \left(\frac{1}{10^6 \cdot 10^6} + \frac{1}{2 \cdot 10^3 \cdot 10^{-6}} + \frac{1}{20 \cdot C_S} \right) = 20 \text{ kHz}$$

$$\rightarrow C_S \cong 400 \text{ pF}$$

3) Representamos el circuito equivalente en pequeña señal válido para altas frecuencias en la Figura P11.29.

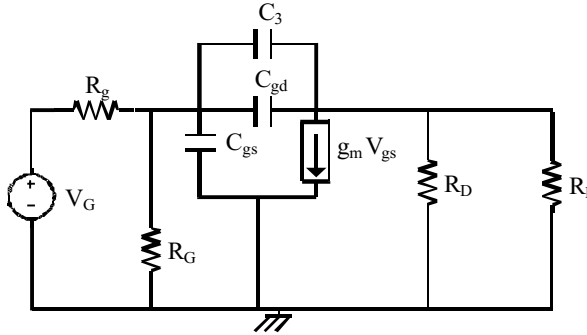


Figura P11.29.

- Para C_{gs} :

$$R_{C_{gs}}^0 = R_g \parallel R_G \cong 50 \Omega$$

$$\omega_{C_{gs}} = \frac{1}{C_{gs} \cdot R_{C_{gs}}^0} = 2 \cdot 10^6 \text{ rad/s}$$

$$f_L \cong 318 \text{ kHz}$$

- Para C_{gd} y C_3 :

$$R_{C_{gd}}^0 = R_D \parallel R_L + R_g \parallel R_G = 550 \Omega$$

Para cumplir las especificaciones de una frecuencia de corte superior igual a 200 kHz:

$$f_{CS} = \sum_j \frac{1}{2\pi R_{C_j}^0 C_j} = \frac{1}{2\pi (C_{gs} \cdot R_{C_{gs}}^0 + (C_{gd} + C_3) R_{C_{gd}}^0)} = 200 \text{ kHz}$$

despejando se obtiene:

$$C_3 \cong 17,8 \text{ nF}$$

PROBLEMAS VINCULADOS AL TEMA

12



Conceptos básicos de realimentación electrónica

Problema 12.1

Dado el amplificador realimentado de la Figura P12.1, se pide:

- 1) Demostrar que es una realimentación negativa.
- 2) Indicar qué tipo de realimentación es (tensión o corriente en la entrada y en la salida).
¿Cuáles son los parámetros más adecuados para la asociación?
- 3) Identificar los componentes que pertenecen al bloque de realimentación y calcular los parámetros R_x , R_y y τ .
- 4) Calcular la resistencia de entrada, la de salida y la ganancia del amplificador realimentado.
- 5) Si el ancho de banda del amplificador sin realimentar, con los efectos de carga, fuera 1 MHz, ¿cuál sería el ancho de banda del amplificador realimentado?

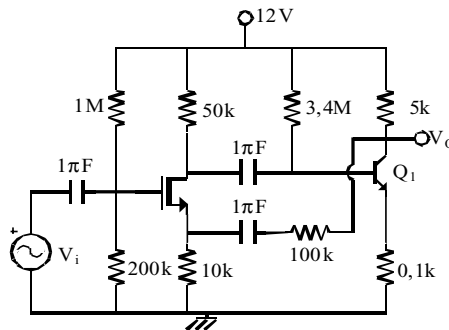


Figura P12.1.

Datos:

Transistor MOSFET:

$g_m=0,8 \text{ mA/V}$
 $(K=1 \text{ mA/V}^2, V_t=0)$

Transistor bipolar:

$g_m=40 \text{ mA/V}$
 $r_v=7,5 \text{ K}\Phi$
 $(V_{BE}=0,7 \text{ V y } \tau=300)$

Solución:

1) La realimentación es negativa según se ve con la regla de signos mostrada en la Figura P12.2.

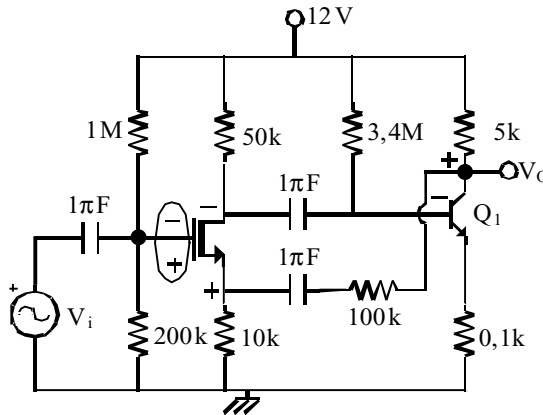


Figura P12.2.

Si la tensión de puerta–surtidor aumenta, la corriente de drenador se incrementa y disminuye la tensión de drenador, reduciéndose la tensión de base del transistor de la segunda etapa.

Si disminuye la tensión de base, la corriente de colector se reduce, aumentando la tensión de colector, que es la que realimentamos, aumentando la tensión de surtidor.

Al aumentar la tensión de surtidor, disminuye la tensión puerta–surtidor, reduciéndose la corriente de drenador.

2) Tipo de realimentación.

La realimentación se toma directamente de la salida (se muestrea la tensión de salida) y se lleva al circuito de entrada, entrando por un punto que no es la entrada (se controla el valor de la tensión de entrada), por lo tanto la realimentación es:

“tensión de entrada-tensión de salida” Los parámetros más adecuados son los parámetros “h”.

3) Identificación de la red de realimentación.

La red de realimentación es la mostrada en la Figura P12.3.

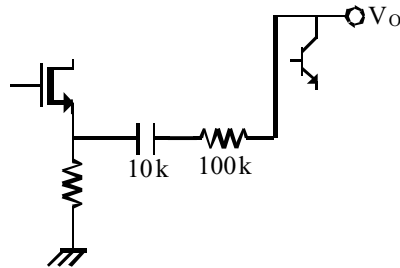


Figura P12.3.

Cuando la realimentación sea de tensión a la salida, sólo hay que incluir la rama que lleva la muestra de la salida a la entrada.

Cuando la realimentación es de tensión en la entrada, hay que incluir las ramas por las que circulará la corriente que nos proporciona las variaciones de la tensión en la entrada.

Las ecuaciones de un cuadripolo expresadas en sus parámetros “h” son:

$$V_1 = h_{11}I_1 + h_{12}V_2$$

$$I_2 = h_{21}I_1 + h_{22}V_2$$

La resistencia de entrada R_x es la resistencia que se ve en la entrada cuando la salida esté en cortocircuito.

La resistencia de salida R_y es la resistencia que se ve en la salida cuando la entrada está en abierto.

La realimentación es la relación entre la tensión de entrada y la tensión de salida, cuando la entrada está en circuito abierto.

$$V_1 = R_x I_1 + \beta V_2$$

$$I_2 = h_{21} I_1 + \frac{1}{R_y} V_2$$

Despreciamos el efecto de la entrada de la red de realimentación en la salida del circuito amplificador ($h_{21}=0$).

A frecuencias medias:

$$R_x = \frac{10 \cdot 100}{10 + 100} \cong 9,1 \text{ K}\Omega$$

$$R_y = 10 + 100 = 110 \text{ K}\Omega$$

$$\beta = \frac{10}{10 + 100} = 0,091 \frac{\text{V}}{\text{V}}$$

4) Ganancia adecuada.

Como $A \cdot \tau$ no tiene dimensión, A tendrá que ser A_v , ya que τ es V_1/V_2 .

Resistencia de entrada, de salida y ganancia A_v del amplificador con los efectos de carga.

Vamos a idealizar la asociación de cuadripolos, el de amplificador y el de realimentación. Ello significa que el amplificador, en pequeña señal, lleve la resistencia de entrada y de salida del cuadripolo de realimentación y que éste se quede sólo con la τ . Se muestra en las Figuras P12.4 y P12.5.

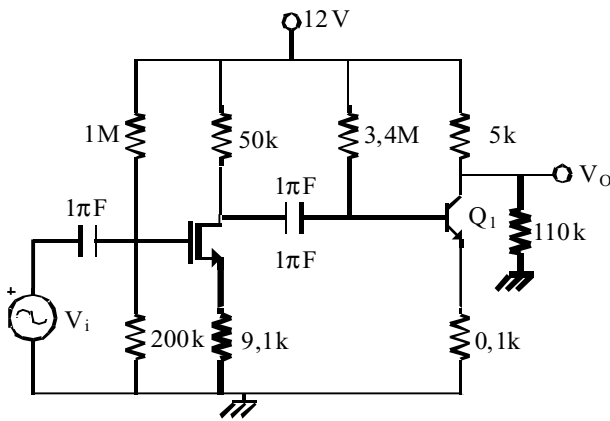


Figura P12.4.

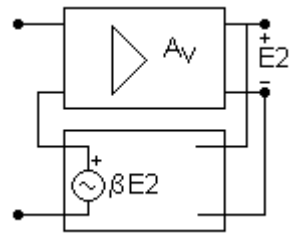


Figura P12.5.

El circuito equivalente en pequeña señal en frecuencias medias con los efectos de carga es el mostrado en la Figura P12.6.

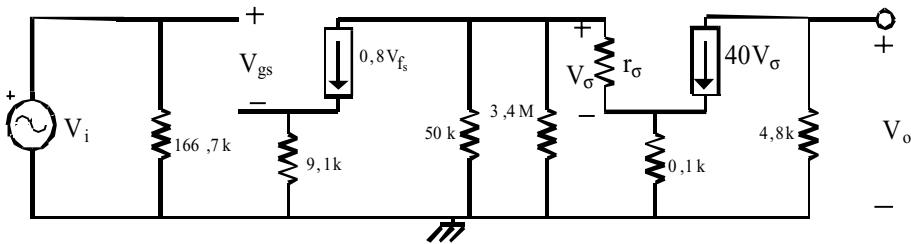


Figura P12.6.

La resistencia de entrada es $R_i = \infty$ (la resistencia de puerta $R_{GG} = 166,7 \text{ K}\Omega$ se considera como resistencia interna del generador)

$$R_i = \infty$$

La resistencia de salida es:

$$R_o = 4,8 \text{ k}\Omega$$

La ganancia de tensión es:

$$V_g = V_i$$

$$V_s = 0,8V_{gs} \cdot 9,1 = 7,28 V_{gs}$$

$$V_{gs} = \frac{V_i}{1+7,28} = 0,12 V_i$$

$$V_1 = -0,8V_{gs} \cdot 21,3 = -2,04 V_i$$

$$V_\pi = \frac{7,5V_i}{225} = -0,068 V_i$$

$$V_0 = 4,8 \cdot 40V_\pi = 13,08 V_i$$

$$A_V = \frac{V_0}{V_i} = 13,08 \frac{V}{V}$$

5) La resistencia de entrada, la de salida y la ganancia del amplificador realimentado.
La resistencia de entrada:

$$R_{ie} = (1 + \beta A_V) R_i = \infty$$

La resistencia de salida:

$$R_{oe} = \frac{R_o}{(1 + \beta A_V)} = \frac{4,8}{(1 + 0,091 \cdot 13,08)} = 2,2 \text{ k}\Omega$$

La ganancia:

$$A_V = \frac{A_V}{(1 + \beta A_V)} = \frac{13,08}{(1 + 0,091 \cdot 13,08)} \cong 6 \frac{V}{V}$$

6) Si el ancho de banda del amplificador sin realimentar es 1 MHz, el del amplificador realimentado quedaría:

$$BW = \frac{BW}{(1 + \beta A_V)} = \frac{10^6}{(1 + 0,091 \cdot 13,08)} \cong 456 \text{ kHz}$$

Problema 12.2

En el circuito indicado en la Figura P12.7, se pide:

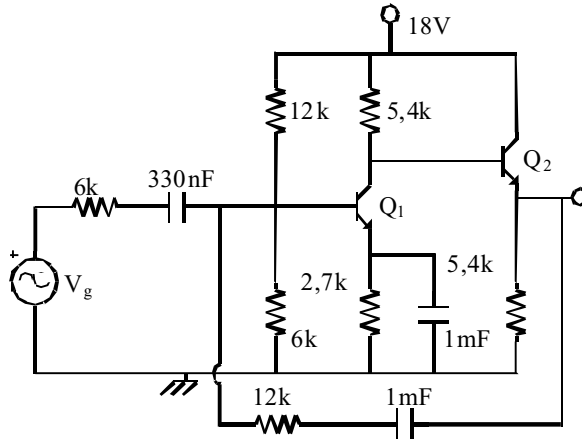


Figura P12.7.

- 1) Calcule los parámetros de polarización: I_{CQ1} , V_{CQ1} , I_{CQ2} y V_{CEQ2} .
- 2) Calcule los parámetros en pequeña señal A_v , τ , V_o/V_g y las impedancias de entrada y salida a frecuencias medias.

Datos:

$\tau = 250$, $V_{BE} = 0,6$ V.

$C_{\psi} = 20$ pF.

Solución:

- 1) Cálculo de los puntos de polarización:

Primer transistor

$$V_B = \frac{18 \cdot 6}{12 + 6} = 6$$

$$V_E = V_{BE} - V_B = 5,4$$

$$I_E = \frac{5,4}{2,7} = 2 \text{ mA} \cong I_C$$

Segundo transistor

$$V_{B2} = 18 - 2 \cdot 5,4 = 7,2$$

$$V_E = 6,6$$

$$I_C = \frac{6,6}{5,4} = 1,22 \text{ mA}$$

Las tensiones V_{CE1} y V_{CE2} son mayores que 0 y puede considerarse que las corrientes de base son:

- La del primer transistor es despreciable frente a la corriente del divisor resistivo de base del primer transistor.
- La del segundo transistor es despreciable frente a la corriente de colector del primer transistor.

Los dos transistores están en activa.

Calculemos los valores de r_π y C_ψ

	Q ₁	Q ₂
$r_\pi = \frac{di_b}{dV_{BE}} = \frac{25,8 \cdot 10^{-3}}{I_B}$	6,25 k Φ	5,11 Φ
$g_m = \frac{di_c}{dV_{BE}} = \frac{I_C}{0,0258}$	40 mA/V	49 mA/V
$C_\pi = C_b + C_{je} = \tau_F \cdot g_m + C_{je}$	20 pF	20 pF

2) El circuito equivalente a frecuencias medias es el indicado en la Figura P12.8.

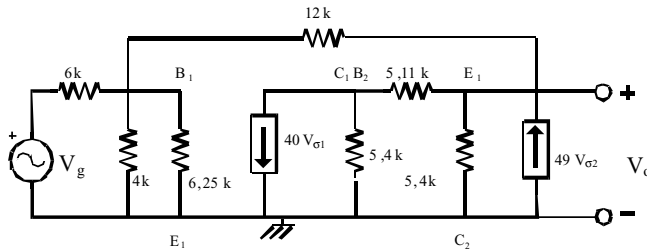


Figura P12.8.

- Identificación del tipo de realimentación:

La etapa de salida en un seguidor de emisor, "fijando la tensión" como valor fijo en la resistencia R_{E2} .

La corriente que entra en el circuito de base es distinta de la corriente que entra en el circuito de realimentación, por lo que la realimentación es "paralelo-paralelo".

El esquema es el mostrado en la Figura P12.9.

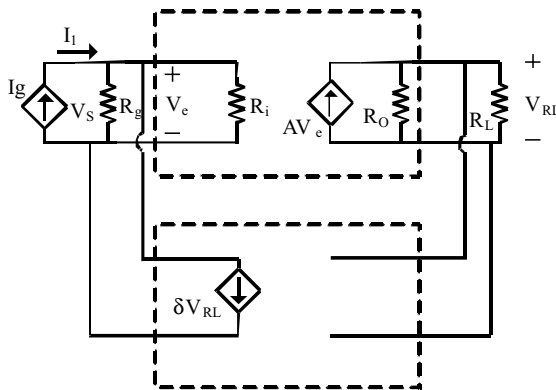


Figura P12.9.

Determinación de los elementos del circuito de realimentación: se hallan las resistencias equivalentes del circuito de realimentación.

Las resistencias son las mostradas en la Figura P12.10.

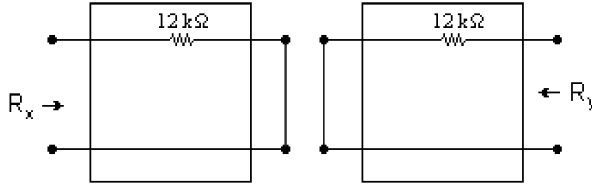


Figura P12.10.

$$R_x = 12 \text{ k}\Omega$$

$$R_y = 12 \text{ k}\Omega$$

El factor de realimentación es:

$$\beta = \frac{if}{V_o} \Big|_{V_f=0} = -\frac{1}{12} \text{ mA/V} = -0,083 \text{ mA/V}$$

- Parámetros del amplificador con las cargas del circuito de realimentación.

El circuito en lazo abierto es el mostrado en la Figura P12.11, donde los condensadores son cortocircuitos, así como el generador de tensión continua, y los transistores se han sustituido por su equivalente a frecuencias bajas.

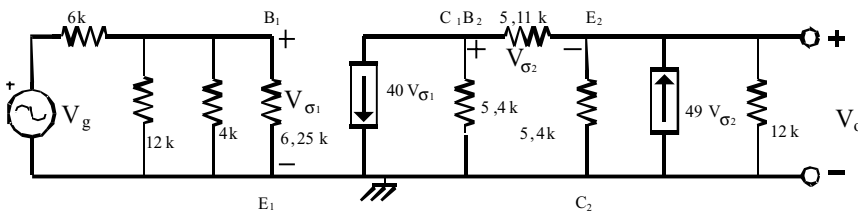


Figura P12.11.

La tensión $V_{\pi 1}$ queda fijada con la ecuación de la malla de entrada:

$$V_{\pi 1} = V_g \frac{12 \text{ k} \parallel 4 \text{ k} \parallel 6,25 \text{ k}}{12 \text{ k} \parallel 4 \text{ k} \parallel 6,25 \text{ k} + R_g} = 0,077 V_g$$

Las ecuaciones de la malla de salida son:

$$1) 40 \cdot 0,077 \cdot V_g = V_1 \frac{1}{5,4} + (V_1 - V_o) \frac{1}{5,11} = 0,38 \cdot V_1 - 0,20 \cdot V_o$$

$$2) V_1 \left(49 + \frac{1}{5,11} \right) = V_o \left(\frac{1}{5,4} + \frac{1}{12} + 49 + \frac{1}{5,11} \right) = 49,46 \cdot V_o$$

Resolviendo las ecuaciones, tenemos:

$$\begin{aligned}V_1 &= 1,0054 \cdot V_O \\3,08 \cdot V_g &= (0,38 - 0,20) V_O \\16,43 \cdot V_g &= V_O\end{aligned}$$

El generador real de tensión podemos convertirlo en generador de corriente, quedándonos:

$$\begin{aligned}I_g &= \frac{V_g}{6} \\A_z &= \frac{V_O}{I_g} = 98,59 \frac{V}{A}\end{aligned}$$

La resistencia de entrada en lazo abierto es:

$$R_{ie} = \left(6^{-1} + 12^{-1} + 4^{-1} + 6,25^{-1}\right)^{-1} = 1,51 \text{ k}\Omega$$

La resistencia de salida en lazo abierto es:

$$R_{oe} = \left(10,51^{-1} + (1 + 49 \cdot 5,11)^{-1} + 5,4^{-1} + 125^{-1}\right)^{-1} = 41,3 \Omega$$

- Parámetros del amplificador realimentado:

La resistencia de entrada con el lazo cerrado es:

$$R_{if} = \frac{R_{ie}}{1 + \beta A_z} = \frac{R_{ie}}{9,2162} = 164 \Omega$$

La resistencia de salida con el lazo cerrado es

$$R_{of} = \frac{R_{oe}}{1 + \beta A_z} = \frac{41,3}{9,2162} = 4,48 \Omega$$

La ganancia con el lazo cerrado es:

$$A_{zf} = \frac{A_z}{1 + \beta A_z} = \frac{98,6}{9,2} = 10,7 \text{ V/mA}$$

La ganancia de tensión será:

$$\frac{V_o}{V_g} = 1,78 \frac{V}{V}$$

Cálculo exacto de la ganancia.

Aplicando Miller a la resistencia de realimentación (12 k Φ) tendremos el circuito de la Figura P12.12.

$$Z_1 = \frac{12}{1+A} \text{ k}\Omega$$

$$Z_2 = \frac{12A}{1+A} \text{ k}\Omega$$

siendo: $A = \left| \frac{V_o}{V_{\pi 1}} \right|$

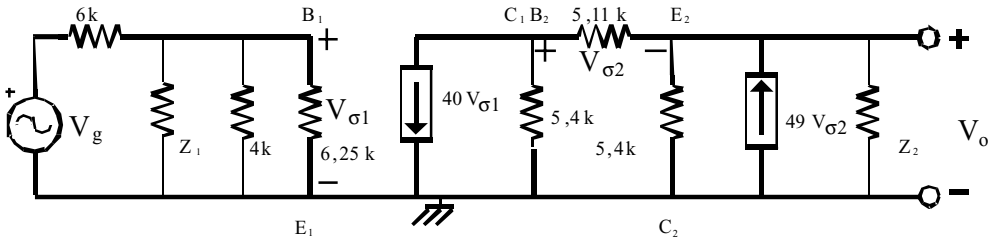


Figura P12.12.

Como $A \gg 1$ podemos aproximar:

$$Z_2 = 12 \text{ k}\Omega$$

Las ecuaciones de la malla de salida son:

$$1) 40 \cdot V_{\pi 1} = V_1 \frac{1}{5,4} + (V_1 - V_o) \frac{1}{5,11} = 0,38 \cdot V_1 - 0,20 \cdot V_o$$

$$2) V_1 \left(49 + \frac{1}{5,11} \right) = V_o \left(\frac{1}{5,4} + \frac{1}{12} + 49 + \frac{1}{5,11} \right) = 49,46 \cdot V_o$$

Resolviendo las ecuaciones, tenemos:

$$V_1 = 1,0054 \cdot V_o$$

$$40 \cdot V_{\pi 1} = 0,38 \cdot 1,01 \cdot V_o - 0,20 \cdot V_o$$

de donde

$$A = 213 \frac{V}{V}$$

$$Z_1 = \frac{12}{213} = 0,056 \text{ k}\Omega$$

La impedancia de entrada es:

$$R_i = 54 \Omega$$

La ganancia en tensión es:

$$V_{\pi} = 0,0087 \cdot V_g$$

$$A_v = 0,087 \cdot 213 = 1,86 \frac{V}{V}$$

Problema 12.3

En el amplificador realimentado de la Figura P12.13, todos los transistores son iguales y con los mismos puntos de trabajo y parámetros.

- 1) Defina el tipo de realimentación, demostrándolo de forma clara, y señale qué topología es y cuáles son sus parámetros privilegiados. Demuestre por qué la resistencia de entrada es menor con realimentación que sin ella.
- 2) Establezca el circuito equivalente en frecuencias medias y calcule por el método aproximado los parámetros A y τ idealizados.
- 3) Determine la impedancia de entrada y de salida con realimentación y la ganancia del sistema realimentado conforme a la topología definida en 1). Calcule $G_V = V_o / V_g$.
- 4) Analice qué le pasa a R_{iCR} , R_{oCR} y G_T cuando la resistencia de realimentación R_F aumenta.

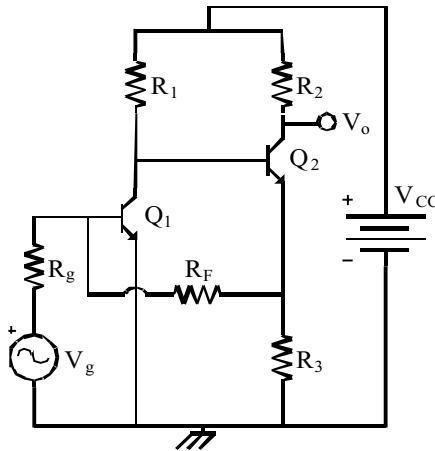


Figura P12.13.

Datos:

Q_1 y Q_2 : $r_{\nu} = 1 \text{ k}\Phi$; $g_m = 50 \text{ mmhos}$; $C_{\nu} = 3 \text{ pF}$; $C_{\mu} = 100 \text{ pF}$
 $R_g = 1,2 \text{ k}\Phi$; $R_1 = 3 \text{ k}\Phi$; $R_2 = 500 \text{ }\Phi$; $R_3 = 50 \text{ }\Phi$; $R_F = 1,2 \text{ k}\Phi$

Solución:

- 1) Identificación del tipo de realimentación.

El circuito de realimentación es el indicado en la Figura P12.14.

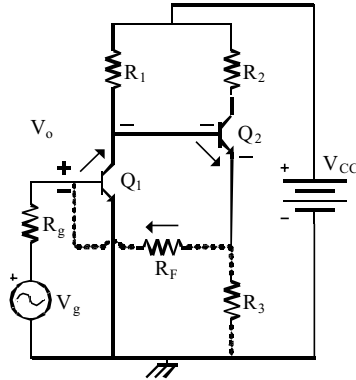


Figura P12.14.

La realimentación es negativa, como se indica en la misma figura. Un aumento de la tensión de entrada es contrarrestado con una disminución de la corriente realimentada.

La etapa de salida es por colector del transistor, “fijando la corriente” como valor fijo en la resistencia R_2 de colector. R_3 es la encargada de tomar una muestra de la corriente de salida, para realimentar esta información, en forma de tensión, a la entrada.

La corriente que entra en el circuito de base es distinta de la corriente que entra en el circuito de realimentación, por lo que la realimentación es “paralelo-serie”.

El esquema es el mostrado en la Figura P12.15.

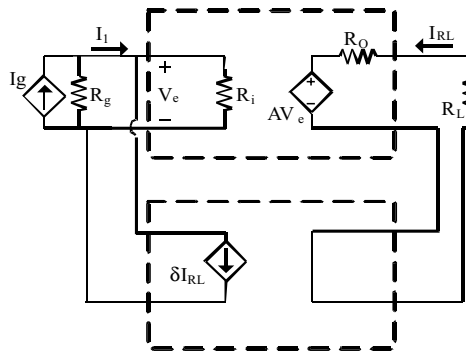


Figura P12.15.

2) Determinación de los elementos del circuito de realimentación.

Los parámetros adecuados son los parámetros “g”.

Las ecuaciones son:

$$I_1 = g_{11} V_1 + g_{12} I_2$$

$$V_2 = g_{21} V_1 + g_{22} I_2$$

En el caso de realimentación en amplificadores despreciamos la influencia de la corriente de entrada en la salida, es decir $g_{21}V_1$ es despreciable frente a $g_{22}I_2$. Las ecuaciones quedan como sigue:

$$\begin{aligned} I_1 &= g_{11}V_1 + g_{12}I_2 \\ V_2 &= g_{22}I_2 \end{aligned}$$

En donde tenemos:

$$g_{11} = \left. \frac{I_1}{V_1} \right|_{I_2=0} ; g_{22} = \left. \frac{V_2}{I_2} \right|_{E_1=0} ; g_{12} = \left. \frac{I_1}{I_2} \right|_{E_1=0}$$

Resistencias equivalentes del circuito de realimentación:

Las resistencias son las mostradas en la Figura P12.16.

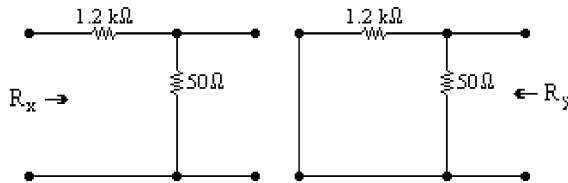


Figura P12.16.

$$\begin{aligned} R_x &= 1,25 \text{ k}\Omega \\ R_y &= 48 \text{ k}\Omega \end{aligned}$$

El factor de realimentación τ es:

$$\beta = \left. \frac{I_1}{I_2} \right|_{E_1=0} = -0,04 \frac{\text{A}}{\text{A}}$$

3) Establezca el circuito equivalente en frecuencias medias y calcule por el método aproximado los parámetros A y τ idealizados.

- Parámetros del amplificador con las cargas del circuito de realimentación.

El circuito equivalente a frecuencias medias es el indicado en la Figura P12.17.

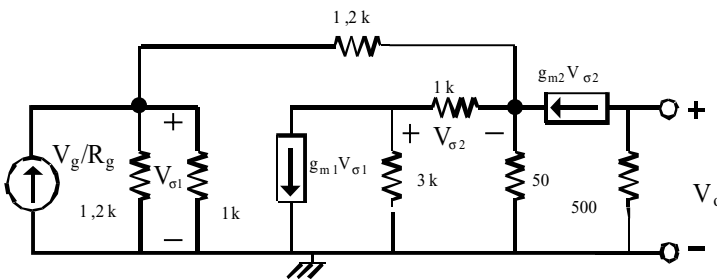


Figura P12.17.

donde se ha sustituido la fuente de entrada por una de corriente

El circuito en lazo abierto es el mostrado en la Figura P12.18, donde los condensadores son cortocircuitos, así como el generador de tensión continua, y los transistores se han sustituido por su equivalente a frecuencias bajas.

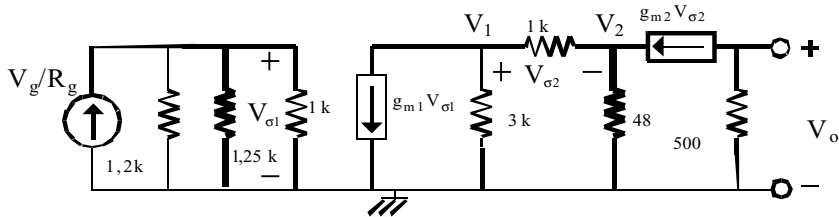


Figura P12.18.

Para resolver la ganancia:

$$\frac{V_o}{V_g} = \frac{V_o}{V_{\pi 2}} \cdot \frac{V_{\pi 2}}{V_{\pi 1}} \cdot \frac{V_{\pi 1}}{V_g}$$

$$(1) V_o = -500 \cdot g_m V_{\pi 2}$$

$$(2) V_{\pi 2} = V_1 - V_2$$

$$g_{m1} V_{\pi 1} = -\frac{V_1}{3k} + \frac{V_2 - V_1}{1k} = -\frac{V_1}{3k} - \frac{V_{\pi 2}}{1k}$$

$$V_{\pi 2} \left(\frac{1}{1k} + g_{m2} \right) = \frac{V_2}{48} = \frac{V_1 - V_{\pi 2}}{48} \rightarrow V_{\pi 2} \left(\frac{1}{1k} + g_{m2} + \frac{1}{48} \right) = \frac{V_1}{48}$$

sustituyendo en la ecuación anterior:

$$g_{m1} V_{\pi 1} = -\frac{V_{\pi 2} \left(\frac{1}{1k} + g_{m2} + \frac{1}{48} \right)}{48 \cdot 3k} - \frac{V_{\pi 2}}{1k} = V_{\pi 2} \left(-\frac{\left(\frac{1}{1k} + g_{m2} + \frac{1}{48} \right)}{48 \cdot 3k} - \frac{1}{1k} \right)$$

$$V_{\pi 1} = \frac{V_g}{R_g} (R_g \parallel R_x \parallel r_{\pi}) = 0,32 V_g$$

por lo tanto:

$$\frac{V_o}{V_g} = \frac{V_o}{V_{\pi 2}} \cdot \frac{V_{\pi 2}}{V_{\pi 1}} \cdot \frac{V_{\pi 1}}{V_g} = \frac{-500 \cdot g_m V_{\pi 2}}{V_{\pi 2}} \cdot \frac{\frac{g_{m1} V_{\pi 1}}{\left(-\frac{\left(\frac{1}{1k} + g_{m2} + \frac{1}{48} \right)}{48 \cdot 3k} - \frac{1}{1k} \right)}}{V_{\pi 1}} \cdot \frac{V_g}{R_g} (R_g \parallel R_x \parallel r_{\pi})$$

obteniendo: $\frac{V_o}{V_g} = -184 \frac{V}{V}$

El generador real de tensión podemos convertirlo en generador de corriente, quedándonos:

$$I_g = \frac{V_g}{1,2}$$

$$I_{RL} = \frac{V_o}{0,5}$$

$$A_I = \frac{I_{RL}}{I_g} = -441 \frac{A}{A}$$

La resistencia de entrada en lazo abierto es:

$$R_{ie} = (1,2^{-1} + 1,24^{-1} + 1)^{-1} = 0,38 \text{ k}\Omega$$

La resistencia de salida en lazo abierto es:

$$R_{oe} = 500 \Omega$$

3) Determine la impedancia de entrada y de salida con realimentación, y la ganancia del sistema realimentado conforme a la topología definida en 1). Calcule $G_v = V_o/V_g$.

Parámetros del amplificador realimentado:

- La resistencia de entrada con el lazo cerrado es:

$$R_{if} = \frac{R_{ie}}{1 + \beta A_I} = \frac{R_{ie}}{18,64} = 20 \Omega$$

- La resistencia de salida con el lazo cerrado es:

$$R_{of} = R_{oe} (1 + \beta A_I) = 0,5 \cdot 18,64 = 9,32 \text{ k}\Omega$$

- La ganancia con el lazo cerrado es:

$$A_{if} = \frac{A_I}{(1 + \beta A_I)} = \frac{441}{18,64} = 23,65 \frac{A}{A}$$

- La ganancia de tensión será:

$$\frac{V_o}{V_g} = 9,85 \frac{V}{V}$$

4) Analice qué le pasa a R_{icrv} , R_{ocr} y G_I cuando la resistencia de realimentación R_F aumenta.

Si R_F aumenta

- Aumenta R_x , por lo que R_{ie} también aumenta.
- τ Disminuye, por lo que R_{if} también aumenta.
- La ganancia aumenta.

14



Conceptos básicos del amplificador operacional

Problema 14.1

En el circuito representado en la Figura P14.1, suponga que por la entrada introducimos un pulso de tensión de 1 V con una duración de 10 ms, como el representado en la Figura P14.2.

- 1) ¿Cómo será la salida en función del tiempo (representela)? La alimentación del operacional es de ± 15 V.
- 2) Si colocamos una resistencia R_F de realimentación de 1 M Ω en paralelo con C, ¿cómo será la salida en este caso? (representela en función del tiempo).

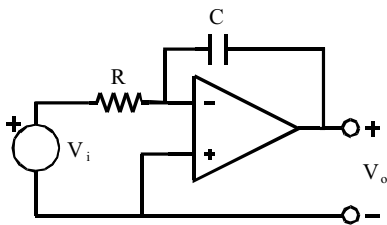


Figura P14.1.

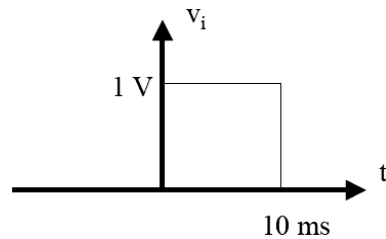


Figura P14.2.

Datos:

$R=10\text{ k}\Omega$ y $C=100\text{ nF}$.

Inicialmente el condensador está descargado.

Solución:

1) La disposición que aparece en la figura es la de un integrador. Si inicialmente C está descargado, tendremos:

$$V_o = -\frac{1}{C} \int_0^t i dt = -\frac{1}{C} \int_0^t \frac{V_i}{R} dt = -\frac{1}{CR} \int_0^t 1 dt = -\frac{t}{CR}$$

$$V_o(10\text{ ms}) = -\frac{1}{CR} \int_0^{10\text{ms}} 1 dt = -\frac{10 \cdot 10^{-3}}{1 \cdot 10^{-3}} = -10\text{ V}$$

La primera ecuación nos dice que la salida es una rampa lineal con el tiempo y decreciente en voltaje. Llega a -10 V , por lo que la alimentación proporcionada puede suministrar esta salida. A partir de ese momento, la entrada vuelve a cero. Al resolver la integral definida anterior, resulta en una constante que debe coincidir con el valor al que se llegó al final del primer intervalo, es decir, se mantendrá constante en -10 V . La forma de onda de salida será, pues, la de la Figura P14.3:

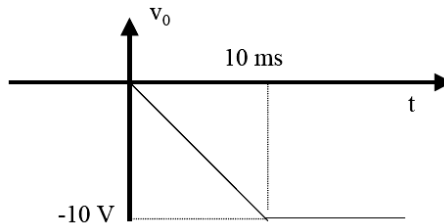


Figura P14.3.

Era lógico obtener una rampa así: un voltaje de 1 V produce una corriente por R , por el cortocircuito virtual con la referencia entre V_- y V_+ , de $1\text{ V}/10\text{ k}\Omega = 0,1\text{ mA}$. Como esa corriente no puede entrar en el amplificador operacional, idealmente de R_{in} infinita, pasa por el condensador. Así, a éste le acaba entrando una carga igual a la corriente por el tiempo que está entrando es decir, $0,1\text{ mA} \cdot 10\text{ ms} = 1\text{ }\mu\text{C}$.

Como el voltaje es $V=Q/C=1\text{ }\mu\text{C}/100\text{ nF}=10\text{ V}$.

Cualquiera de las dos formas de resolver el problema es válida.

2) Haciendo el análisis en el dominio de Laplace, siendo Z_F el paralelo de C y R_F , tendríamos:

$$Z_F = \frac{R_F}{1 + sCR_F}$$

$$V_o = -\frac{Z_F}{R} V_i = -\frac{R_F}{R} \frac{1}{1 + sCR_F} V_i = -\frac{R_F}{RCR_F} \frac{1}{\frac{1}{CR_F} + s} V_i$$

lo que, sabiendo que del dominio de Laplace $\frac{1}{s-a} \rightarrow e^{at}$ en el dominio del tiempo, y teniendo en cuenta que $V_i=1$ V en el tramo en que conduce, queda:

$$V_o(t) = -\frac{R_F}{R_C R_F} 1e^{-t/R_C} = -10e^{-t/10}$$

con t en ms (en cuyo caso la R_C debe expresarse en $k\Phi$), pero añadiendo la condición inicial $V_o(0)=0$,

$$V_o(t) = -10\left(1 - e^{-t/R_C}\right)$$

Esto durará hasta que termine la señal de entrada, es decir, a los 10 ms, en cuyo caso:

$$V_o(t) = -10\left(1 - e^{-10/10}\right) = -6,32 \text{ V}$$

Desde ese punto el condensador, lentamente, se irá descargando, de modo que al final la salida quede en 0 V de nuevo. La constante de descarga será la misma y el valor inicial -6.32 V. Así, la forma funcional será (Figura P14.4):

$$V_o(t) = -6,32e^{-\frac{(t-10)}{R_C}}$$

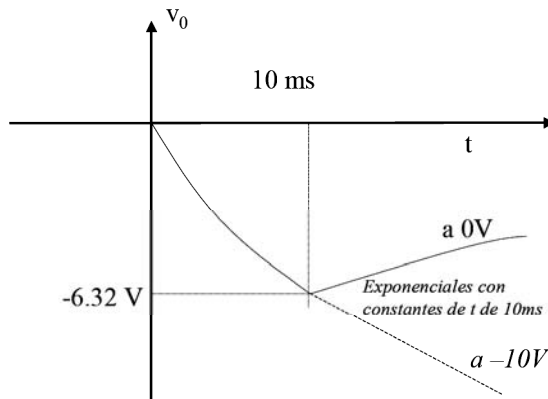


Figura P14.4.

Problema 14.2

En el circuito de la Figura P14.5, las señales de entrada son sinusoidales, todas de la misma frecuencia y fase, y tienen el valor pico a pico marcado en la figura. ¿Qué valor tomará la amplitud de la salida? ¿A qué tensión deberíamos alimentar el amplificador operacional para que no se produjera distorsión en la salida?

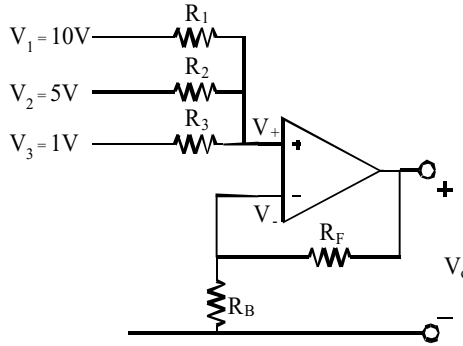


Figura P14.5.

Datos:

$R_1=R_2=1\text{ k}\Omega$; $R_3=10\text{ k}\Omega$; $R_F=470\text{ }\Omega$; $R_B=1\text{ k}\Omega$.

Solución:

Lo primero que hay que hacer es resolver cuál es la tensión que estamos aplicando en V_+ . Esto puede resolverse aplicando el principio de superposición (Figura P14.6):

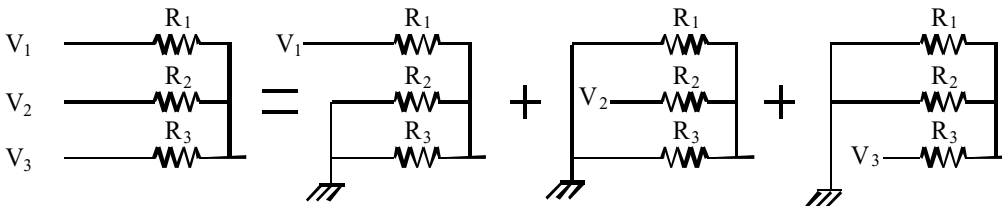


Figura P14.6.

$$V_+ = \frac{R_1 \parallel R_2 \parallel R_3}{R_1} V_1 + \frac{R_1 \parallel R_2 \parallel R_3}{R_2} V_2 + \frac{R_1 \parallel R_2 \parallel R_3}{R_3} V_3$$

Sea $R_{||}=R_1 \parallel R_2 \parallel R_3=476,19\text{ }\Omega$. Dado que una vez que obtenemos V_+ , el resto nos queda en configuración de amplificador no inversor, tendremos:

$$V_o = \left(1 + \frac{R_F}{R_B}\right) V_+ = \left(1 + \frac{R_F}{R_B}\right) \left(\frac{R_{||}}{R_1} V_1 + \frac{R_{||}}{R_2} V_2 + \frac{R_{||}}{R_3} V_3\right) = R_{||} \left(1 + \frac{R_F}{R_B}\right) \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \frac{V_3}{R_3}\right)$$

El resultado es 11,2 V, que serán 11,2 V pico a pico (V_{pp}). Por lo tanto, tendremos que alimentar con más de ± 5 V para conseguir abarcar toda la amplitud de salida. Podrían aceptarse, por ejemplo, ± 6 V, aunque lo normal en este caso sería alimentar con ± 10 V ó ± 15 V.

Problema 14.3

Un sistema hecho con amplificadores ideales (Figura P14.7) se emplea para incrementar la tensión de salida en una tasa dada por la relación entre R_2 y R_3 . Si servirá para acondicionar la salida de un sensor que tan sólo ofrece de 0 a 100 mV, ¿qué valores colocarías en las resistencias comentadas si tenemos que llevar la salida a un convertidor analógico-digital que lee tensiones de 0 a 5 V?

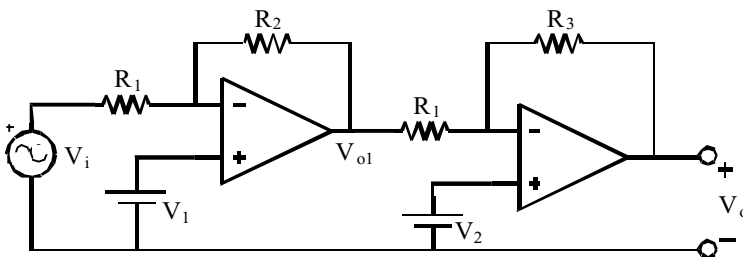


Figura P14.7.

Datos:

$R_1=1 \text{ k}\Omega$; $V_1=1 \text{ mV}$ y $V_2=10 \text{ mV}$.

Solución:

La salida final será debida a las dos etapas. Para la primera etapa:

$$V_{o1} = \left(1 + \frac{R_2}{R_1}\right) V_1 - \frac{R_2}{R_1} V_i = \left(1 + \frac{R_2}{R_1}\right) 0,001 \text{ V} - \frac{R_2}{R_1} V_i$$

y cuando pasamos a la segunda etapa:

$$\begin{aligned} V_o &= \left(1 + \frac{R_3}{R_1}\right) V_2 - \frac{R_3}{R_1} V_{o1} = \left(1 + \frac{R_3}{R_1}\right) 0,001 \text{ V} - \frac{R_3}{R_1} \left[\left(1 + \frac{R_2}{R_1}\right) 0,001 \text{ V} - \frac{R_2}{R_1} V_i \right] = \\ &= \left(\frac{R_1 + R_3}{R_1} \right) 0,01 \text{ V} - \frac{R_3}{R_1} \left[\left(\frac{R_1 + R_2}{R_1} \right) 0,001 \text{ V} - \frac{R_2}{R_1} V_i \right] \end{aligned}$$

Cuando la entrada sea 0 V, deberíamos obtener 0 V a la salida, es decir, si ponemos en $k\Phi$ todas las resistencias:

$$0 = \left(\frac{R_1 + R_3}{R_1} \right) 0,01 V - \frac{R_3}{R_1} \left[\left(\frac{R_1 + R_2}{R_1} \right) 0,001 V \right] = (1 + R_3) 0,01 V - R_3 [(1 + R_2) 0,001 V]$$

$$\left(\frac{1 + R_3}{R_3} \right) 0,01 V = (1 + R_2) 0,001 V$$

$$\left(\frac{1 + R_3}{R_3} \right) \frac{0,01 V}{0,001 V} - 1 = R_2$$

Para aprovechar todo el rango dinámico que nos piden a la salida, cuando la entrada sea de 100 mV, la salida debería llegar a 5 V, es decir:

$$5 = \left(1 + \frac{R_3}{R_1} \right) 0,01 V - \frac{R_3}{R_1} \left[\left(1 + \frac{R_2}{R_1} \right) 0,001 V - \frac{R_2}{R_1} \cdot 0,1 V \right] =$$

$$= (1 + R_3) \cdot 0,01 V - R_3 [(1 + R_2) \cdot 0,001 V - R_2 \cdot 0,1 V]$$

$$\frac{5 - (1 + R_3) \cdot 0,001 V}{R_3} = 0,1 V \cdot R_2 - (1 + R_2) \cdot 0,001 V$$

$$\frac{5 - (1 + R_3) \cdot 0,001 V}{R_3} + 0,001 = 0,099 \cdot R_2$$

$$\left(\frac{5 - (1 + R_3) \cdot 0,001 V}{R_3} + 0,001 \right) 0,099^{-1} = R_2$$

Ambas situaciones nos llevan a ecuaciones de R_2 en función de R_3 . Las podremos resolver:

$$R_2 = \left(1 + \frac{R_3}{R_1} \right) \frac{0,01 V}{0,001 V} - 1 = \left(\frac{5 - (1 + R_3) \cdot 0,01 V}{R_3} + 0,001 \right) 0,099^{-1}$$

lo cual da lugar a una única condición para R_2 .

$$10 \cdot \left(1 + \frac{R_3}{R_1} \right) - 1 = 10 \cdot \left(\frac{5 - (1 + R_3) \cdot 0,01 V}{R_3} + 0,001 \right)$$

$$10 + 10 \cdot R_3 - R_3 = 10,10 \cdot 5 - 0,101 \cdot (1 + R_3) + 0,0101 \cdot R_3$$

El resultado es:

$$R_3 = 4,44 \text{ k}\Omega$$

$$R_2 = 11,25 \text{ k}\Omega$$

Cuyo acierto puede comprobarse sustituyendo las ecuaciones impuestas más arriba.

Problema 14.4

El sistema de la Figura P14.8 es un transductor de ritmo cardíaco, para integrar un tacómetro. El sistema mide la diferencia de voltaje $V_1 - V_2$, que vamos a suponer (por simplicidad) como una señal senoidal de entre 0 y 25 mV de pico. La alimentación de todo el sistema es $V_{CC} = 12$ V.

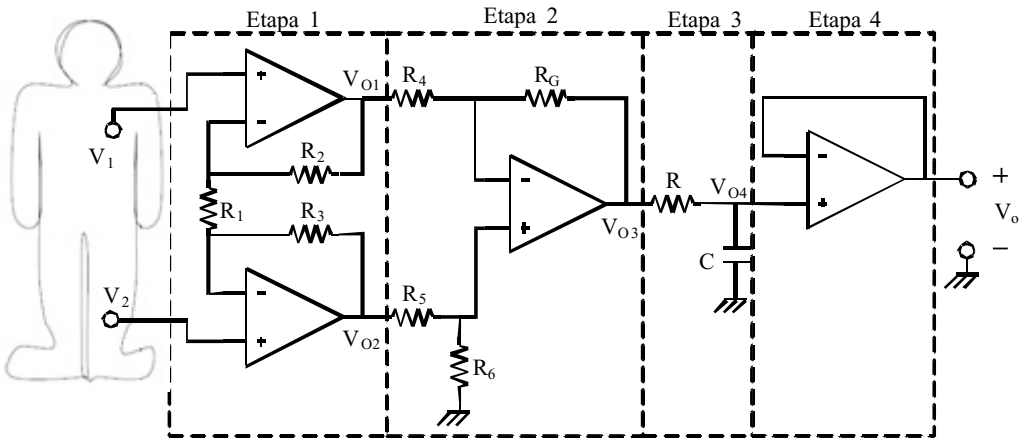


Figura P14.8.

- 1) Calcule la ganancia de la primera etapa como el cociente $\frac{V_{O1} - V_{O2}}{V_1 - V_2}$.
- 2) Calcule la ganancia diferencial de la segunda etapa, como $\frac{V_{O3}}{V_{O1} - V_{O2}}$.
- 3) Tenga en cuenta que la etapa sólo se coloca para transmitir la información importante, es decir, el ritmo cardíaco, que puede ir de 35 a 200 pulsaciones por minuto. Diseñe esta etapa para eliminar la información espuria.
- 4) Calcule la ganancia diferencial total, como: $\frac{V_o}{V_1 - V_2}$, para las frecuencias de interés (bajas frecuencias). Dibuje el diagrama de Bode del sistema.

Datos:

$R_1 = 1 \text{ k}\Omega$; $R_2 = 10 \text{ k}\Omega$; $R_3 = 10 \text{ k}\Omega$; $R_4 = 1 \text{ k}\Omega$; $R_5 = 1 \text{ k}\Omega$; $R_6 = 10 \text{ k}\Omega$; $R_G = 10 \text{ k}\Omega$; $R = 10 \text{ k}\Omega$.

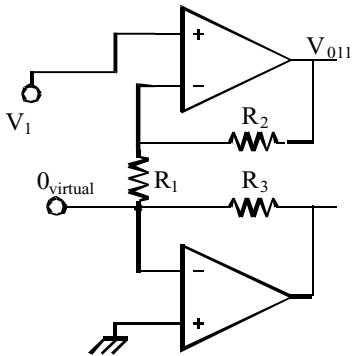
Solución:

Este problema puede resolverse utilizando los resultados estudiados de la salida de una etapa inversora y de una etapa no inversora. Así lo resolveremos aquí, aunque dichas salidas pueden ser deducidas en cada apartado de la resolución cuando se necesite (por corrientes).

1) Calcule la ganancia de la primera etapa como el cociente $\frac{V_{O1} - V_{O2}}{V_1 - V_2}$.

Hay dos formas de resolver el apartado 1):

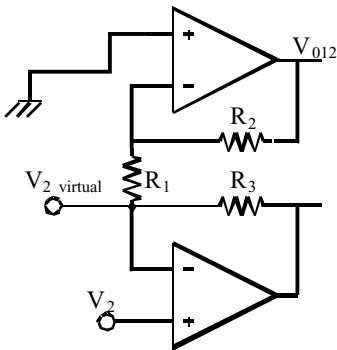
- Por el principio de superposición: cada una de las salidas tendrá dos contribuciones. Estudiemos V_{O1} .



A su vez, tendrá dos contribuciones: la de V_1 , con V_2 cortocircuitado a referencia, que llamaremos V_{O11} . Por la Figura P14.9:

$$V_{O11} = V_1 \left(1 + \frac{R_2}{R_1} \right) = 11 V_1$$

Figura P14.9.



Y la de V_2 , con V_1 cortocircuitado a referencia, que llamaremos V_{O12} . Por la Figura P14.10:

$$V_{O12} = V_2 \left(-\frac{R_2}{R_1} \right) = -10 V_2$$

Figura P14.10.

Quedará:

$$V_{O1} = V_1 \left(1 + \frac{R_2}{R_1} \right) + V_2 \left(-\frac{R_2}{R_1} \right) = 11 V_1 - 10 V_2$$

Por simetría, los cálculos que se realizarán para V_{O2} serán similares, aunque las entradas están intercambiadas, resultando:

$$V_{O2} = V_2 \left(1 + \frac{R_2}{R_1} \right) + V_1 \left(-\frac{R_2}{R_1} \right) = 11 V_2 - 10 V_1$$

Así, la ganancia que se nos pide será:

$$V_{01} - V_{02} = 11 V_1 - 10 V_2 - 11 V_2 + 10 V_1 = 21(V_1 - V_2)$$

$$\Rightarrow \frac{V_{01} - V_{02}}{V_1 - V_2} = 21 \frac{V}{V}$$

- Por corrientes es bastante más sencillo. Asumiendo valores finitos en las salidas de los amplificadores, los cortocircuitos virtuales entre sus entradas provocan la situación dada en la Figura P14.11. En ella, marcamos la corriente que cruza las tres resistencias de esta etapa, que será la misma en las tres, ya que no hay corriente de entrada en los amplificadores (supuestos ideales). Así, habrá dos formas de calcular dicha corriente, que igualamos, utilizando los voltajes marcados:

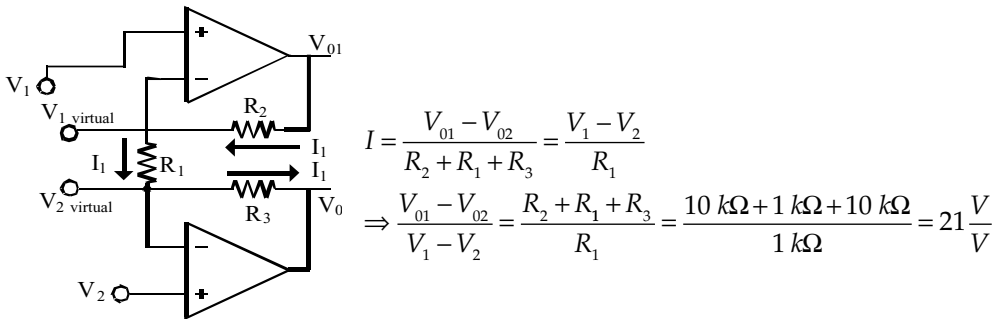
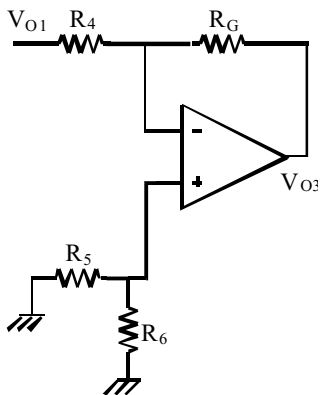


Figura P14.11.

Ambos métodos dan idéntico resultado.

2) Calcule la ganancia diferencial de la 2ª etapa, como $\frac{V_{03}}{V_{01} - V_{02}}$.

Seguimos separando las etapas según las salidas de los amplificadores operacionales, ya que sus impedancias de salida son nulas. Aquí se aplica nuevamente el principio de superposición. A V_{03} le llegan dos contribuciones, la de V_{01} , que llamaremos V_{031} , y la de V_{02} , que llamaremos V_{032} , que se sumarán.



Para V_{031} , debemos anular la "fuente" V_{02} , es decir, cortocircuitarla a la referencia (Figura P14.12). En este caso, pues, $V_+ = 0$, y así:

$$V_{031} = V_{01} \left(-\frac{R_G}{R_4} \right) = -10 V_{01}$$

Figura P14.12.

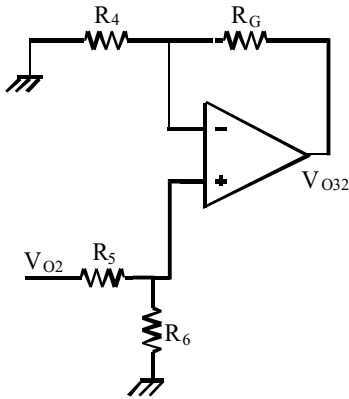


Figura P14.13.

Para V_{032} , anulamos V_{01} (Figura P14.13). Como no hay corriente de entrada en el amplificador, tendremos que:

$$V_+ = V_{02} \frac{R_6}{R_5 + R_6} = \frac{10}{11} V_{02}$$

con lo que:

$$V_{032} = V_+ \left(1 + \frac{R_G}{R_4} \right) = \frac{10}{11} V_{02} \left(1 + \frac{10}{1} \right) = 10 V_{02}$$

De este modo:

$$\begin{aligned} V_{03} &= -10 V_{01} + 10 V_{02} = -10(V_{01} - V_{02}) \\ \Rightarrow \frac{V_{03}}{V_{01} - V_{02}} &= -10 \frac{V}{V} \end{aligned}$$

3) Tenga en cuenta que la Etapa 3 se coloca para transmitir sólo la información importante, es decir, el ritmo cardíaco, que puede ir de 35 a 200 pulsaciones por minuto. Diseñe esta etapa para eliminar la información espuria.

La Etapa 3 es un filtro paso bajo. Hagamos que la frecuencia de corte inferior se encuentre en la frecuencia más alta que contenga la información que tengamos que transmitir. Como la frecuencia de corte de un filtro paso bajo RC es:

$$f_c = \frac{1}{2\pi RC}$$

Algo deducible también de su propia función de transferencia:

$$V_{04} = \frac{Z_c}{R + Z_c} V_{03} = \frac{1/j\omega C}{R + 1/j\omega C} V_{03} = \frac{1}{1 + j\omega RC} V_{03} \Rightarrow \frac{V_{04}}{V_{03}} = \frac{1}{1 + j\omega RC}$$

que tiene un polo en $\omega = \frac{1}{RC}$, como hemos dicho.

La máxima frecuencia a transmitir es la de $200 \frac{\text{pulsos}}{\text{segundo}} = \frac{200}{60} = 3,3 \text{ Hz}$. Sustituyendo los valores:

$$3,33 = \frac{1}{2\pi \cdot 10 \text{ k}\Omega \cdot C} \Rightarrow C = \frac{1}{2\pi \cdot 10 \cdot 10^3 \cdot 3,33} = 4,77 \mu\text{F}$$

4) Calcule la ganancia diferencial total, como: $\frac{V_0}{V_1 - V_2}$, para las frecuencias de interés (bajas frecuencias). Dibuje el diagrama de Bode del sistema.

La Etapa 3 no influye en las frecuencias más bajas (es un filtro paso bajo). Su ganancia será 1.

La Etapa 4 es un buffer para acoplar impedancias. Su ganancia es también 1.

Así:

$$\frac{V_0}{V_{01} - V_{02}} = \frac{V_0}{V_{04}} \frac{V_{04}}{V_{03}} \frac{V_{03}}{V_{01} - V_{02}} \frac{V_{01} - V_{02}}{V_1 - V_2} = 1 \cdot 1 \cdot (-10) \cdot 21 = -210 \frac{V}{V} = 46,44 \text{ dB}$$

El diagrama de Bode será como el de la Figura P14.14:

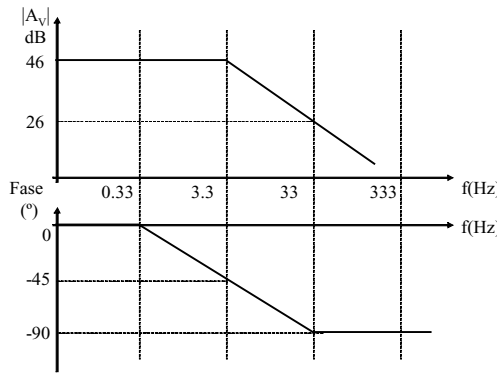


Figura P14.14.

Problema 14.5

El sistema de alimentación de un coche eléctrico incluye un detector del nivel de carga de las dos baterías de que dispone (V_{B1} y V_{B2}) que es mostrado en la Figura P14.15.

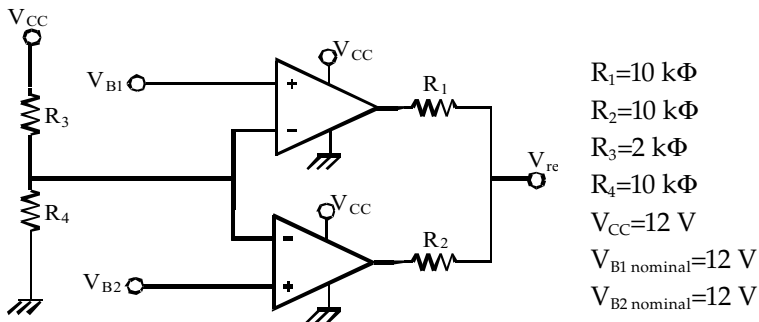


Figura P14.15. Detector del estado de las baterías.

El motor eléctrico se alimenta empleando el regulador de tensión mostrado en la Figura P14.16. El regulador de tensión utiliza como tensión de referencia V_{ref} la señal de salida del detector de nivel de carga de la Figura P14.15.

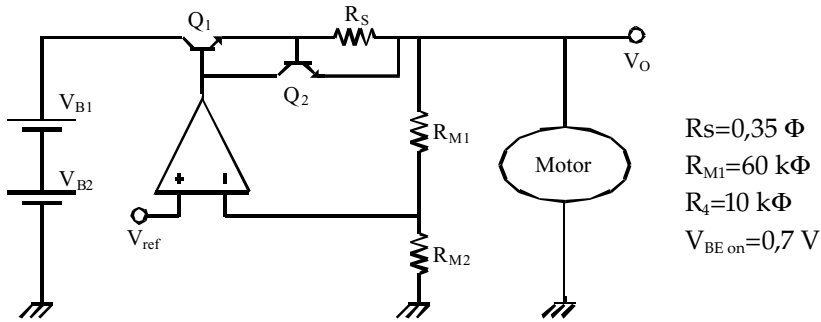


Figura P14.16. Regulador de tensión del motor eléctrico.

Se pide:

Para la Figura P14.15.

- 1) Calcule el nivel de tensión de la batería a partir del cual se considera descargada.
- 2) Obtenga el valor de V_{ref} en función de los distintos niveles de carga de las baterías.

Para la Figura P14.16.

- 3) Identifique los siguientes elementos dentro del regulador: elemento serie o de paso, muestreador, comparador y nivel de referencia.
- 4) Obtenga el valor de R_{M2} sabiendo que la tensión nominal del motor es 20 V.
- 5) Obtenga la máxima potencia que puede consumir el motor.

Solución:

- 1) Calcule el nivel de tensión de la batería a partir del cual se considera descargada.

Calculamos la tensión que hay en el terminal negativo de los amplificadores operacionales.

$$V_- = \frac{R_4}{R_3 + R_4} \cdot V_{CC} = \frac{10}{12} \cdot 12 \rightarrow V_- = 10 \text{ V}$$

- 2) Obtenga el valor de V_{ref} en función de los distintos niveles de carga de las baterías.

$$\begin{aligned} \text{Si } V_B > 10 \text{ V} &\rightarrow V_{OP} = +V_{CC} \\ \text{Si } V_B < 10 \text{ V} &\rightarrow V_{OP} = 0 \end{aligned}$$

$H_{4\#}$	O#S	. #S
O#S	H_{55}	$H_{55}!$ S
. #S	$H_{55}!$ S	"

3) Identifique los siguientes elementos dentro del regulador: elemento serie o de paso, muestreador, comparador y nivel de referencia. La Figura P14.17 lo muestra.

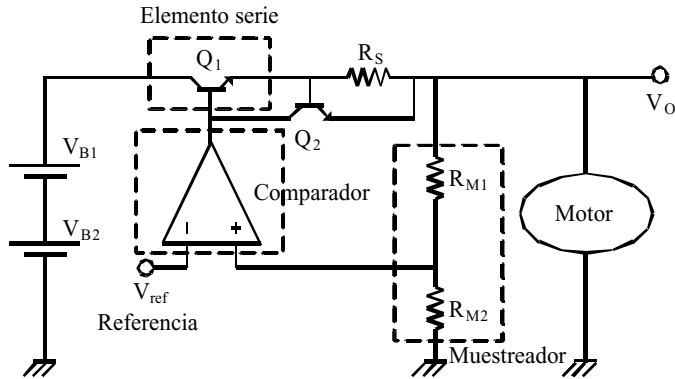


Figura P14.17.

4) Obtenga el valor de R_{M2} sabiendo que la tensión nominal del motor es 20 V.

Condiciones nominales:

$\left. \begin{array}{l} V_{B1} = 12 \text{ V} \\ V_{B2} = 12 \text{ V} \\ V_{ON} = 20 \text{ V} \end{array} \right\} V_{ref} = V_{CC} = 12 \text{ V}$	$\frac{V_{ref}}{V_O} = \frac{R_{M2}}{R_{M1} + R_{M2}} \rightarrow \left(1 + \frac{R_{M1}}{R_{M2}}\right) = \frac{V_O}{V_{ref}} \rightarrow R_{M2} = R_{M1} \cdot \frac{1}{\frac{V_O}{V_{ref}} - 1} =$ $60 \text{ k} \cdot \frac{1}{\frac{20}{12} - 1} = R_{M2} = 90 \text{ k}\Omega$
--	--

5) Para obtener la máxima potencia que puede consumir el motor, tendremos:

$$P_{O\text{M}\acute{A}\text{X}} = V_{O\text{M}\acute{A}\text{X}} \cdot I_{O\text{M}\acute{A}\text{X}} = 20 \cdot \frac{V_{BE\text{ON}}}{R_s}$$

$$P_{O\text{M}\acute{A}\text{X}} = 40 \text{ W}$$

Problema 14.6

El circuito de la Figura P14.18 es un amplificador diferencial de señales para utilizar en radiofrecuencias.

Se pide:

- 1) Identifique las diferentes etapas y el papel que realiza cada una.
- 2) Obtenga una expresión de la función de transferencia en función de la frecuencia

$$\frac{V_o}{V_1 - V_2}(s)$$

3) Calcule, aproximada y razonadamente, las amplitudes que tendrán las señales de salida para tensiones de entrada en tres casos independientes, todos con amplitud de 100 mV y de frecuencias

- a) 10 MHz
- b) 1 MHz
- c) 100 kHz

4) ¿Cuál es la potencia entregada a la carga R_L en el caso a). anterior?

5) Dibuje qué cambios realizaría en el circuito para que (siendo casos independientes):

- a) Amplifique las señales de entrada con ganancia 100 en la banda de paso.
- b) Dejará pasar sin atenuar todas las señales por debajo de 1 MHz.

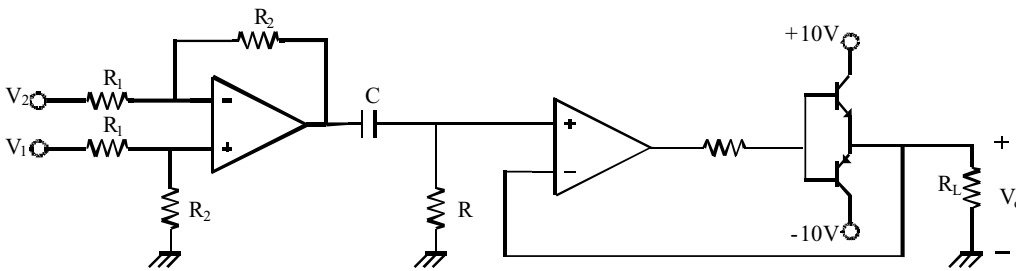


Figura P14.18.

Datos:

$V_{CC}=10\text{ V}$.

Transistores: $\beta=100$; $V_{BE\text{ on}}=0,7\text{ V}$; $V_{Ce\text{ sat}}=0,2\text{ V}$.

Todos los amplificadores operacionales son ideales y están alimentados a $\pm V_{CC}$.

$R_1=1\text{ k}\Omega$; $R_2=10\text{ k}\Omega$; $C=330\text{ pF}$; $R=470\text{ }\Omega$; $R_L=100\text{ }\Omega$.

Solución:

1) Identificamos las etapas:

Etapas 1 (Figura P14.19):

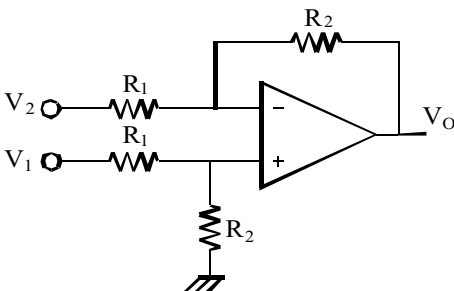
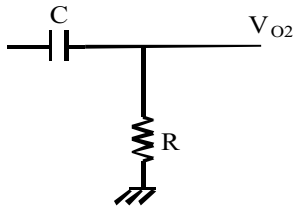


Figura P14.19.

Dada la realimentación negativa del amplificador operacional, es de esperar que exista cortocircuito virtual entre sus terminales de entrada. Por otro lado, la configuración es amplificadora, no inversora para V_1 e inversora para V_2 . Este circuito se resolverá por el principio de superposición.

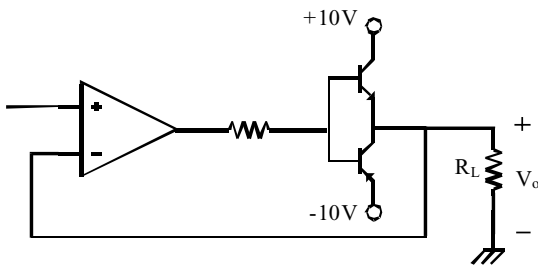
Etapa 2 (Figura P14.20):



Un filtro paso-alto. Deja pasar las señales con frecuencias superiores a $f_o=2\pi RC$ sin atenuarlas.

Figura P14.20.

Etapa 3 (Figura P14.21):



Una etapa de potencia de clase B como las estudiadas en teoría, en donde el amplificador operacional actúa para reducir la distorsión de cruce hasta un punto imperceptible.

Figura P14.21.

2) Para cada una de las etapas:

Etapa 1: aplicaremos el principio de superposición, y queda:

$$V_{o11} = V_1 \frac{R_2}{R_1 + R_2} \left(1 + \frac{R_2}{R_1} \right) = V_1 \frac{R_2}{R_1}, \text{ ya que } V_1 \text{ ve una configuración no inversora.}$$

$$V_{o12} = V_2 \frac{-R_2}{R_1}, \text{ ya que } V_2 \text{ ve una configuración inversora.}$$

Sumando,

$$V_{o1} = V_{o11} + V_{o12} = V_1 \frac{R_2}{R_1} - V_2 \frac{R_2}{R_1} = \frac{R_2}{R_1} (V_1 - V_2)$$

un amplificador diferencial, pues amplifica la diferencia de las dos entradas.

Etapa 2: el divisor de tensión que forman las impedancias resistiva y capacitiva lo resuelve:

$$V_{o2} = \frac{Z_R}{Z_R + Z_C} V_{o1} = \frac{R}{R + \frac{1}{j\omega C}} V_{o1} = \frac{j\omega CR}{j\omega CR + 1} V_{o1}$$

Etapa 3: al eliminar la distorsión de cruce, queda una etapa de potencia de ganancia 1:

$$V_o = V_{o2}$$

En efecto, al estar realimentado negativamente el amplificador operacional, no habrá diferencia entre sus entradas (cortocircuito virtual), y por eso, $V_+ = V_{o2} = V_- = V_o$.

Uniendo todo queda la función de transferencia:

$$\frac{V_o}{V_1 - V_2} = \frac{R_2}{R_1} \left(\frac{j\omega CR}{j\omega CR + 1} \right) = 10 \left(\frac{j\omega CR}{j\omega CR + 1} \right)$$

3) Especificando que la tensión de entrada se refiere al valor de $v_1 - v_2$. Como en la función de transferencia anterior tenemos un cero en cero y un polo en RC , podemos decir que la frecuencia de corte de este filtro es:

$$f_o = \frac{1}{2\pi RC} = 1,026 \text{ MHz} \cong 1 \text{ MHz}$$

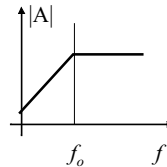
Así que, dado que el filtrado es paso alto, las frecuencias superiores a ésta pasarán sin problemas, las inferiores se atenuarán ante un filtro paso alto del tipo:

$$A(\omega) = \frac{j\omega CR}{j\omega CR + 1}$$

Sabemos que, cualitativamente, una década por encima de esta frecuencia no habrá atenuación, en ella tendremos justo la caída de 3 dB (es decir, un 70% de la señal), y una década por debajo estaremos ya cerca de haber caído los 20 dB (es decir, multiplicar por 0.1 la señal de entrada).

Con todo ello:

- a) 10 MHz implica que la salida del sistema es $10 \cdot 100 \text{ mV} = 1 \text{ V}$.
- b) 1 MHz implica que la salida del sistema es $10 \cdot 100 \text{ mV} \cdot 0,7 = 0,7 \text{ V}$.
- c) 100 kHz implica que la salida del sistema es $10 \cdot 100 \text{ mV} \cdot 0,1 = 0,1 \text{ V}$.



4) Potencia entregada a la carga R_L : siendo una señal alterna la aplicada en R_L , tendremos:

$$P = V_{eff} \cdot I_{eff} = V_{eff} \cdot \frac{V_{eff}}{R_L} = \frac{V_{eff}^2}{R_L}$$

Si las señales aplicadas fueran sinusoidales, por ejemplo, sería:

$$P = \frac{V_{op}^2}{2R_L} = \frac{1V^2}{2 \cdot 100\Omega} = 5 \text{ mW}$$

5) Dibujamos un par de casos:

- a) Amplificar con ganancia 100 en la banda de paso: podríamos cambiar los valores de las resistencias de entrada R_1 y R_2 para que su relación fuera 100 y no 10

(Figura P14.22, caso a1), o bien añadir otra etapa al sistema tras el amplificador diferencial, una etapa no inversora con ganancia 10, que multiplica a la ganancia 10 anterior (Figura P14.22, caso a2).

b) Modificar la banda de paso a la contraria: cambiaríamos el filtro paso alto por uno paso bajo en la Etapa 2 (Figura P14.22, caso b).

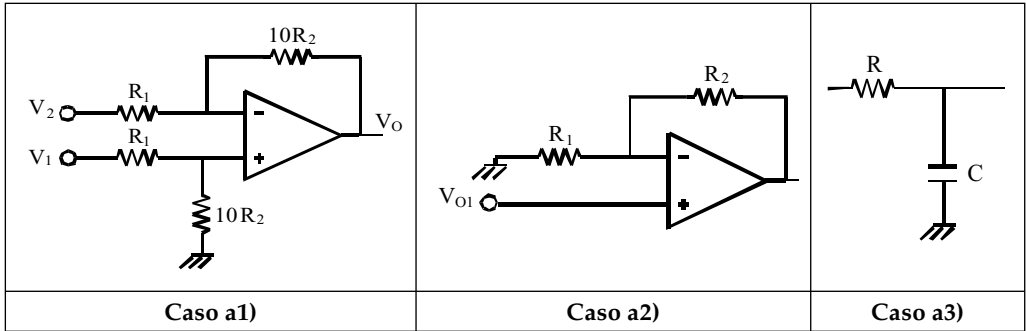


Figura P14.22.

PROBLEMAS VINCULADOS AL TEMA

17



Amplificador Clase B y Clase AB

Problema 17.1

El circuito de la Figura P17.1 representa una etapa de potencia:

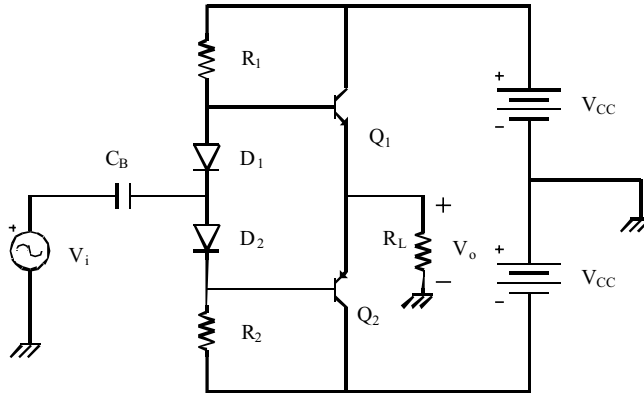


Figura P17.1.

- 1) Indique cuál es el tipo de etapa de potencia de que se trata justificando la función de los diodos D_1 y D_2 .
- 2) Calcule los valores de R_1 y R_2 para que el valor de V_o en reposo sea 0 V.
- 3) Indique la máxima y la mínima tensión que soportan los transistores Q_1 y Q_2 .
- 4) Si la tensión de entrada tiene un valor de pico máximo de 6 V, indique la corriente de pico de salida.

- 5) Obtenga la potencia media disipada en un altavoz de 8Φ ($R_L=8 \Phi$).
 6) Obtenga la potencia suministrada por la fuente, la potencia disipada por los transistores y el rendimiento global del circuito.

Datos:

Q_1 y Q_2 : $V_{BE1}=V_{BE2}=V_{D1}=V_{D2}=0'6 \text{ V}$; $V_{CC}=10 \text{ V}$.
 $C_B=\text{infinito}$.

Notas:

- χ Desprecie la potencia disipada por los diodos, así como la disipada por las resistencias R_1 y R_2 .
- o Suponga que las corrientes inversas de los diodos y de las uniones base-emisor de los transistores sean las mismas.

Solución:

1) El amplificador de potencia es del tipo AB. Los transistores se encuentran conduciendo, pero la corriente es muy pequeña.

Si despreciamos las corrientes de base de los transistores Q_1 y Q_2 , la corriente de los diodos viene dada por el valor de las resistencias, como se muestra en la Figura P17.2.

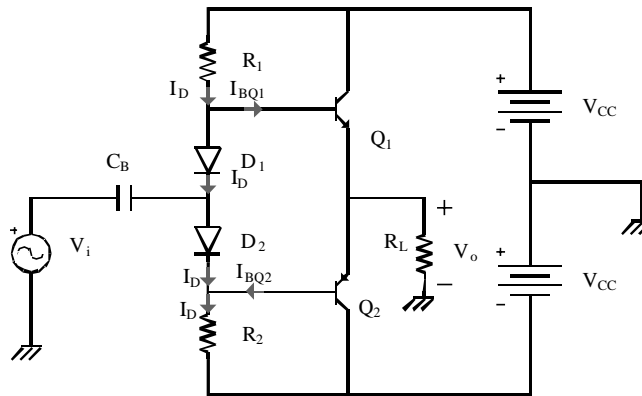


Figura P17.2.

Al ser la misma la corriente inversa de las uniones de los diodos y de los transistores, tendremos que:

$$I_D = I_S \left(e^{\frac{V_D}{V_T}} - 1 \right)$$

$$I_E = I_S \left(e^{\frac{V_{BE}}{V_T}} - 1 \right)$$

y las corriente de emisor de los transistores son la mismas que las corrientes de los diodos.

2) Valores de R_1 y R_2 para que el valor de V_o en reposo sea 0 V.

Para que la tensión de salida V_o sea nula, la tensión de base de los transistores debe ser:

$$V_{BQ1} = V_{BE} = 0,6 \text{ V}$$

$$V_{BQ2} = -V_{BE} = -0,6 \text{ V}$$

y las corrientes en las resistencias han de tomar el mismo valor, por lo tanto

$$R_1 = \frac{V_{CC} - V_{BE}}{I_D} = \frac{9,4}{I_D}$$

$$R_2 = \frac{-V_{BE} + V_{CC}}{I_D} = \frac{9,4}{I_D} = R_1$$

las resistencias han de ser iguales.

3) La tensión mínima que soportan cualquiera de los dos transistores será la de saturación, que es la tensión entre el colector y el emisor cuando un transistor conduce, por lo tanto el otro transistor soportará una tensión inversa de:

$$V_{CEQ1} = 2V_{CC} - V_{CE\text{SAT}} = 20 \text{ V}$$

$$V_{ECQ2} = 2V_{CC} - V_{EC\text{SAT}} = 20 \text{ V}$$

4) Cuando la tensión de entrada tiene un valor de pico máximo de 6 V, la tensión de salida es:

$$V_o = V_i + V_D - V_{BE} = V_i$$

Por lo tanto la corriente de pico será:

$$I_{RL} = \frac{V_i}{R_L} = \frac{6}{R_L}$$

5) La resistencia de carga es un altavoz de 8 Φ ($R_L=8 \Phi$).

Si su valor R_L es de 8 Φ , la corriente de pico será:

$$I_{RL} = \frac{6}{8} = 0,75 \text{ A}$$

y la potencia disipada será:

$$P_{RL} = \frac{1}{2} I_{RL}^2 R_L = \frac{288}{128} = 2,25 \text{ W}$$

6) La potencia entregada por la fuente es la potencia media obtenida de multiplicar la tensión constante de la fuente por la corriente que suministra. Las dos fuentes para

el cálculo de la potencia suministrada, pueden ser consideradas como una sola que suministre la corriente, como la indicada en la Figura P17.3:

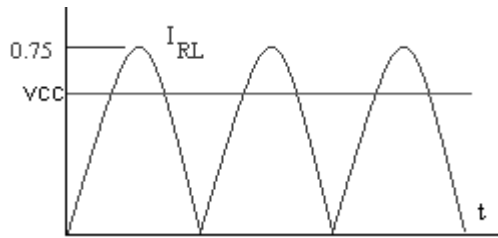


Figura P17.3.

Por lo tanto,

$$P_{CC} = V_{CC} \cdot I_{RL} = V_{CC} \frac{2I_{RLpico}}{\pi} = 10 \frac{1,5}{\pi} = 4,77 \text{ W}$$

La potencia disipada por los transistores.

Si despreciamos la corriente que pasa por los diodos, viene dada por la diferencia entre la potencia entregada por la fuente y la disipada por la carga.

$$P_{TR} = P_{CC} - P_{RL} = 4,77 - 2,25 = 2,52 \text{ W}$$

El rendimiento global del circuito es la relación entre la potencia disipada por la carga y la potencia entregada por el generador.

$$\eta = \frac{P_{RL}}{P_{CC}} = \frac{2,25}{4,77} = 47,1\%$$

Problema 17.2

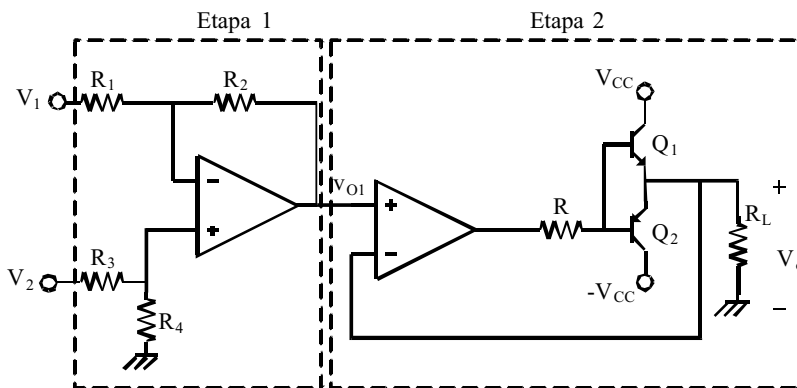


Figura P17.4.

El sistema de la Figura P174 es un transductor que trata de amplificar la diferencia entre las dos señales de entrada, V_1 y V_2 . Dicha diferencia está limitada al intervalo (0,100 mV). La alimentación de todo el sistema es $V_{CC} = \pm 12$ V. Considere todos los amplificadores operacionales como ideales.

- 1) Halle la condición para que la Etapa 1 funcione como amplificador diferencial.
- 2) Halle la ganancia de la Etapa 1, $\frac{v_{O1}}{V_1 - V_2}$
- 3) Tenga en cuenta ahora la Etapa 2.
 - a) Diga de qué etapa de potencia se trata.
 - b) ¿En qué consistiría la diferencia en la señal de salida si la etapa de potencia se hubiera implementado sin el amplificador operacional?
- 4) Calcule el valor límite que debería tener R_2 para que no se produzca distorsión en la salida.

Datos:

Q_1 y Q_2 : $V_{BE\text{ON}}=0.7$ V y $V_{CE\text{sat}}=0.2$ V.

$R_1=1$ k Φ , $R_2=10$ k Φ , $R_3=1$ k Φ , $R_4=10$ k Φ .

Solución:

1) La primera etapa es una combinación de una inversora y una no inversora. Lo conectado al terminal positivo es un divisor de tensión. De este modo se llega fácilmente a que (Figura P17.5):

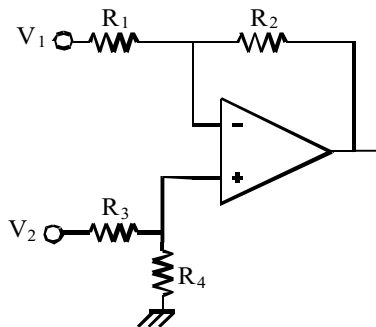


Figura P17.5.

$$V_{O1} = -\frac{R_2}{R_1} \cdot V_1 + \frac{R_4}{R_3 + R_4} \left(1 + \frac{R_2}{R_1} \right) V_2$$

Para que éste amplificador funcione como diferencial, podemos justificarlo de varias maneras. Por ejemplo, si es tal, podría sacarse el factor común en los respectivos términos, con lo que:

$$\frac{R_2}{R_1} = \frac{R_4}{R_3 + R_4} \left(1 + \frac{R_2}{R_1} \right) \rightarrow \frac{R_2}{R_1} \cdot \frac{R_1}{R_1 + R_2} = \frac{R_4}{R_3 + R_4} \rightarrow \frac{R_2}{R_1 + R_2} = \frac{R_4}{R_3 + R_4}$$

o bien indicar que cuando $V_1 = V_2$, la salida V_{O1} debe ser 0, que lleva a la misma condición. Condición que puede ser escrita también como:

$$\frac{R_1}{R_1 + R_2} = \frac{R_4}{R_3 + R_4} \rightarrow \frac{1}{1 + \frac{R_1}{R_2}} = \frac{1}{1 + \frac{R_3}{R_4}} \rightarrow 1 + \frac{R_1}{R_2} = 1 + \frac{R_3}{R_4} \rightarrow \frac{R_1}{R_2} = \frac{R_3}{R_4}$$

2) Observamos que los datos de este apartado cumplen la condición hallada en 1). En ese caso, la ganancia puede escribirse como:

$$\frac{v_{O1}}{V_1 - V_2} = -\frac{R_2}{R_1} = -10 \text{ V/V}$$

- 3) a) La segunda etapa es de potencia y de Clase B, pues no tiene corriente en reposo. La etapa sólo comienza a funcionar cuando a su entrada hay $0,7 \text{ V/A}$, siendo A la ganancia del amplificador.
- b) Si no hubiera existido el amplificador, la etapa se hubiera implementado con los dos transistores, y para que arrancara deberíamos tener $0,7 \text{ V}$ en sus bases. De este modo se hubiera producido una distorsión de cruce en la salida, que sería como la de la Figura P17.6:

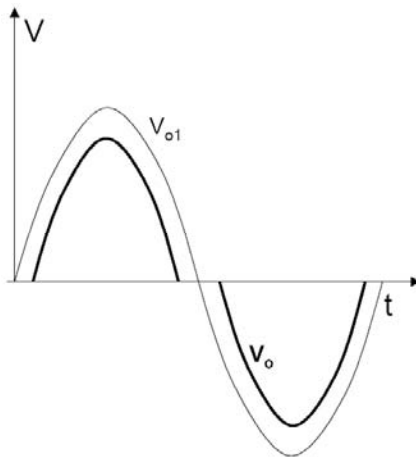


Figura P17.6

4) Para que no haya distorsión en la salida, debemos tener en cuenta:

- cuál es la máxima amplitud posible en la salida, ello viene determinado por la saturación de los transistores de la etapa de potencia, con lo que será: $V_{CC} - V_{CE\text{sat}} = 12 - 0,2 = 11,8 \text{ V}$.
- cuál es la máxima entrada posible: debería ser 100 mV , por el enunciado, en la diferencia de V_1 y V_2 .

Suponemos en esta resolución que R_1 variaría de la misma manera que R_2 . Si no fuera así, la solución quedaría en función de una expresión de V_1 y V_2 . Trabajemos con valores absolutos, pues la relación se halla con las amplitudes de las señales. De este modo, deberá cumplirse:

$$11,8 \text{ V} = \left| -\frac{R_2}{R_1} 100 \text{ mV} \right| = \left| -0,1 \text{ V} \frac{R_2}{1 \text{ k}\Omega} \right| \rightarrow R_2 = 118 \text{ k}\Omega$$

PROBLEMAS VINCULADOS AL TEMA

18



Fuentes de tensión reguladas y estabilizadas

Problema 18.1

Quiere realizar una fuente de tensión de 5 V para probar circuitos de las prácticas de las asignaturas de Electrónica Digital. Decide usar una fuente de tensión como la de la Figura P18.1 y probarla con una R_L de 10 Φ .

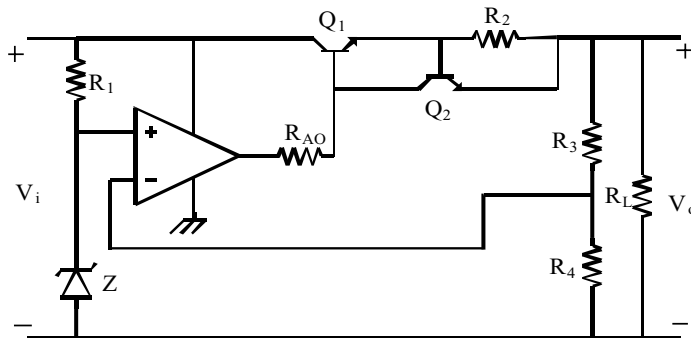


Figura P18.1.

Datos de los transistores: $V_{BE\text{ ON}}=0,6\text{ V}$, $V_{CE\text{ sat}}=0,2\text{ V}$; $\tau=250$.

Valores de los componentes: $R_{AO}=1\text{ k}\Phi$; $R_2=1\text{ }\Phi$; $R_3=4,7\text{ k}\Phi$; $R_4=4,7\text{ k}\Phi$; $R_L=10\text{ }\Phi$

La señal de entrada v_i proviene de la salida de un rectificador con filtro, y es de 10 V con un rizado de 0,2 V. El diodo Zener Z tiene una curva característica como la de la Figura P18.2:

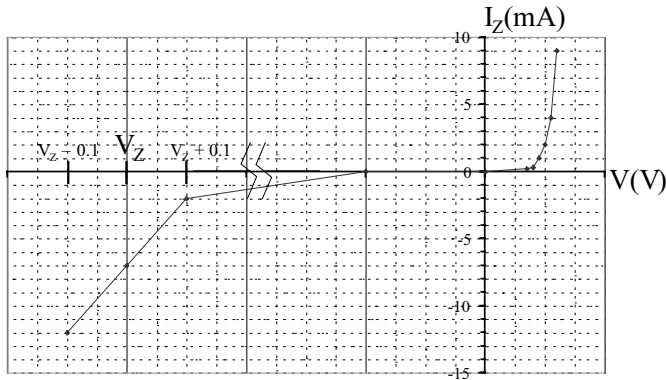


Figura P18.2.

- 1) ¿Qué clase de fuente es la presentada? Identifique la función de cada componente del circuito.
- 2) ¿Cuál debería ser la tensión Zener, V_Z ?
- 3) ¿Qué valor debe tener R_1 para que el Zener funcione como debe en el circuito?
- 4) Explique el funcionamiento de Q_2 . Si R_L pudiera variar, deduzca a qué valor de R_L la fuente dejaría de ofrecer los 5 V a la salida.
- 5) En condiciones de funcionamiento como fuente regulada, ¿cuál es la máxima potencia disipada por Q_1 ?
- 6) Atendiendo a la curva característica del Zener presentada, calcule la tensión de rizado a la salida de la fuente.
- 7) Si le piden buscar el amplificador operacional que debería colocar en la fuente, ¿qué corriente de salida debería poder aportar? ¿Qué valor debería tener la resistencia R_{AO} ?

Solución:

1) La configuración de la fuente, atendiendo a la entrada y la salida, es regulada en serie. En la Figura P18.3 se muestra el diagrama de bloques de la fuente.

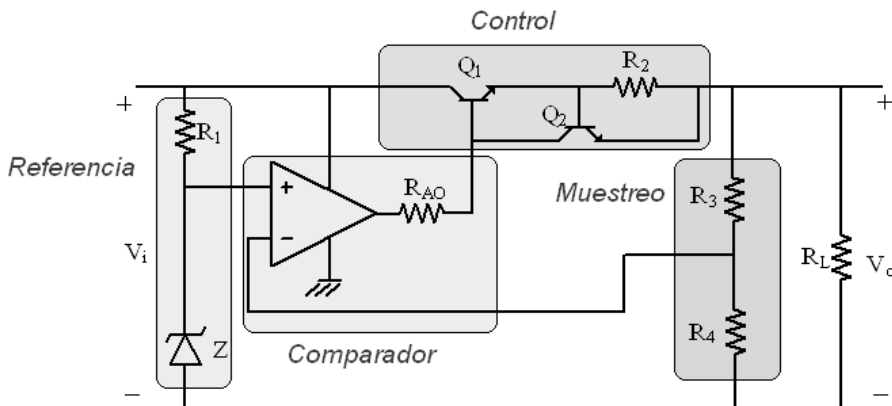


Figura P18.3.

Detallamos los papeles de cada componente:

- R_1 polariza al diodo Zener Z y sirve de referencia a la tensión.
- R_3 y R_4 hacen el papel de muestreador.
- El amplificador operacional obliga a que la tensión en el divisor resistivo formado por R_3 y R_4 tenga la misma tensión que la de referencia, y por lo tanto fijando V_0 .
- Q_1 es el elemento de control, absorbe las variaciones de tensión entre V_i y V_0 .
- Q_2 y R_2 hacen el papel de limitadores de corriente.

2) Como $V_Z = V_{muestra}$, y teniendo en cuenta que debemos tener en la salida $V_0 = 5\text{ V}$, quedará:

$$V_0 \frac{R_4}{R_3 + R_4} = V_{muestra} = 5 \frac{4.7}{4.7 + 4.7} = 2,5\text{ V}$$

3) Para que el Zener funcione "como debe", es decir en zona de tensión Zener, ello significa que la corriente que pase por él debe ser al menos la mínima. Esto es, que la tensión mínima que caiga en él sirva al menos para generar esa corriente. Dado que la tensión de entrada tiene un rizado de $0,2\text{ V}$, tenemos que:

$$V_i = 10 \pm 0,1\text{ V} \Rightarrow V_{i\text{mín}} = 10 - 0,1 = 9,9\text{ V}$$

$$I_{Z\text{mín}} = 2\text{ mA} \leq \frac{9,9\text{ V} - 2,5\text{ V}}{R_1} \Rightarrow R_1 \leq 3,7\text{ k}\Omega$$

4) Fijémonos en el limitador de corriente de la Figura P18.4.

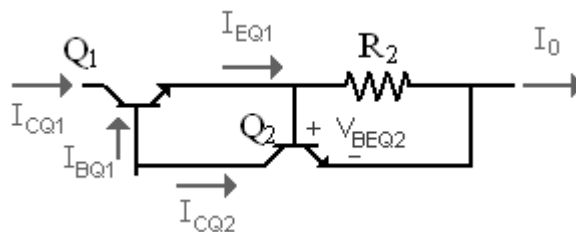


Figura P18.4.

Normalmente, la corriente I_{EQ1} que pasa por R_2 no genera una tensión V_{BEQ2} suficiente como para poner al transistor Q_2 en activa ($0,6\text{ V}$ según el enunciado). La corriente I_{CQ2} en estas condiciones es nula. Si la corriente I_{EQ1} es excesiva, Q_2 se activa, la corriente I_{CQ2} aumenta, disminuyendo la corriente I_{BQ1} , dado que el operacional tiene limitado el máximo de corriente que puede dar. Al disminuir la corriente de base, se limita la corriente de emisor, fijando la que pasa por la carga.

Esta máxima corriente es por tanto de:

$$\frac{0,6\text{ V}}{R_2} = 0,6\text{ A} = 600\text{ mA}$$

Como ésta es la máxima corriente, pasará por la salida, y por ello:

$$600 \text{ mA} = \frac{V_o}{R_L} + \frac{V_o}{R_3 + R_4} = \frac{5 \text{ V}}{R_L} + \frac{5 \text{ V}}{9,4 \text{ k}\Omega}$$

$$\Rightarrow R_L = 8,34 \Omega$$

Ésta sería la condición con la máxima corriente. Como en la salida tenemos normalmente 5 V, habitualmente tendremos:

$$\frac{v_o}{R_L} = \frac{5 \text{ V}}{10 \Omega} = 500 \text{ mA}$$

5) Máxima potencia que disipará Q₁:

Se dará cuando la fuente aporte corriente máxima, y en la entrada se dé la tensión máxima.

$$v_o = 5 \text{ V} \Rightarrow \begin{cases} V_{E1} = 5 + 0,6 \text{ V} = 5,6 \text{ V} \\ V_{C1\text{máx}} = 10 \text{ V} + 0,1 \text{ V} = 10,1 \text{ V} \end{cases} \Rightarrow V_{CE1\text{máx}} = 4,5 \text{ V} \Rightarrow P_{\text{máx}} = V_{CE1\text{máx}} I_{C1\text{máx}} = 2,7 \text{ W}$$

6) En la Figura P18.5 se muestra el circuito equivalente en pequeña señal.

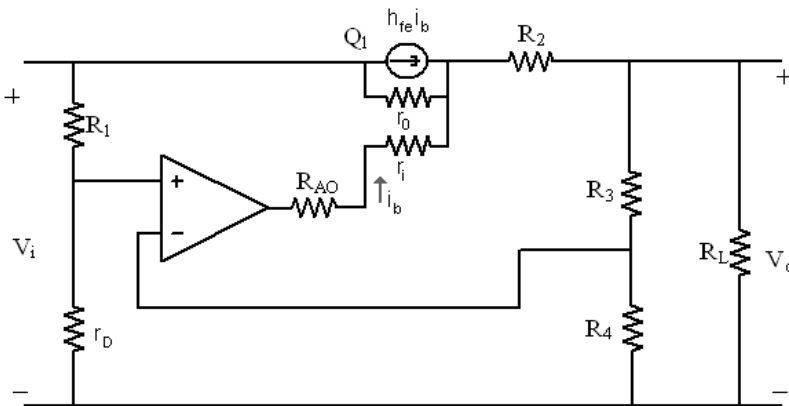


Figura P18.5.

Donde r_D es la resistencia dinámica del diodo Zener que se puede obtener de la gráfica que nos dan como dato.

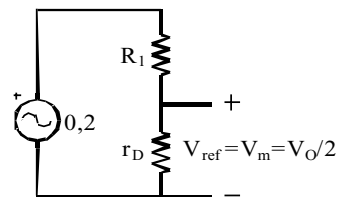
Observamos en el dibujo la situación en la rama de entrada que se produce en la parte alterna de la señal. Si nos fijamos en esta parte únicamente, quedará:

$$r_D = \frac{0,2 \text{ V}}{10 \text{ mA}} = 20 \Omega$$

$$v_{\text{muestra}} = v_m = \frac{r_D}{r_D + R_1} 0,2 = 1,09 \text{ mV}$$

$$\Rightarrow v_o = 2 \cdot v_m = 2,18 \text{ mV}$$

que sería la tensión que se transmite a la salida, como rizado.



7) Para el amplificador operacional, la salida debe suministrar como máximo la corriente máxima que necesitará el transistor Q_1 . Como es 600 mA en el emisor, será prácticamente de:

$$I_{B\text{máx}} \cong \frac{I_{E\text{máx}}}{\beta} = \frac{600 \text{ mA}}{250} = 2.4 \text{ mA}$$

Finalmente, atendiendo a la caída de tensión en la resistencia que añadiríamos, y como la salida del A.O. es como máximo la tensión máxima de alimentación del mismo (que es la de la salida del rectificador), queda:

$$\left. \begin{array}{l} v_{\text{máx A.O.}} = 10,1 \\ V_{B1} = 5,6V \end{array} \right\} \Rightarrow \frac{v_{\text{máx A.O.}} - V_{B1}}{I_{B\text{máx}}} = 1,875 \text{ k}\Omega$$

Problema 18.2

En la Figura P18.6 aparece un regulador de puente completo, se pretende conseguir en la carga Z_L una tensión continua $V_o=10 \text{ V}$. Sabiendo que en el condensador C tenemos un rizado de 3,6 V, se pide:

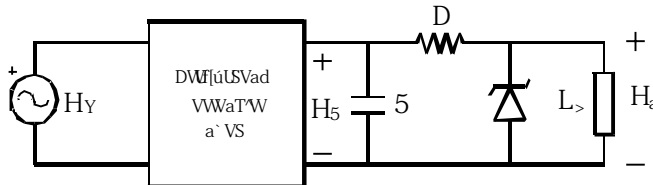


Figura P18.6.

- 1) Calcular el valor de R máximo que consigue que el diodo funcione en su zona Zener.
- 2) Calcular el valor de R mínimo que permite que el diodo funcione correctamente.
- 3) Calcular el valor de R que optimice el rendimiento.

Datos:

$$V_g=20 \text{ sen}100 \text{ }\mu\text{t}; V_{AK\text{ON}}=0,7 \text{ V}; P_o=(0,1-1) \text{ W}; P_{\text{máxZener}}=10 \text{ W}; I_{Z\text{mín}}=100 \text{ mA}$$

Solución:

1) Para que el diodo funcione en su zona Zener la corriente que lo atraviesa debe ser mayor que la $I_{Z\text{mín}}$.

$$I_R = I_Z + I_L \rightarrow I_Z = I_R - I_L$$

$$I_Z \geq I_{Z\text{mín}} \rightarrow I_R - I_L \geq 100 \text{ mA}$$

Peor caso: $I_{R\text{mín}}, I_{L\text{máx}}$

$$\left. \begin{aligned} I_{R\text{mín}} &= \frac{15-10}{R} = \frac{5}{R} \\ I_{L\text{máx}} &= \frac{1\text{ W}}{10\text{ V}} = 0,1\text{ A} \end{aligned} \right\} \frac{5}{R} - 0,1 \geq 0,1 \rightarrow R \leq \frac{5}{0,2} = 25\ \Omega$$

$$R_{\text{máx}} = 25\ \Omega$$

2) La potencia máxima será en este caso la que nos indique cuál será la corriente máxima que puede circular por el Zener.

$$P_{o\text{máx Zener}} = I_{Z\text{mín}} \cdot V_Z \rightarrow I_{Z\text{máx}} = \frac{10}{10} = 1\text{ A}$$

$$I_Z = I_R - I_L \leq 1\text{ A}$$

Peor caso: $I_{R\text{máx}}, I_{L\text{mín}}$

$$\left. \begin{aligned} I_{R\text{máx}} &= \frac{18,6-10}{R} \\ I_{L\text{mín}} &= \frac{0,1}{10} = 0,01\text{ A} \end{aligned} \right\} \frac{8,6}{R} - 0,01 \leq 1 \rightarrow R \geq \frac{8,6}{1+0,01} = 8,6\ \Omega$$

3) Calculemos el valor del rendimiento.

$$P_o = V_o I_L$$

$$P_e = V_C I_R$$

$$\eta = \frac{P_o}{P_e} = \frac{V_o I_L}{V_C I_R}$$

$$\frac{I_L}{I_R} = \frac{I_L}{I_Z + I_L} = \frac{I_R - I_Z}{I_R}$$

$$I_R = \frac{V_C - V_o}{R}$$

$$I_L = \frac{P_o}{V_o}$$

$$\eta = \frac{V_o}{V_C} \cdot \frac{\frac{P_o}{V_o}}{\frac{V_C - V_o}{R}} = \frac{P_o}{V_C (V_C - V_o)} \cdot R$$

El rendimiento es proporcional al valor de la resistencia, por lo tanto obtendremos el mayor rendimiento con el valor más grande hallado anteriormente.

MÓDULO

III



*ANÁLISIS DE
SIMULACIONES*

SIMULACIONES VINCULADAS AL TEMA

2

Tipos de diodos. Aplicaciones

Problema 2.1

Suponiendo que los diodos de la figura son ideales, calcule el valor de la tensión de salida V_o en función de la tensión de entrada V_g .

Datos:

Diodos ideales $V_o=0$.

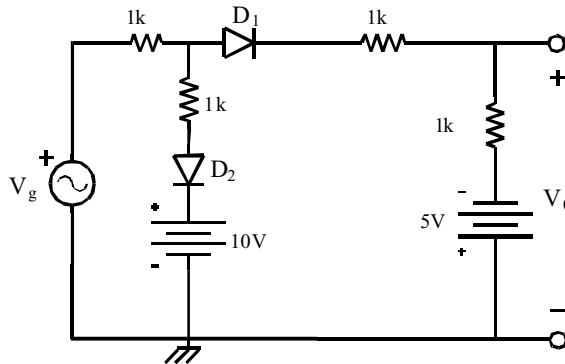


Figura S2.1. Circuito recortador con diodos.

Simulaciones:

Para la siguiente simulación se ha elegido el modelo D1N4002 de la librería DIODE.olb de OrCAD PSpice. Se han añadido dos parámetros para conseguir variar los valores de R_g y la amplitud de V_g .

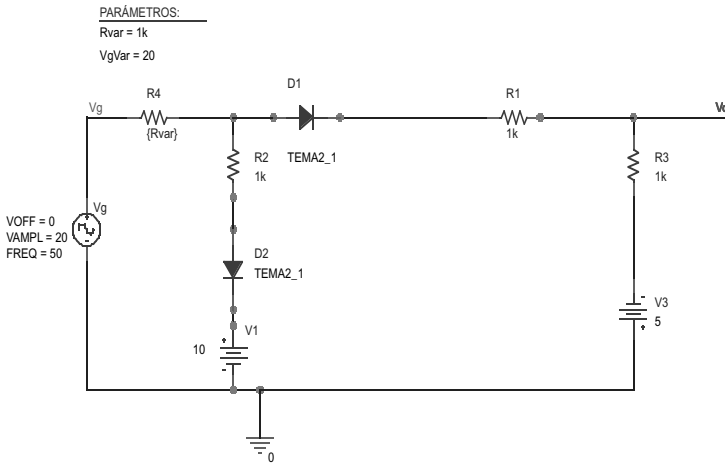


Figura S2.2. Esquemático usado en la simulación.

El esquemático del circuito empleado es el de la Figura S2.2. Pasamos a detallar las simulaciones realizadas y a analizar los resultados.

1) Se realiza una simulación temporal con V_g una entrada sinusoidal de 20 V de amplitud. Se usan los valores por defecto de cada parámetro, marcados en la Figura S2.2 como 1 k Φ para R_{var} y 20 V de pico para V_g .

a) En la Figura S2.3 se representa V_o frente a V_g (lo que en teoría llamamos *función de transferencia*).

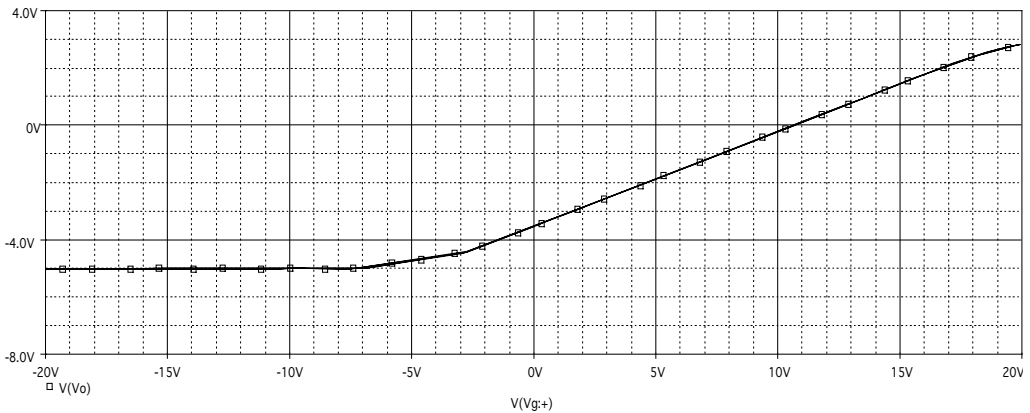


Figura S2.3. Función de transferencia del circuito.

Observamos que la salida se queda en 65 V mientras no tengamos suficiente tensión en la entrada V_g . Esto es debido a que ningún diodo conduce hasta que se supera el valor adecuado de tensión para ello, no existe corriente en la rama de salida y la tensión es la de la fuente presente en dicha rama. A partir de unos 66 V, la salida empieza a crecer. Observamos que es antes de los 65 V previstos porque el diodo D_1 tiene efectos reales, y hay que superar la tensión de codo. Alrededor de los 18 V, por

motivos similares, la pendiente de la subida mencionada cambia. Lo previsto es que el diodo D_2 esté conduciendo también entonces.

b) La corriente por la resistencia de la rama de V_o se representa en la Figura S2.4 en función del tiempo.

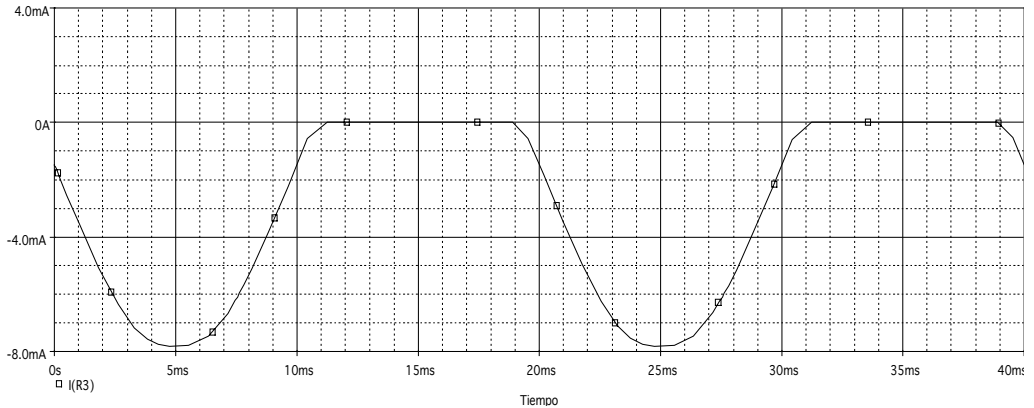


Figura S2.4. Corriente por la rama de salida.

Comprobamos que en gran parte del periodo de la señal aparece algo de corriente por la salida. El ingeniero debería estar atento, en esta simulación, al valor de pico que tendría la corriente de salida. Observamos un valor cercano a los 8 mA, corriente perfectamente soportable por cualquiera de los diodos de señal del mercado.

c) La tensión entre extremos de D_1 se representa en la Figura S2.5 en función del tiempo.

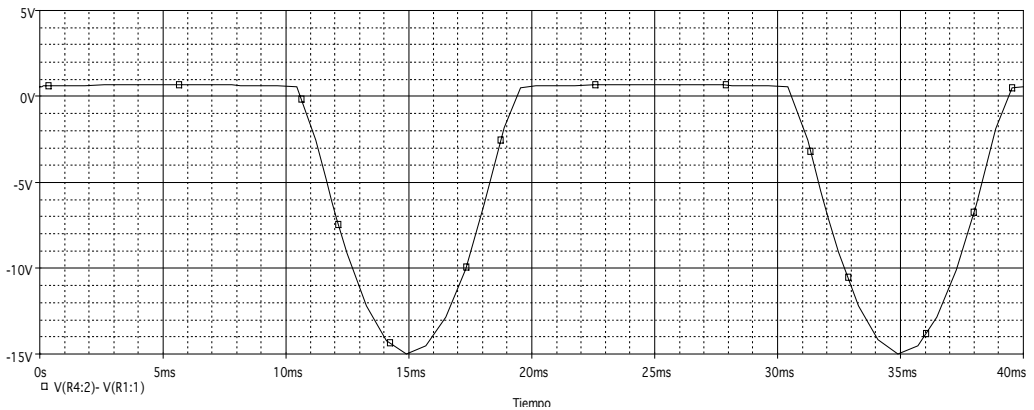


Figura S2.5. Tensión entre los extremos del diodo D_1 .

En este caso, cabe mencionar el valor de la tensión en los tramos en que es constante. Observamos que es un valor cercano a 0,75 V. Este valor constante entre los extremos del diodo indica que el diodo está conduciendo y que lo hace con polarización directa. Es el valor de la tensión de barrera en este diodo.

También es interesante observar la ligera modulación que se produce: esa parte no es realmente plana. Obsérvese, por ejemplo, entre 7 y 10 ms, cómo va cayendo ligeramente la tensión. Recuérdese (Figura 1.10 del Tema 1) que la tensión de caída de la unión PN baja ligeramente si baja la corriente que la atraviesa.

Finalmente, cuando el diodo no conduce, entre sus extremos aparece la diferencia de potencial entre la entrada y la salida, llegando a 15 V (20 V de pico de la entrada menos los 5 de la salida).

d) La corriente por D_1 en función del tiempo se muestra en la Figura S2.6. Naturalmente el efecto es el contrario al de la figura anterior: cuando el diodo está conduciendo, la corriente por él va siendo mayor en módulo. Nótese que el signo aparece simplemente al ubicar en PSpice la sonda en un terminal o en otro. Obsérvese el valor de 0 A cuando el diodo no conduce. Finalmente, compare esta gráfica con la Figura S2.4. ¿Nota diferencias? Obviamente, toda corriente que pase por el diodo D_1 debe seguir por la rama de salida. De ahí que las dos representaciones sean idénticas.

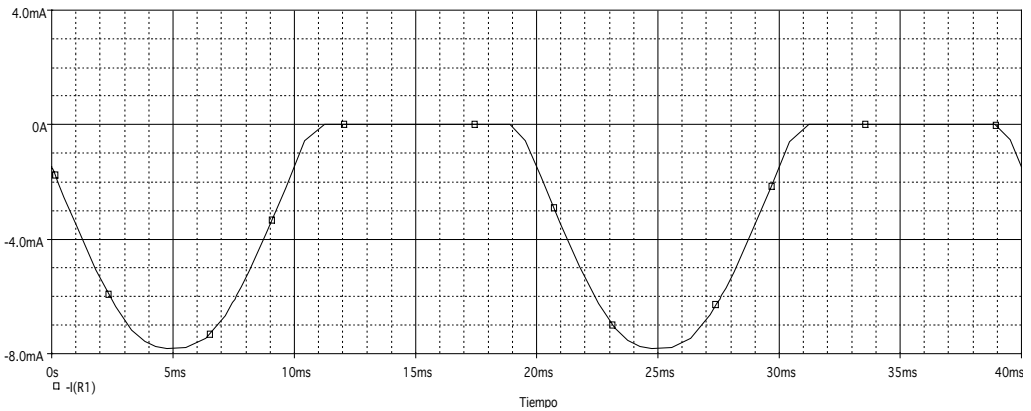


Figura S2.6. Corriente por el diodo D_1 .

e) En la Figura S2.7 aparece la tensión entre extremos de D_2 en función del tiempo.

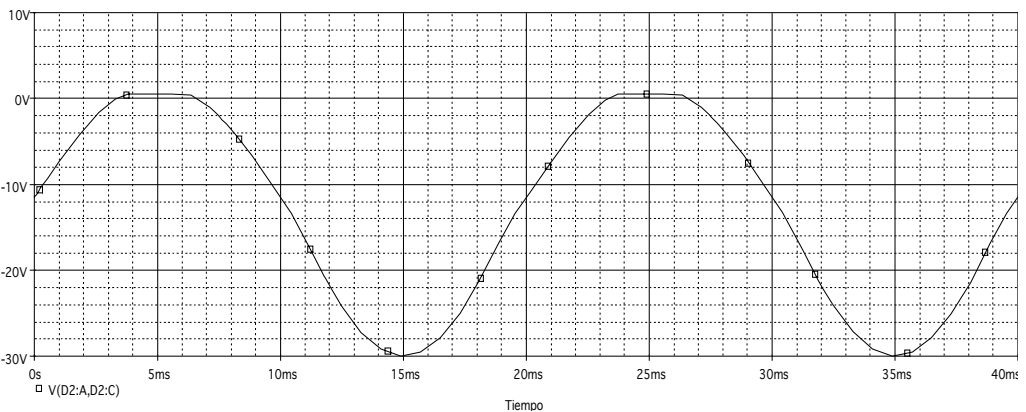


Figura S2.7. Tensión entre los terminales de D_2 .

Observamos que este diodo sólo conduce en los tramos donde la señal de entrada tiene valores positivos más altos (alrededor de los 5 ms, donde vale 20 V). Mientras no conduce, lo que encuentra entre sus extremos es la diferencia entre la tensión de entrada, prácticamente, y los 10 V a los que está conectado su cátodo. De ahí que tenga que soportar hasta 30 V cuando está sin conducir, en polarización inversa. Éste es el valor en el que esta vez debe fijarse el ingeniero al diseñar el circuito: la PIV, o tensión inversa de pico (*peak inverse voltage*) es la máxima tensión que el diodo puede soportar en polarización inversa sin deteriorarse. El valor que debe aparecer en las hojas de características del diodo usado debe ser mayor que el que acabamos de encontrar.

f) La corriente por D_2 se muestra en la Figura S2.8 en función del tiempo.

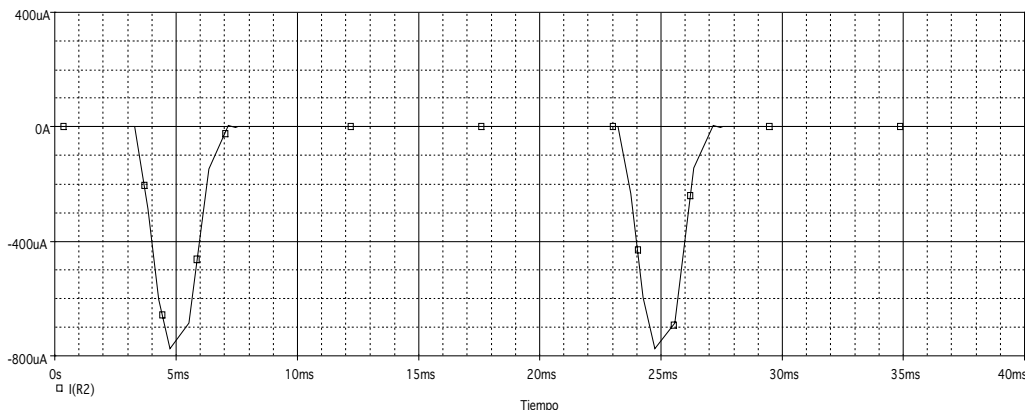


Figura S2.8. Corriente por D_2 .

Se aprecia cómo el diodo sólo conduce en los tramos anteriormente mencionados. Obsérvese que los tramos de tensión constante de la Figura S2.7 coinciden con los tramos en los que la corriente es distinta de cero de esta figura. Si obtenemos una curva con esquinas, ello se debe únicamente a la baja resolución empleada en la simulación. Notamos de nuevo que el valor de la corriente que en este caso pasa por este diodo no llega a 1 mA, y por tanto esa condición es poco restrictiva. Bastará un diodo de señal habitual para implementar D_2 en el circuito.

2) Se realiza una nueva simulación barriendo el valor de la resistencia R_4 (véase Figura S2.2) tras la fuente V_{g1} , de 0 a 5 k Ω , con 0,5 k Ω de paso, con V_g una entrada sinusoidal de 20 V de amplitud.

a) V_o frente a V_g (función de transferencia) se representa en la Figura S2.9.

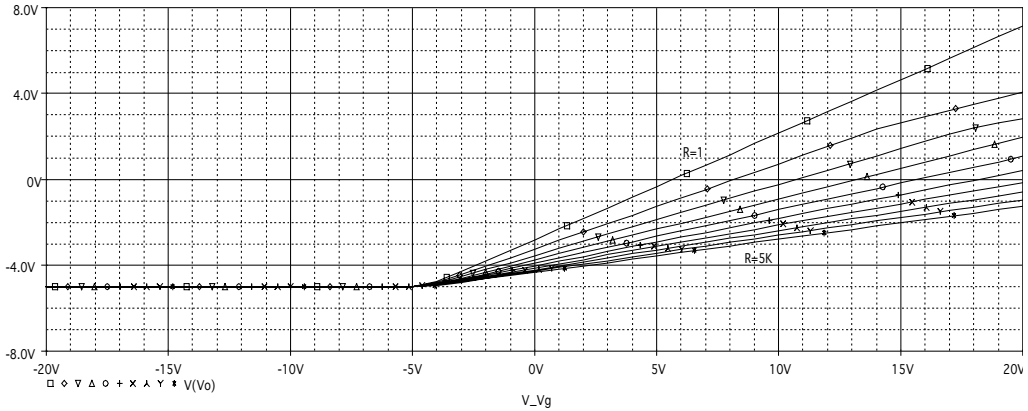


Figura S2.9. Funciones de transferencia con R_4 variable de 0 a 5 k Φ .

A medida que incrementamos el valor de R_g hasta los 5 k Φ , disminuye la tensión de salida, así como la pendiente. Esto es debido a que los divisores de tensión que se forman conllevan tensiones cada vez menores. Nótese sin embargo que la salida empieza a variar en el mismo valor de tensión V_g para todos los valores de resistencia. La tensión que inicia la conducción del diodo D_1 es la misma, independientemente de la resistencia R_4 . Esto es lógico, mientras D_1 no conduce, la tensión entre sus extremos simplemente depende de la tensión de entrada, que se transmite directamente a su ánodo, y de los 65 V de la salida.

b) La corriente por la resistencia de la rama de salida en función del tiempo aparece en la Figura S2.10.

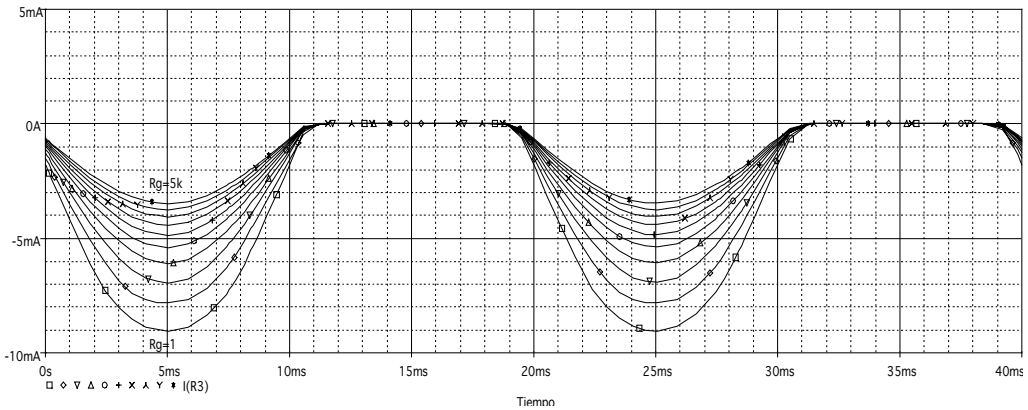


Figura S2.10. Corriente por la rama de salida en función del valor de $R_4 = R_g$.

Vemos que cuanto mayor es el valor de R_g , menor es la intensidad que atraviesa la rama de salida. Lógicamente, ello es una simple aplicación de la ley de Ohm, una vez que la conducción se produce y la corriente está pasando por R_4 . En este caso, si R_g fuera un potenciómetro, habría que cuidar los valores mínimos del mismo para obtener una corriente máxima, y verificar que esta corriente máxima es soportable por el diodo.

c) En la Figura S2.11 se representa la tensión entre los terminales de D_1 en función del tiempo.

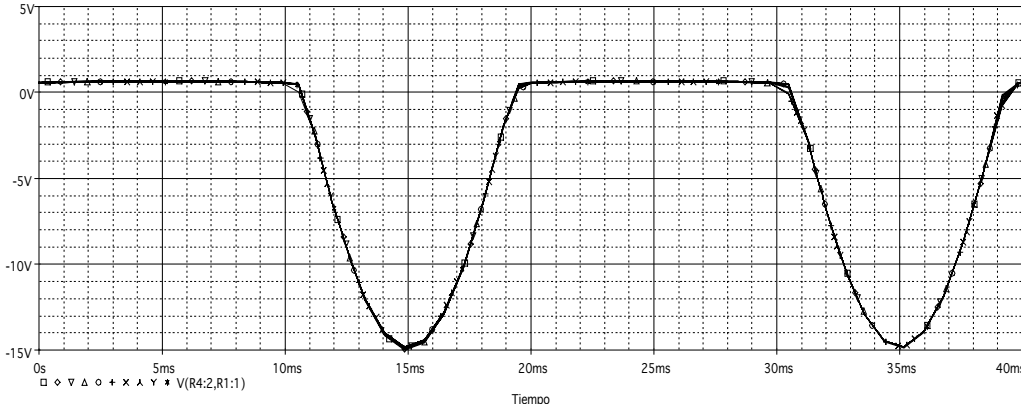


Figura S2.11. Tensión entre los terminales de D_1 en función del valor de $R_4 = R_g$.

Se puede observar que el valor de R_g no influye en la tensión ánodo-cátodo del diodo, ni cuando conduce ni cuando no lo hace. Cuando conduce, la caída de tensión es la propia de barrera del diodo. Cuando no lo hace, la tensión entre sus extremos es simplemente la diferencia entre la entrada y la salida.

d) Ocurre algo diferente con la corriente que atraviesa D_1 (Figura S2.12, en función del tiempo). Obviamente, esta corriente es la misma que atraviesa la rama de salida, y como vimos depende de la resistencia utilizada. Es la misma dependencia vista en la Figura S2.10, aunque el sentido sólo ha cambiado porque se ha tomado en un terminal diferente, lo cual, puede dar lugar a problemas de signo (*avisamos al lector que intente sus pruebas en PSpice*).

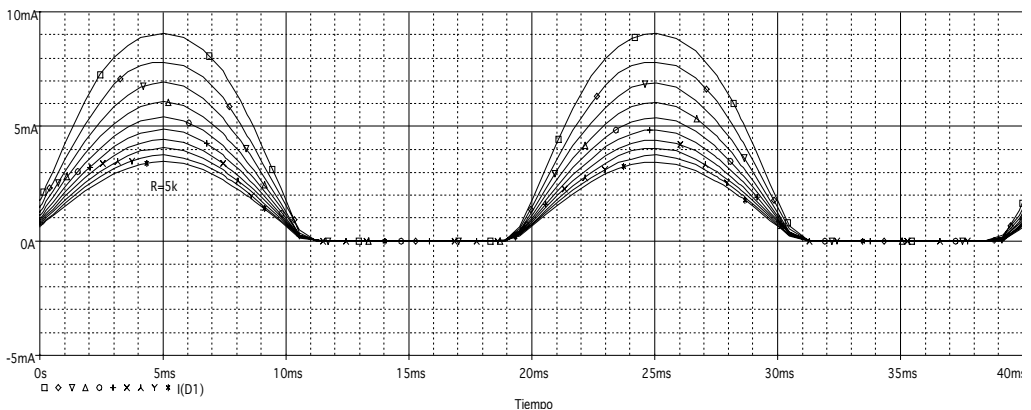


Figura S2.12. Corriente por D_1 en función del valor de $R_4 = R_g$.

e) La tensión entre extremos de D_2 a lo largo del tiempo se representa en la Figura S2.13, y tiene varios tramos interesantes. Los valores de resistencias más pequeñas de R_4 dan lugar a que las tensiones en el cátodo del diodo D_2 sean mayores, ya que

provocan divisores de tensión en los que la caída es menor en R_4 . En ese caso, podemos llegar a tensiones de conducción para el diodo D_2 (ver alrededores de 5 y 25 ms). Por ese motivo, las gráficas aparecen recortadas algo por encima del cero (la tensión de barrera) para el diodo D_2 . Sin embargo, las resistencias R_4 altas hacen que la caída sea mayor en los divisores de tensión que forman, dando lugar a tensiones menores en el extremo de D_2 . Por ese motivo, no se supera la tensión de conducción del diodo, y la señal mantiene la curvatura sinusoidal atenuada por el divisor resistivo.

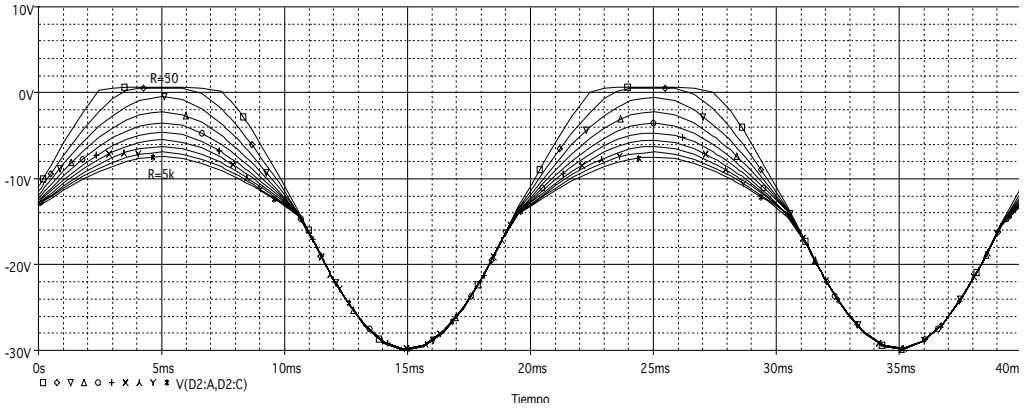


Figura S2.13. Tensión entre los extremos del diodo D_2 en función del valor de $R_4 = R_g$.

En otros tramos, vemos que la salida no depende en absoluto de la resistencia aplicada. En ese caso estamos en los tramos donde D_1 no conduce, y por tanto la salida no tiene dependencia con R_4 , ya que no hay conexión con ella. Obsérvese que coinciden temporalmente con los tramos de la Figura S2.12 donde no había corriente alguna por el diodo D_1 .

Problema 2.2

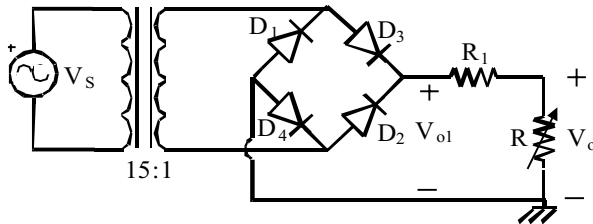


Figura S2.14. Circuito 1 a analizar.

Un circuito de diodos como el de la Figura S2.14 está conectado a la red (V_s , sinusoidal, con 220 voltios eficaces y una frecuencia de 50 Hz) mediante un transformador con una relación de espiras de 15 a 1. Todos los diodos son iguales y su tensión de conducción en polarización directa es $V_o = 0,7$ V.

1) Dibuje la forma de onda en V_{o1} , indicando los tiempos de manera precisa. Marque sobre esa representación los tramos en que conduce cada diodo. Calcule el ángulo de conducción de D_1 .

2) R_1 es una resistencia de $1\text{ k}\Omega$ y R es un potenciómetro que se usa para controlar que la salida esté comprendida entre 0 y 10 voltios. ¿Qué valor colocaría en el potenciómetro para conseguirlo? Dibuje la forma de V_0 sobre el dibujo anterior.

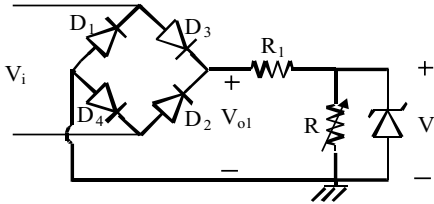


Figura S2.15. Circuito 2 a analizar.

3) Se añade ahora un diodo Zener en paralelo a R (Figura S2.15). El diodo tiene una tensión de conducción Zener $V_Z=5\text{ V}$. Dibuje la nueva salida V_0 en función del tiempo. ¿Qué corriente máxima debe soportar el diodo?

Nota: El cursor de R está colocado en la posición que tuviera en 2.

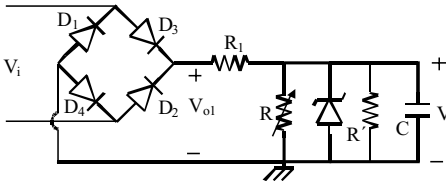


Figura S2.16. Circuito 3 a analizar.

4) Ahora se añade en paralelo con el Zener una red $R'C$ en paralelo (Figura S2.16). Si se requiere que la salida sea una tensión continua de 5 V con un rizado menor de $0,1\text{ V}$, estime la pareja de valores que podría usarse en R' y C .

Simulaciones:

Para la siguiente simulación se ha elegido el modelo D1N4002 de la librería DIODE.olb de OrCAD PSpice. Se realiza un esquemático como el de la Figura S2.17 y se procede a simularlo. Nótese que se puede simular el secundario del transformador con una fuente de $20,74\text{ V}$ de pico. A continuación se presentan los resultados de estas simulaciones.

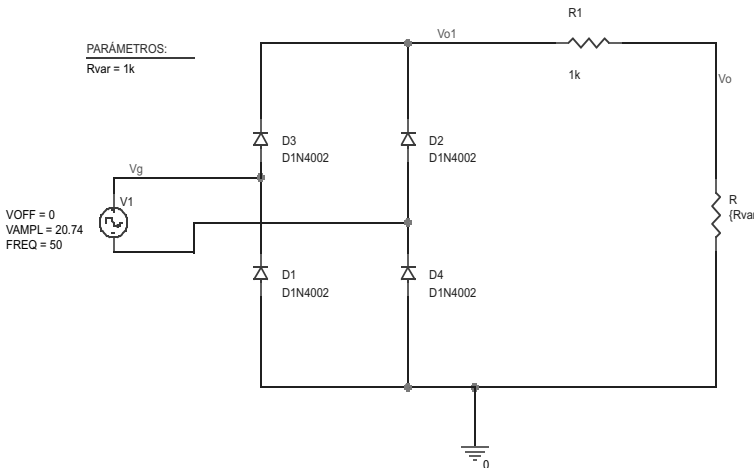


Figura S2.17. Esquemático para el primer circuito.

1) Primero se realiza una simulación temporal. Se ha utilizado $R_1 = R$.

a) Pese a ser una simulación temporal, una representación de la tensión de salida V_O frente a V_{O1} nos dará una visión de la función de transferencia. Comprobamos en la Figura S2.18 que sólo se producen tensiones positivas, que existe una total linealidad en dichas tensiones y que no superamos los 10 V de salida, ya que con las dos resistencias iguales se crea un divisor de tensión que deja la salida en la mitad de amplitud de la señal de entrada.

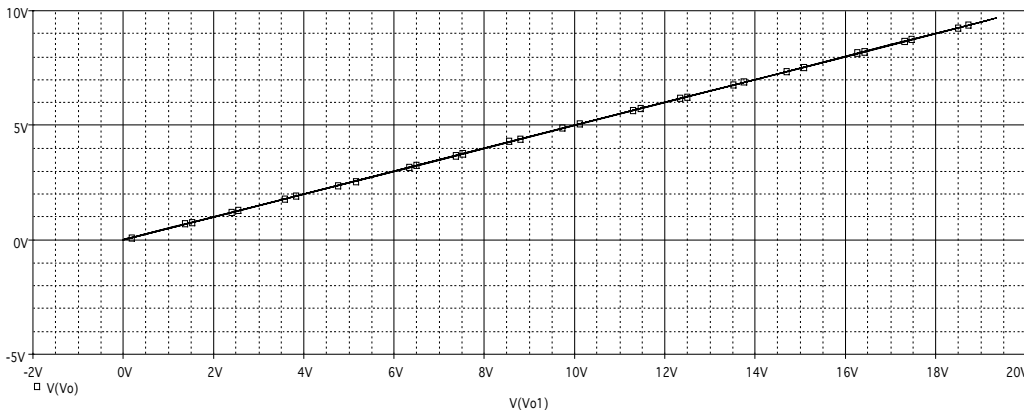


Figura S2.18. Función de transferencia del circuito 1.

b) Nos centramos en la tensión de caída en el diodo D_3 en la Figura S2.19. Observamos que este diodo trabaja en los semiciclos positivos, que es donde cae una tensión constante y entre 0 y 1 V. La tensión interesante es la que sufre entre sus terminales cuando no conduce. La tensión que al menos deberá tener como PIV este diodo será unos 20 V.

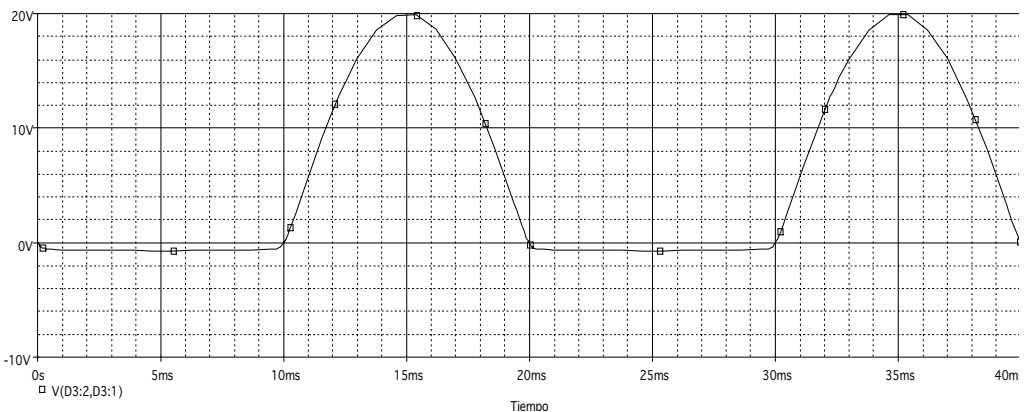


Figura S2.19. Tensión entre terminales del diodo D_3 .

c) La corriente que atraviesa la resistencia de salida R se muestra en la Figura S2.20, y es un ejemplo perfecto de una salida en un rectificador de onda completa. Todos

los semiciclos se convierten en positivos. La corriente siempre cruza la resistencia de salida en el mismo sentido. El máximo de corriente que debe pasar por cada componente es menos de 10 mA.

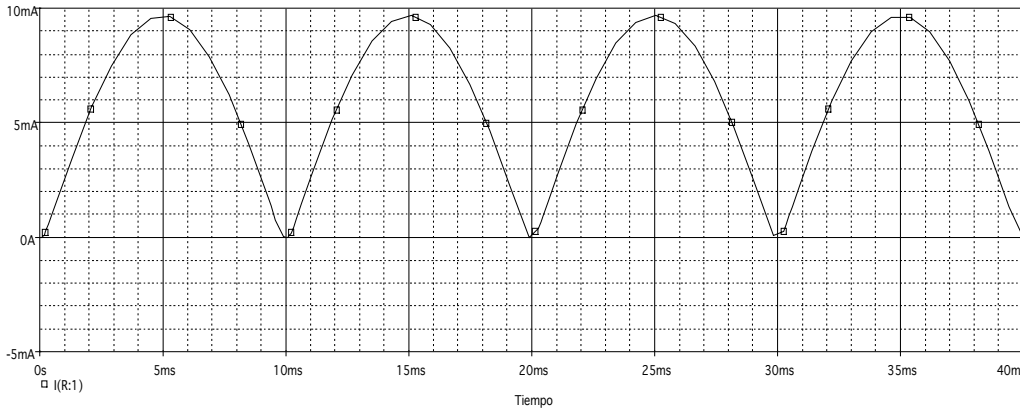


Figura S2.20. Corriente de salida para el circuito 1.

2) La siguiente simulación es una temporal paramétrica, variando el valor de la resistencia R , con $R = R_1/2$, $R = 2 R_1$, $R = 10 R_1$. Se representa en la Figura S2.21 la diferente tensión que vamos obteniendo en la salida. Como se comentó en la simulación anterior, es un rectificador de onda completa en el que se observa que todos los semiciclos de tensión son positivos. Para un valor $R = R_1/2$ se obtiene la menor tensión de salida de las tres simuladas.

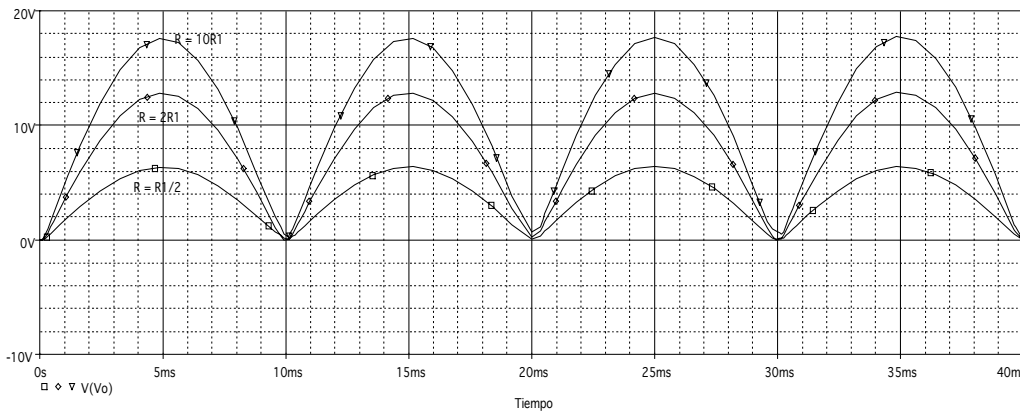


Figura S2.21. Variación de la tensión de salida con la resistencia R .

3) La siguiente es una simulación temporal para el esquemático representado en la Figura S2.22. Se ha añadido un diodo Zener D1N4460 de la librería DIODE.olb.

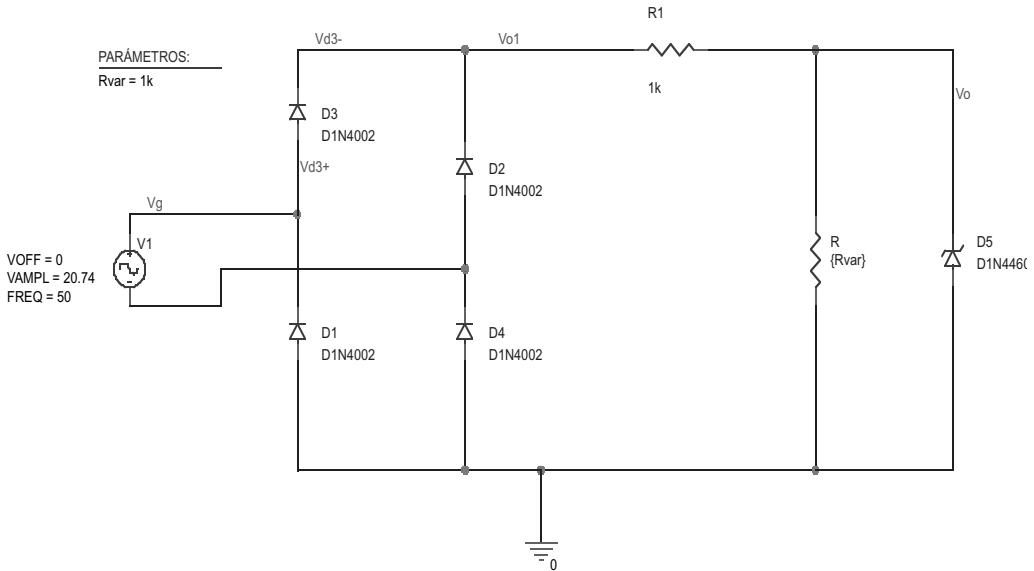


Figura S2.22. Esquemático para el segundo circuito.

a) Se representa ahora la salida V_o frente a V_{o1} (función de transferencia) en la Figura S2.23. La linealidad del circuito anterior se rompe al llegar a unos 12 V, donde la salida queda constante en una tensión. Esto nos da una idea de la tensión Zener del diodo, ya que la constancia de la tensión de salida implica que el Zener está conduciendo. Por la Figura, la tensión Zener en este caso es de alrededor de 6 V.

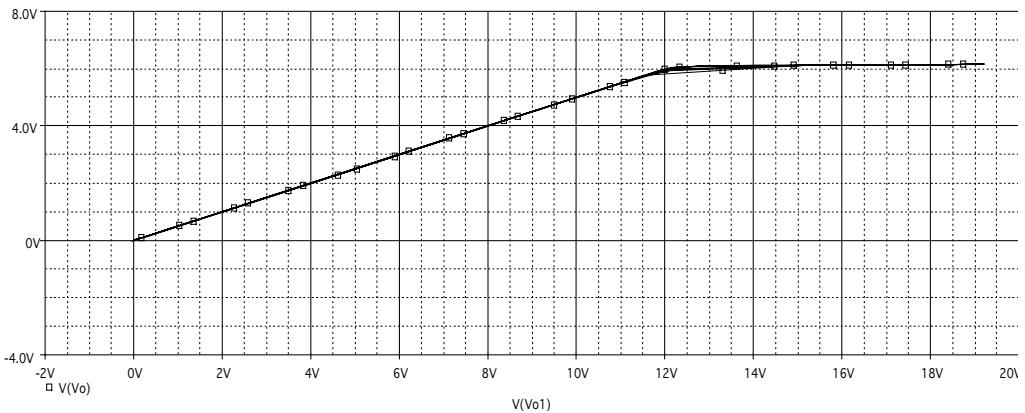


Figura S2.23. Función de transferencia del segundo circuito.

b) La forma de la corriente que atraviesa el diodo D_3 es peculiar (Figura S2.24). Observamos claramente dos tramos. En un primer tramo la subida es más lenta, en el segundo más rápida. ¿Qué es lo que está ocurriendo? Si nos fijamos en el circuito, el diodo Zener empezará a conducir llegada una cierta tensión de salida. Cuando lo haga, la corriente pasará por la resistencia de salida y por él. No obstante, la corriente

cambia su dependencia: antes era la tensión de entrada dividida por la suma de ambas resistencias, y ahora es la tensión de entrada menos la de caída del Zener, dividida por sólo una de las resistencias. De ahí el cambio de tendencia en la corriente.

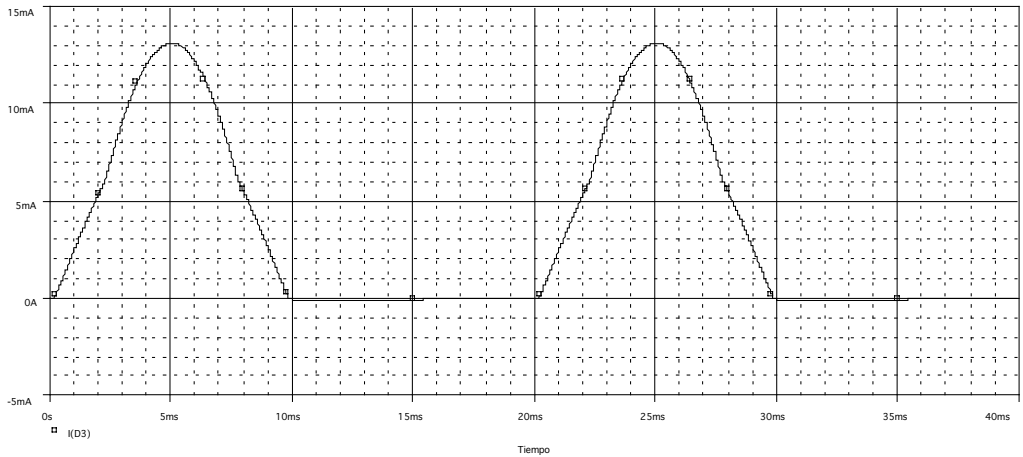


Figura S2.24. Corriente de paso por el diodo D_3 .

c) De interés también es la corriente que atraviesa el diodo Zener (Figura S2.25). Observamos la coincidencia en los momentos en que empieza a conducir con los cambios de tendencia marcados en la anterior representación. El ingeniero debe observar que la corriente máxima que cruza el diodo Zener no sobrepasa los 7 mA.

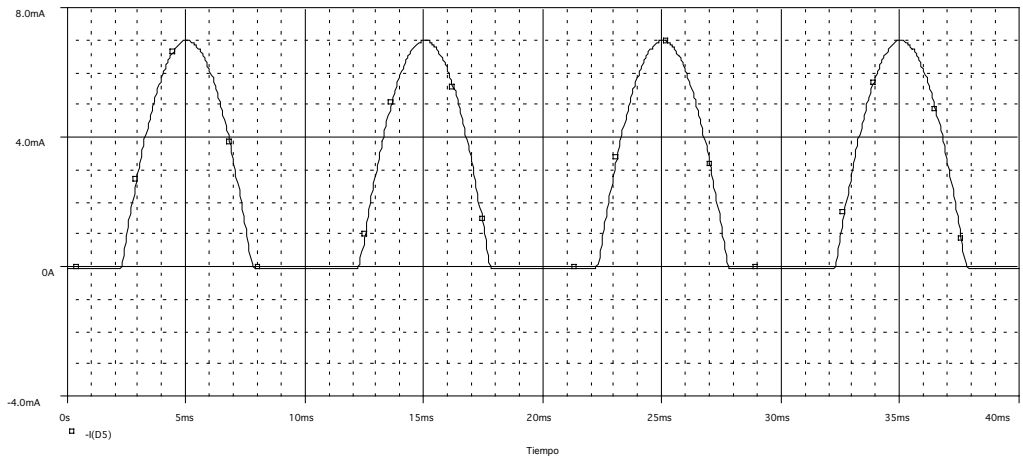


Figura S2.25. Corriente por el diodo Zener.

4) Lo siguiente que se realiza es una simulación temporal de la Figura S2.26, un esquemático que representa el tercer circuito a analizar. La tensión del secundario sigue simulándose con una fuente de 20,74 V de pico. Se usan $R_1 = R$ y los valores de R' y C hallados en la solución, es decir, 100 k Φ y 56,4 μ F respectivamente.

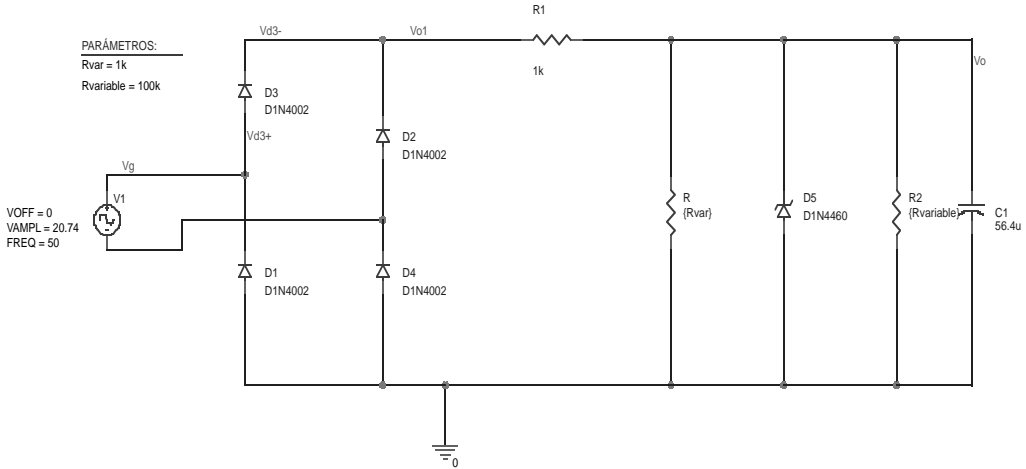


Figura S2.26. Esquemático para el tercer circuito.

a) La representación de la tensión en la salida (Figura S2.27) nos demuestra que la simulación nos puede aportar una información muy valiosa en un circuito como éste. En efecto, se aprecia un transitorio de unos 100 ms, equivalentes a cinco ciclos de la tensión de entrada (diez de la señal rectificadora). Ello es debido a que el condensador, de carga inicial nula, debe ir cargándose y descargándose progresivamente a medida que la tensión de entrada tiene sus ciclos. La carga es rápida, se realiza a través de la resistencia R_1 , por lo que la tensión de entrada rectificadora “empuja” con rapidez a la de salida a valores altos. Sin embargo, la descarga, cuando la tensión de salida es mayor que la que impone la entrada rectificadora, se produce a través de la resistencia R_2 , de valor elevado, con lo que la caída de tensión es mucho más lenta. De ahí que en cada semiciclo la tensión de pico de salida sea cada vez mayor. Cuando lleguemos a la tensión Zener, el diodo Zener conduce y la salida empieza a estabilizarse alrededor de ella. La variación se produce por el comportamiento del condensador, que introduce el rizado, de un valor cercano al medio voltio.

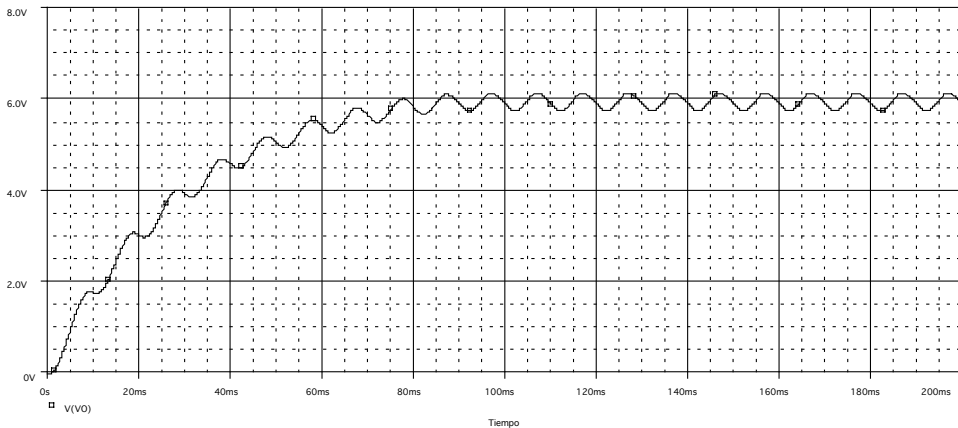


Figura S2.27. Tensión de salida para el tercer circuito.

b) Al estudiar la corriente que atraviesa el diodo Zener, en la Figura 2.28, comprobamos que la explicación anterior se ve corroborada. La corriente es nula durante los primeros semiciclos de señal de entrada, debido a que la salida no ha tenido tiempo suficiente para llegar a la tensión Zener. Cuando lo hace, el diodo Zener empieza a captar la corriente sobrante en cada semiciclo. Vemos que el valor de pico sobrepasa ligeramente los 4 mA.

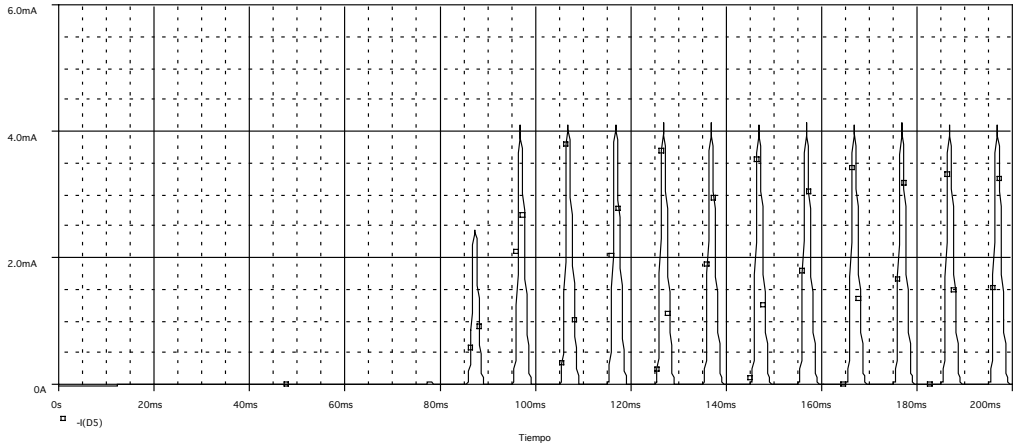


Figura S2.28. Corriente que atraviesa el diodo Zener.

SIMULACIONES VINCULADAS AL TEMA

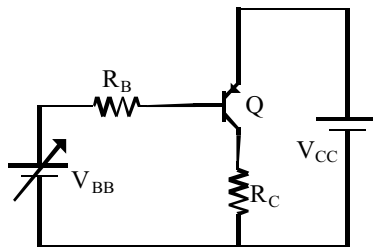
3



El transistor bipolar

Problema 3.1

En el circuito de la Figura S3.1, indique los valores de la fuente de tensión continua variable V_{BB} que llevan al transistor de saturación a activa y de activa a corte.



Datos:

$$|V_{BE\text{ ON}}| = 0,6 \text{ V}$$

$$|V_{CE\text{ sat}}| = 0,2 \text{ V}$$

$$\beta = 208$$

$$V_{CC} = 10 \text{ V}$$

$$R_C = 4,7 \text{ k}\Omega$$

$$R_B = 470 \text{ k}\Omega$$

Figura S3.1. Circuito a analizar.

Simulaciones:

Para realizar la simulación del circuito se ha escogido un transistor Q2N1132 de la librería BIPOLAR.olb de OrCAD PSpice. El esquemático realizado se recoge en la Figura S3.2.

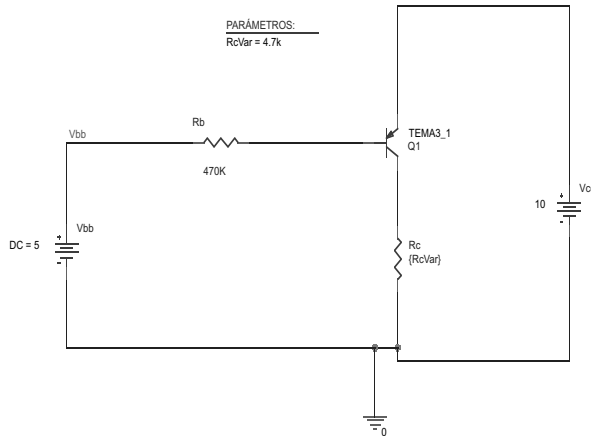


Figura S3.2. Esquemático de PSpice del circuito a analizar.

1) La primera simulación realizada es un barrido de V_{BB} de 0 a 10 V con paso 0,05 V, para poder responder a la pregunta realizada en el enunciado. R_C tiene un valor de 4,7 k Φ .

a) Se representa la corriente de base I_B frente a la tensión de la fuente V_{BB} en la Figura S3.3. Tenemos dos tramos diferentes: en el primero la corriente decrece linealmente y en el segundo se queda en cero. En tensiones de 0 V aplicadas en V_{BB} , tenemos corriente por la base, y es la mayor (en valor absoluto) de las posibles. A medida que crece la tensión V_{BB} , esta corriente decrece hasta llegar a un valor cercano a 9.5 V, donde desaparece. La corriente de base no sobrepasa los 20 μ A.

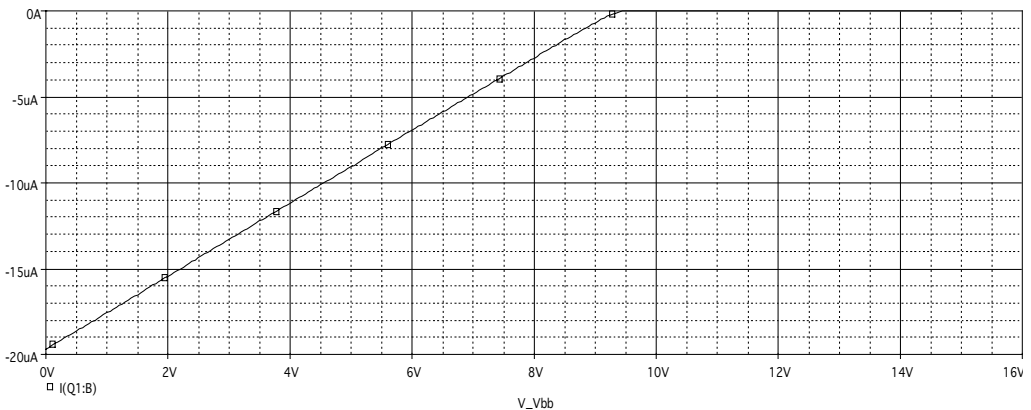


Figura S3.3. Corriente por la base en función de la tensión de la fuente V_{BB} .

b) En la Figura S3.4 se representa la corriente de colector I_C frente a V_{BB} . Aquí ya se pueden apreciar las tres zonas de funcionamiento por las que pasa el transistor. En efecto, se parte de las corrientes de base máximas (véase Figura S3.3) para arrancar en la zona de saturación. Como no se varía nada de la malla del colector, la corriente permanece en un valor constante porque estamos en dicha zona. Tener más o menos corriente de base ya no implica más corriente de colector. Alrededor de los

5,4 V entramos en una zona lineal de la corriente de colector en función de la tensión aplicada en la base. Esta zona debe corresponder con la zona activa del transistor. Exactamente cuando la corriente de base llega a 0 A, el colector también se queda sin corriente. Estamos en la zona de corte.

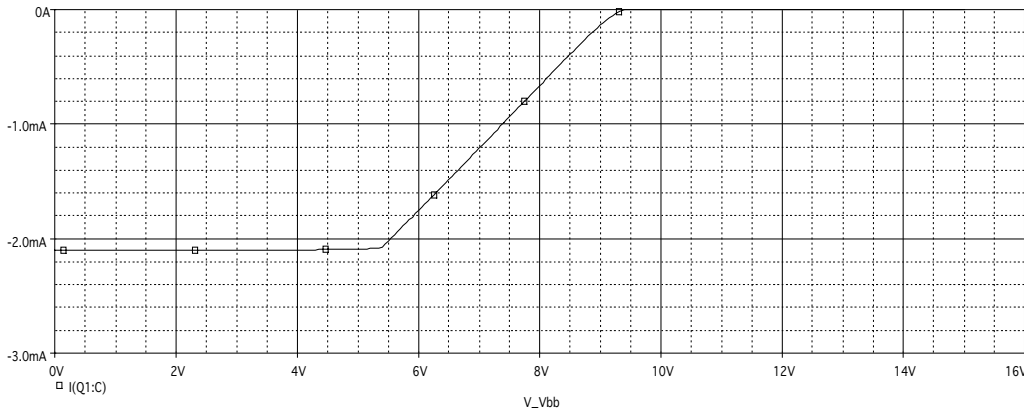


Figura S3.4. Corriente por el colector en función de la tensión de la fuente V_{BB} .

2) Realizaremos ahora un barrido de la resistencia R_C de 0 a 100 $k\Omega$ con intervalos de 5 $k\Omega$. Con este barrido pretendemos ver la dependencia de los parámetros antes analizados con esa resistencia.

a) En la Figura S3.5 se representa la corriente de base I_B frente a V_{BB} . Obviamente, no se observa ninguna dependencia en función de la resistencia de colector. La malla de la base es prácticamente independiente de la del colector.

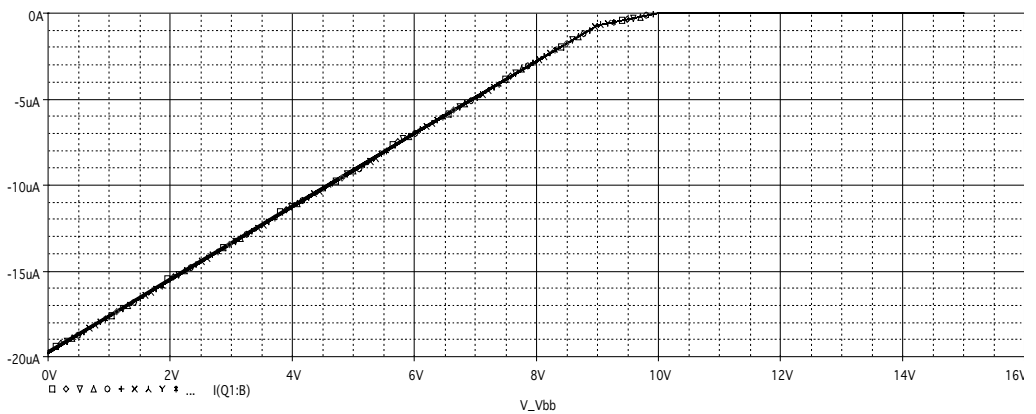


Figura S3.5. Corriente de base frente a la tensión de la fuente V_{BB} .

b) Otra cosa ocurre en la corriente de colector I_C frente a V_{BB} (Figura S3.6). Observamos que a medida que incrementamos la resistencia de colector, la corriente de colector se va aproximando más a cero (mismas caídas de tensión en resistencias mayores provocan corrientes menores). La zona de saturación se produce durante tensiones de base cada vez más altas a medida que crece la resistencia, hasta reducir

la zona activa a su mínima expresión. Es decir, que hay un efecto doble: aumenta la zona de saturación, y las corrientes de saturación son cada vez menores. La relación, como puede comprobarse, no es lineal: baja muy rápido, a los 5 k Φ tenemos 2 mA de corriente de saturación, a los 10 k Φ tenemos 3, pero luego va frenándose, siendo más cercana cada vez a un límite. Dicho límite está impuesto por la mínima corriente para mantener la saturación, valor cercano a 0,2 mA, como puede apreciarse. Recuérdese que el transistor tiene en polarización directa sus dos uniones, así que al menos pasaría la corriente que permita la fuente de alimentación.

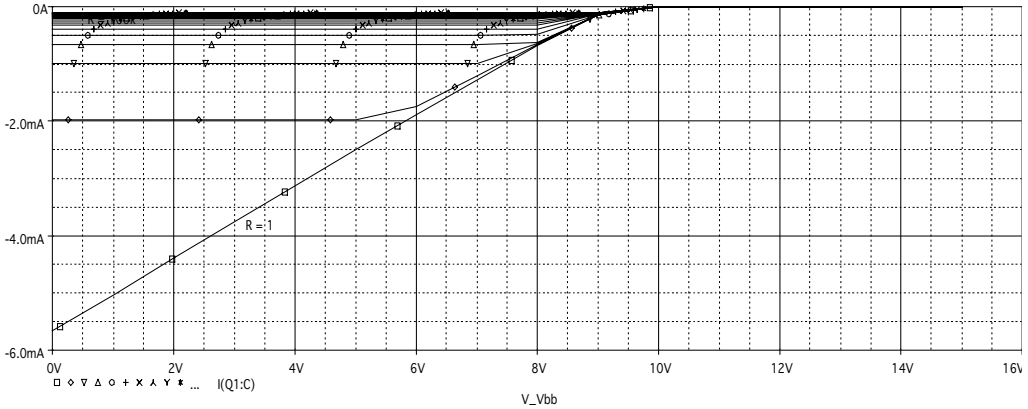


Figura S3.6. Corriente de colector frente a la tensión de la fuente V_{BB} .

Problema 3.2

El circuito de la Figura S3.7 es un ejemplo de polarización por la tensión en la base. Se tiene $V_{BE}=0,7$ V y $\tau=100$. Calcule el punto de polarización de Q.

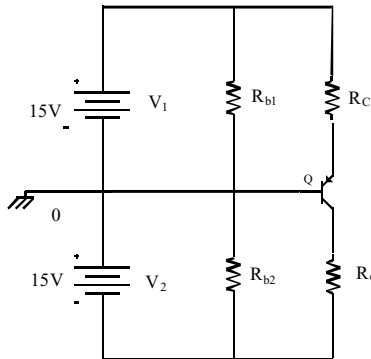


Figura S3.7. Circuito a analizar.

Datos:

$V_1=V_2=15$ V; $R_{b1}=180$ k Φ ; $R_{b2}=300$ k Φ ; $R_c=47$ k Φ ; $R_e=10$ k Φ

Simulaciones:

El transistor PNP elegido para la simulación es Q2N1132 de la librería BIPOLAR.olb, al que se ha modificado el parámetro interno $Bf=70,35$ por $Bf=110$ para conseguir la $\tau =100$ del enunciado. Esta modificación permite tener un transistor similar al que se da en el enunciado, al menos en lo tocante a su parámetro τ . Observamos en la Figura S3.8 el esquemático dibujado para esta simulación.

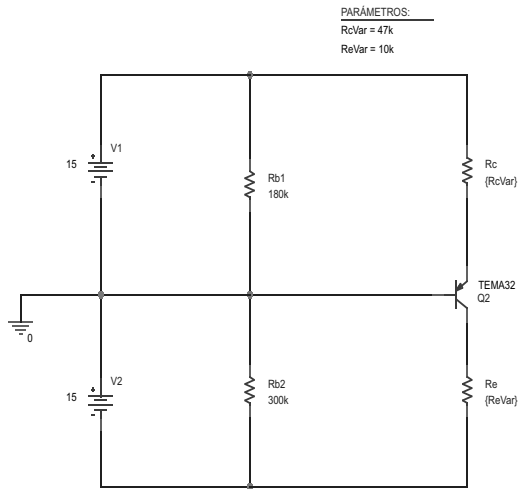


Figura S3.8. Esquemático del circuito a analizar.

1) Una simulación de *bias point*, o de punto de polarización tal cual, arroja la lista de valores que vemos en la Tabla S3.1 adjunta. Se usan los valores por defecto en los parámetros definidos en el esquemático (47 k Φ para la R_c , 10 k Φ para la R_e). Observamos que el valor de corriente conseguida en el colector es de 0,3 mA. La caída de tensión entre emisor y base es de 0,69 V, valor muy cercano al habitualmente usado, 0,7 V. Como V_{EC} es 1,27 V, más que el valor habitual en saturación 0,2 V, el transistor está en zona activa.

BIPOLAR JUNCTION TRANSISTORS:

NAME	Q_Q2
MODEL	TEMA32
IB	-2.89E-06
IC	-3.02E-04
VBE	-6.92E-01
VCE	-1.27E+01
BETADC	1.04E+02
GM	1.17E-02
RPI	9.55E+03
RO	4.23E+05
CBE	4.09E-11
CBC	6.43E-12

Tabla S3.1. Resultado de la simulación de *bias point*.

2) Se realiza ahora una simulación de barrido de R_c de 0 a 100 $k\Omega$ con intervalos de 0,5 $k\Omega$. Obsérvese que la resistencia implicada está en el colector, pese al nombre usado.

a) En la Figura S3.9 se representa la corriente de colector frente a R_c . Se observa una corriente muy pequeña y constante con resistencias entre 0 y 52 $k\Omega$. En este caso solamente estamos moviéndonos por una de las curvas y variando R_c cambiamos de recta de carga. Por ese motivo, estamos en la zona activa en resistencias bajas, con corrientes máximas, y a medida que aumenta la resistencia, entramos en zona de saturación y vamos bajando la corriente obtenida. Nótese que la corriente en zona activa en este caso coincide con la simulación anterior al valor nominal de las resistencias, alrededor de 0,3 mA.

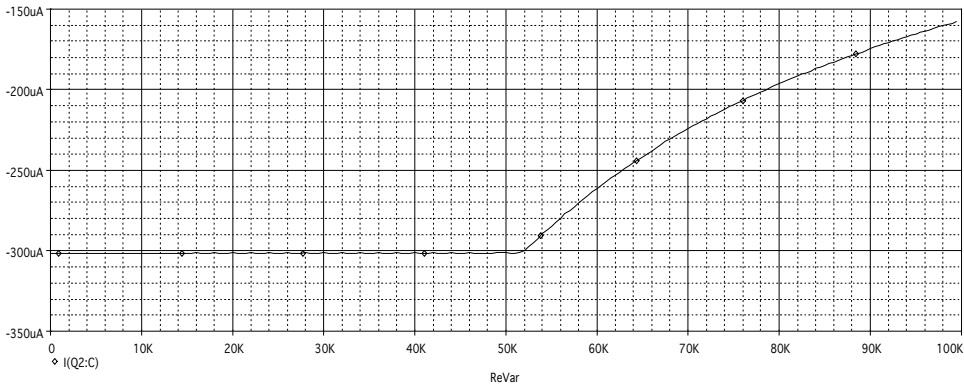


Figura S3.9. Corriente de colector frente a resistencia R_c .

3) La tercera simulación es un barrido de R_c de 0 a 100 $k\Omega$ con intervalos de 0,5 $k\Omega$.

a) Nótese que en este caso afectamos a una resistencia colocada en el emisor, con lo cual afectamos a una corriente por la base. Una representación de I_B frente a R_c (Figura S3.10) muestra que a resistencias bajas tenemos corrientes de base muy altas. Esto implica que estamos dejando pasar mucha corriente por el dispositivo. Seguramente estemos en zona de saturación. Cuando aumenta la resistencia, en esta representación sólo se aprecia que tenemos corrientes de base muy pequeñas. Se sugiere al lector que intente una representación logarítmica para hacerlas aflorar en la gráfica.

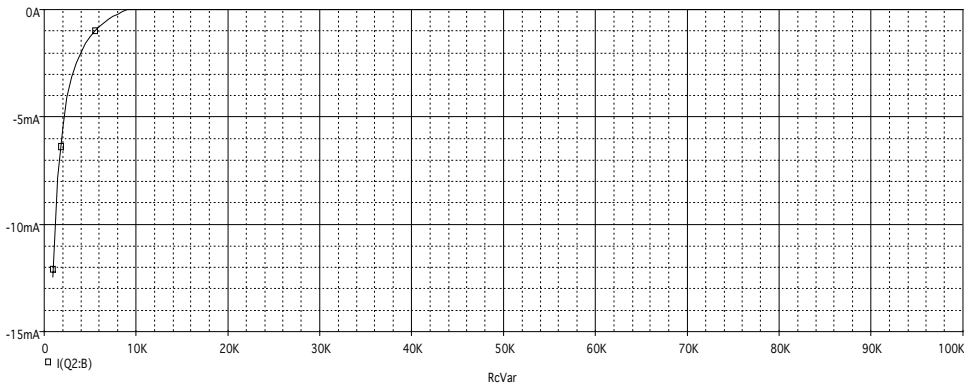


Figura S3.10. Corriente de base frente a R_c .

b) Finalmente, la Figura S3.11 muestra la tensión de emisor a colector, V_{EC} , frente a R_c . Se aprecian dos zonas. Una primera, de tensiones muy bajas entre emisor y colector, que marcan la zona de saturación del transistor. Luego, un incremento no lineal de la tensión entre emisor y colector, nunca llegando a 15 V, y con un carácter exponencial. Así, concluimos que al aumentar la resistencia R_c pasamos de saturación a activa, pero asintóticamente llegamos a un valor de caída de tensión de emisor a colector cercano a los 15 V. ¿Por qué ese valor? Notemos en el esquemático que si se incrementa R_c , la tensión de emisor bajaría, y la tensión de base a emisor subiría, de tal manera que el transistor pasaría de la zona activa a la de corte. Médite sobre ello usando la Ecuación 3.9 del Tema 3 de teoría. A la vista de la Ecuación 3.10, y si el lector simula la corriente de colector frente a R_c , ¿se atrevería a calcular el valor asintótico al que parece tender la corriente de colector?

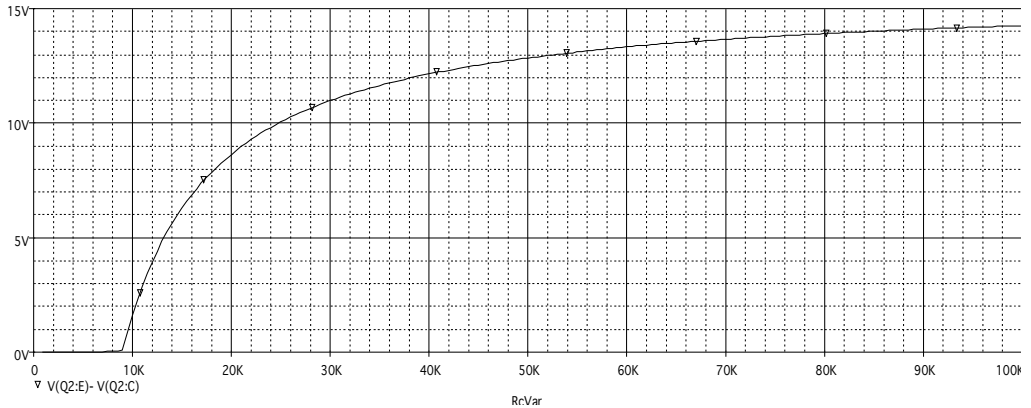


Figura S3.11. Tensión entre emisor y colector frente a R_c .

SIMULACIONES VINCULADAS AL TEMA

4



El transistor de efecto campo (FET)

Problema 4.1

En el circuito de la Figura S4.1 calcular:

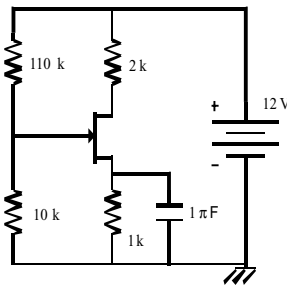


Figura S4.1. Circuito a analizar.

Datos:

$I_{DSS} = 5 \text{ mA/V}^2$; $V_p = -5 \text{ V}$; $V_{DD} = 12 \text{ V}$; $R_{G1} = 110 \text{ k}\Omega$; $R_{G2} = 10 \text{ k}\Omega$; $R_D = 2 \text{ k}\Omega$; $R_S = 1 \text{ k}\Omega$.

- 1) El punto de trabajo del transistor.
- 2) La recta de carga.
- 3) El valor de la tensión V_{DS} que haría que la potencia disipada por el transistor fuera máxima.
- 4) La potencia disipada por el transistor.
- 5) La potencia entregada por la fuente.

Simulaciones:

Se escoge como modelo del JFET el J203 de la librería JFET.olb de OrCAD PSpice. Vemos el esquemático desarrollado en la Figura S4.2.

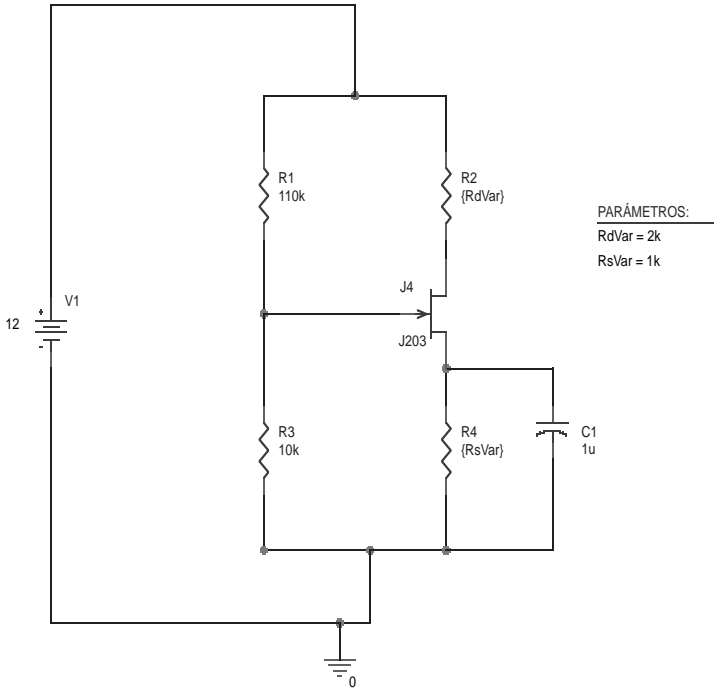


Figura S4.2. Esquemático del circuito a analizar.

1) La simulación de punto de trabajo (*bias point*) arroja unos resultados resumidos en la Tabla S4.1. Notemos que la corriente de drenador es de 3.15 mA, que tenemos VGS negativa y VDS positiva. En ese sentido, trabajando con JFET de canal n, estaremos en saturación. Los valores simulados son algo distintos a los calculados teóricamente.

JFETS	
NAME	J_J4
MODEL	J203
ID	3.15E-03
VGS	-2.15E+00
VDS	2.56E+00
GM	1.62E-03
GDS	4.76E-04
CGS	2.05E-12
CGD	2.74E-12

Tabla S4.1. Simulación de bias point del circuito.

2) La siguiente simulación se trata de un barrido de la resistencia R_2 (R_D) de 0 a 10 $k\Omega$ con paso 0,05 $k\Omega$.

a) Al representar la corriente de drenador frente a R_D (Figura S4.3), observamos una zona de valor de corriente casi constante, donde hay una ligera caída, y después una caída más rápida y con aspecto de acabar en un valor asintótico distinto de cero. El primer tramo, hasta casi 2 $k\Omega$, ha de ser la corriente en saturación, ligeramente decreciente por el efecto de la tensión de modulación. Cuando sobrepasamos ese valor, la corriente baja, ya que la recta de carga de salida va haciéndose menos pendiente, y estamos en zona óhmica.

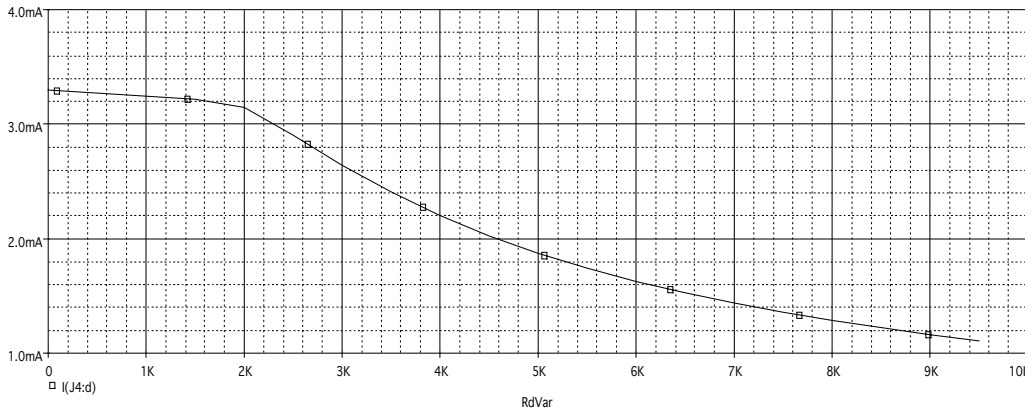


Figura S4.3. Corriente de drenador frente a resistencia de drenador.

b) La representación de la Figura S4.4 muestra la tensión de surtidor a drenador V_{SD} frente a R_D . Como vemos, en este caso la tensión es negativa y grande hasta que llega a valores altos de la resistencia, donde la caída se reduce a menos de 1 V. Es lo que podemos deducir como zona óhmica.

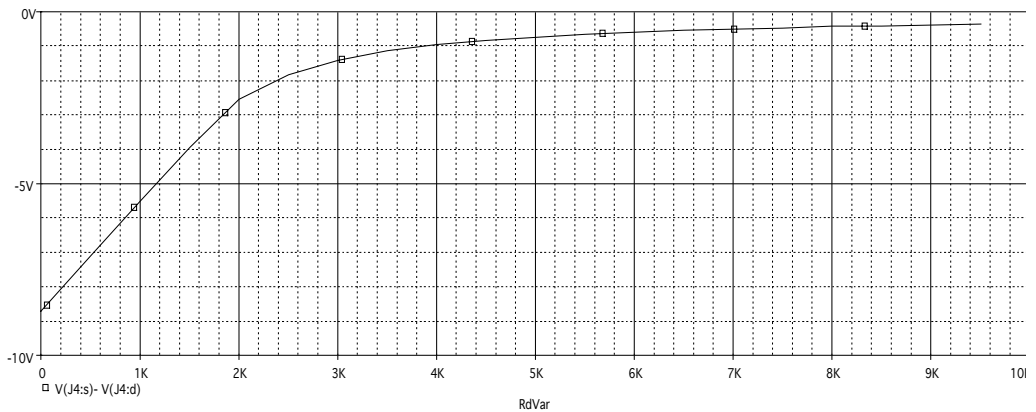


Figura S4.4. Tensión de surtidor a drenador frente a resistencia R_D .

3) La última simulación consiste en un barrido de la resistencia R_i (R_s) de 0 a 10 $k\Omega$ con paso 0,05 $k\Omega$. A medida que R_s aumenta, las caídas VDS y VGS se reducen. Esto implica que bajará la corriente de drenador, aumentando la tensión de surtidor a drenador. El lector puede comprobar las curvas que aparecen en la Figura S4.5, la corriente de drenador frente a R_s , y la Figura S4.6, tensión de surtidor a drenador frente a R_s . El ingeniero debe atender a la corriente máxima de drenador (unos 5 mA), y la caída mayor de surtidor a drenador (menos de 6 V en valor absoluto). Aumentando R_s se observa que cada vez hay menos dependencia con ella en estos valores, acercándose a un valor asintótico tanto la corriente de drenador como la tensión de surtidor. Según lo deducido para un BJT, y haciendo analogías con el MOSFET, ¿se atreve el lector a aventurar en qué zona de funcionamiento está el transistor?

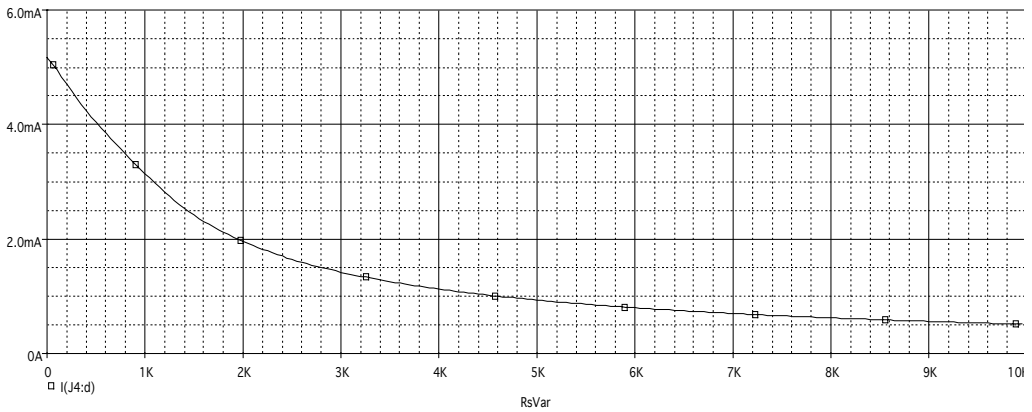


Figura S4.5. Corriente de drenador en función de R_s .

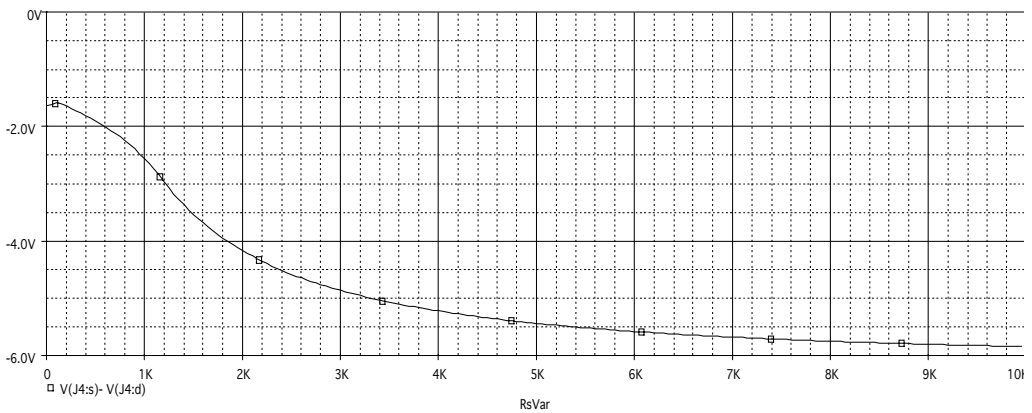


Figura S4.6. Tensión de surtidor a drenador frente a resistencia de surtidor.

SIMULACIONES VINCULADAS AL TEMA

6



Análisis en pequeña señal con el BJT

Problema 6.1

Se tiene un amplificador como el que se muestra en la Figura S6.1, para el que se quiere añadir los elementos necesarios que consigan mejorar la impedancia de salida sin modificar la ganancia de la entrada. Esto se realizará en sucesivos pasos, siguiendo los apartados que se piden a continuación:

- 1) Calcule el punto de polarización del circuito (I_C y V_{CE}).
- 2) Dibuje el circuito equivalente en pequeña señal y calcule los parámetros del transistor.
- 3) Calcule la ganancia de tensión en pequeña señal a frecuencias medias (A_{VM}).
- 4) Calcule la impedancia de entrada y de salida del circuito resultante.
- 5) Sin calcular aún los valores de las resistencias de polarización, dibuje el esquema de una etapa de ganancia unitaria y baja impedancia de salida, utilizando un transistor bipolar idéntico al del amplificador de partida.
- 6) De esta segunda etapa, calcule la expresión de la impedancia de salida, y obtenga los valores necesarios de resistencias de emisor y/o colector (R_E y/o R_C) y de la tensión de polarización de base (V_B) que hagan que la impedancia de salida de esta etapa sea de 100 y la tensión de salida de polarización favorezca la máxima excursión de la señal sin distorsión.
- 7) Calcule la corriente de colector de esta segunda etapa (I_C) con los datos del apartado anterior.
- 8) De esta segunda etapa, obtenga la expresión de la impedancia de entrada. Obtenga también los valores del resto de las resistencias de polarización, que permitan despreciar el efecto de carga de la etapa diseñada respecto al amplificador original.
- 9) Dibuje el circuito completo e indique de forma aproximada el valor de su ganancia en tensión, su impedancia de entrada y su impedancia de salida.

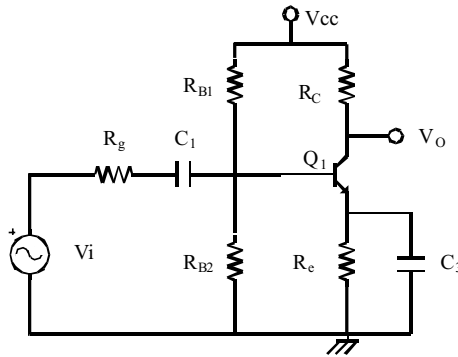


Figura S6.1. Circuito amplificador a analizar.

Datos:

$Q_1: \tau = 500$; $V_{BE} = 0.7$; $V_A = \text{infinito}$ $V_{CC} = 10$ V; $C_1 = C_3 = \text{infinito}$; $R_g = 50 \Phi$; $R_{B1} = 54$ k Φ ; $R_{B2} = 20$ K Φ ; $R_C = 1$ K Φ ; $R_e = 400 \Phi$.

Simulaciones:

Para realizar la simulación, el transistor Q_1 NPN se emula utilizando el modelo Q2N2222 de la librería BIPOLAR.olb de OrCAD PSpice. Este transistor se ha modificado mediante el cambio del parámetro interno $B_f = 255.9$ por $B_f = 3200$, porque así se consigue un valor $\tau = 500$ del enunciado. El esquemático que se utiliza en las siguientes simulaciones es el de la Figura 6.2, donde aparece el circuito básico que se va a analizar.

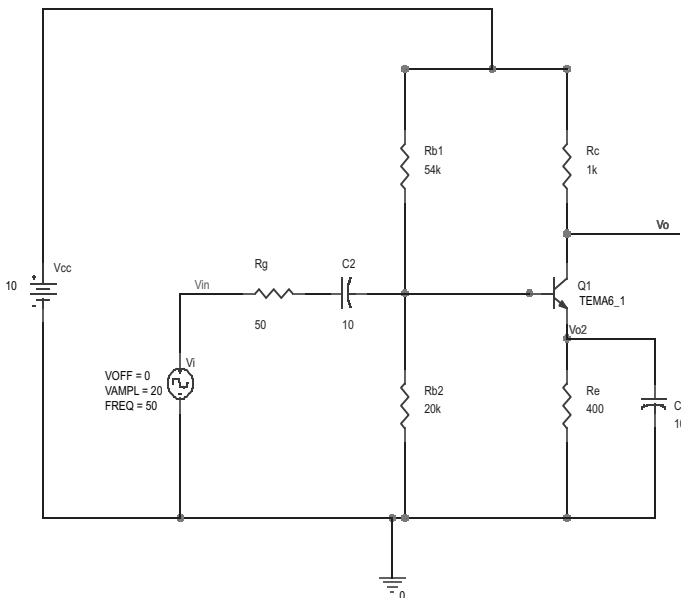


Figura S6.2. Esquemático del circuito amplificador a analizar.

1) Mediante una simulación del punto de trabajo (*bias point*) encontramos los valores reflejados en la Tabla S6.1. Observamos un valor de corriente por el colector de 4,65 mA, una β cercana a la estudiada en teoría (444 por 500), una caída de tensión de base a emisor correspondiente a su polarización directa (0,685 V), y finalmente una tensión de colector a emisor de 3,48 V, mayor que la de saturación, y demostrando por tanto que el transistor está en zona activa.

BIPOLAR JUNCTION TRANSISTORS	
NAME	Q_Q1
MODEL	TEMA6_1
IB	1.05E-05
IC	4.65E-03
VBE	6.85E-01
VCE	3.48E+00
BETADC	4.44E+02
GM	1.77E-01

Tabla S6.1. Resultados de la simulación del punto de trabajo.

2) Arrancamos las simulaciones AC, es decir, barridos en frecuencia para encontrar las respuestas del circuito a señales sinusoidales de un tono.

a) Sobre el diagrama de Bode en módulo, representado en la Figuras 6.3, podemos ver la típica respuesta en frecuencia de un amplificador, con una zona de frecuencias medias entre unos 10 mHz y unos pocos MHz. Observamos la constancia de esta ganancia en el ancho de banda de la respuesta.

Se pueden encontrar las frecuencias de corte inferior y superior, colocándose en frecuencias medias y buscando los puntos en que la caída del módulo es 3 dB respecto a ellas. Surgen así los valores de 2,71 mHz y 2,29 MHz para dichas frecuencias, respectivamente.

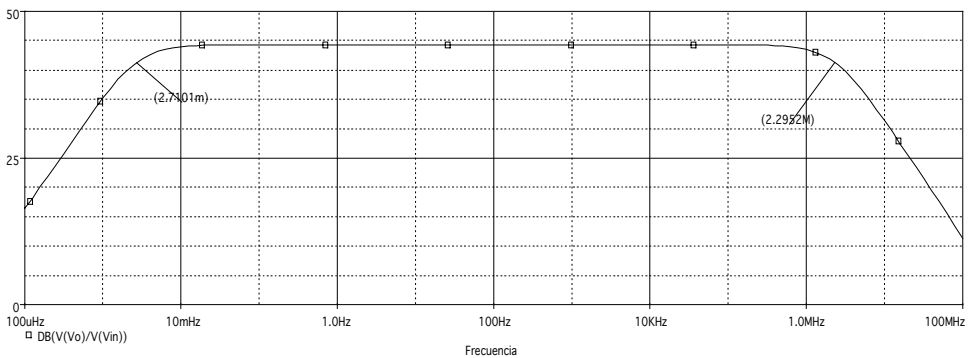


Figura S6.3. Diagrama de Bode del módulo de la función de transferencia.

b) Para hallar la ganancia a frecuencias medias se realiza una representación de la tensión de salida dividida por la de entrada en todas las frecuencias (Figura S6.4). La zona de frecuencias medias tiene un valor constante, y encontramos 163,2 V/V. Destaquemos que la resolución del problema nos dio un valor cercano a 200 V/V. Los efectos reales internos del transistor emulados en la simulación pueden haber reducido la ganancia.

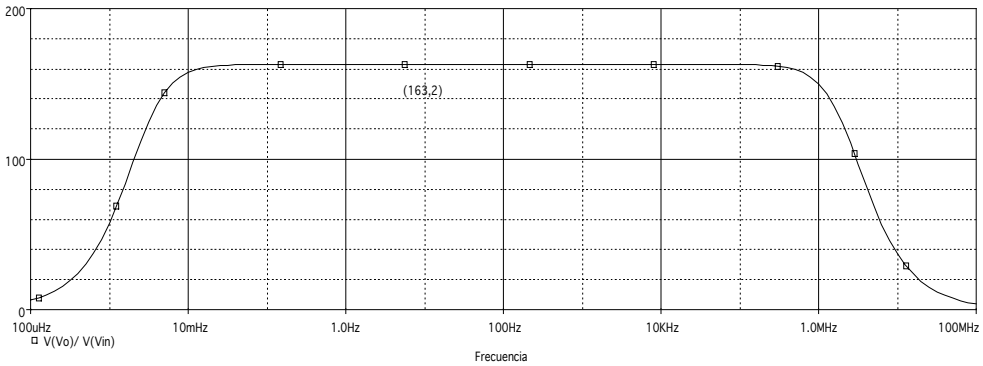


Figura S6.4. Ganancia a frecuencias medias.

c) Para el cálculo de las impedancias de entrada y de salida, podemos recurrir a dos técnicas en la simulación. Para la impedancia de entrada, basta dividir la tensión de entrada en el amplificador por la corriente que pasa por la resistencia del generador (Figura S6.5). Como vemos, se trata de aplicar la definición de impedancia de entrada. Observamos que existe una fuerte dependencia con la frecuencia, como es de esperar: los efectos capacitivos se manifiestan tanto en frecuencias altas como en frecuencias bajas, para modificar dicha resistencia. A frecuencias bajas, la impedancia de los condensadores de acoplo es alta, lo que motiva que la resistencia de entrada aumente. A frecuencias altas, la impedancia de los condensadores se reduce, explicando la reducción de la resistencia de entrada. Nótese que en esta simulación visualizamos que la impedancia de entrada *es una impedancia*, es decir, depende de la frecuencia. Esto es algo que el lector podría haber llegado a olvidar por haber calculado siempre en realidad *resistencias* de entrada. La resistencia de entrada en este caso aparece en el tramo donde los efectos capacitivos son despreciables: se observa que este rango coincide con los efectos capacitivos en la fase, desde una década por encima de la frecuencia de corte inferior hasta una década por debajo de la frecuencia de corte superior, de unos 12 mHz a unas decenas de kHz. Tenemos en ese rango un valor de resistencia de $2,61\text{ k}\Omega$, que es cercana a los $2,13\text{ k}\Omega$ calculados teóricamente.

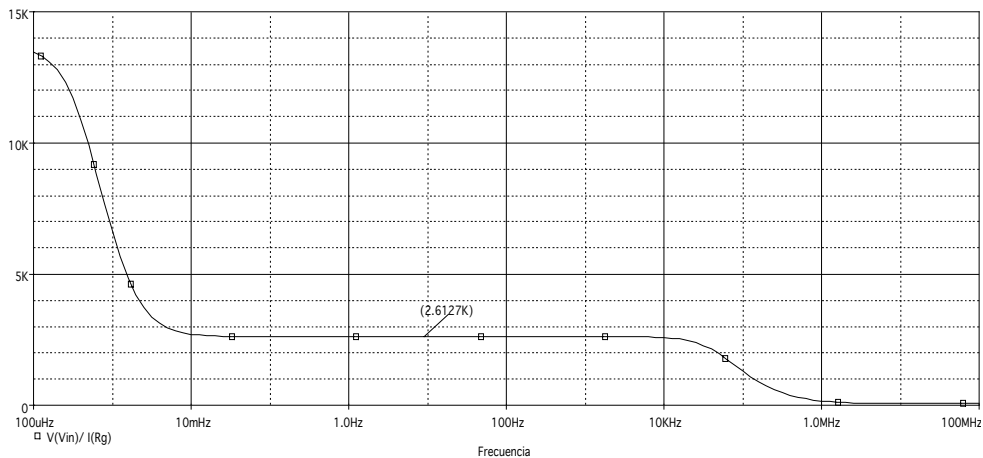


Fig. S6.5. Obtención de la impedancia de entrada.

Para calcular la impedancia de salida basta realizar un análisis *bias point*, del punto de trabajo, pero especificando que en el fichero de salida aparezca la respuesta en pequeña señal: *calculate small signal DC*. Obtenemos en ese fichero una línea como la siguiente:

OUTPUT RESISTANCE AT V(V_o) = 9,954 E+02

Por tanto, la impedancia de salida de la simulación es 995 Ω , un valor muy cercano al calculado teóricamente de 1 k Φ .

3) Se puede utilizar la simulación del esquemático de la Figura S6.6 para comprobar que la etapa que se propone en la resolución del problema sirve a nuestros propósitos.

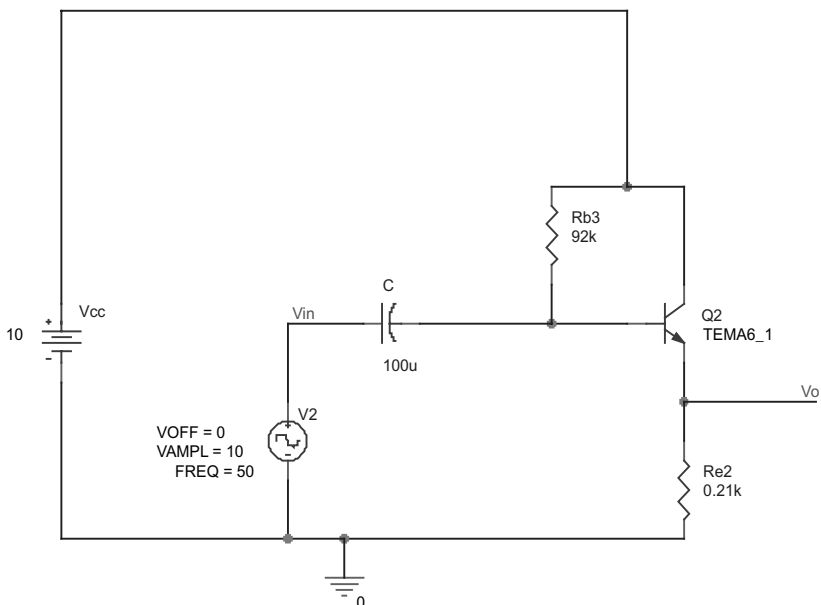


Figura S6.6 Esquemático usado en la simulación AC consiguiente.

a) En este caso obtenemos un diagrama de Bode en módulo como el que se aprecia en la Figura S6.7. Vemos que la zona plana, es decir, el ancho de banda, en este caso es bastante mayor que en el anterior. Notemos que la ganancia en frecuencias medias es cercana a los 0 dB. Observando las caídas de 3 dB (literalmente, los cruces por 63 dB), encontramos 33 mHz para la frecuencia de corte inferior y hasta 2,5 GHz para la superior. Este valor, simulado, es totalmente irreal, ya que en cualquier montaje de un circuito discreto encontraremos que los efectos parásitos capacitivos e inductores entre los propios cables o líneas de conducción de corriente recortan bruscamente este tipo de valores.

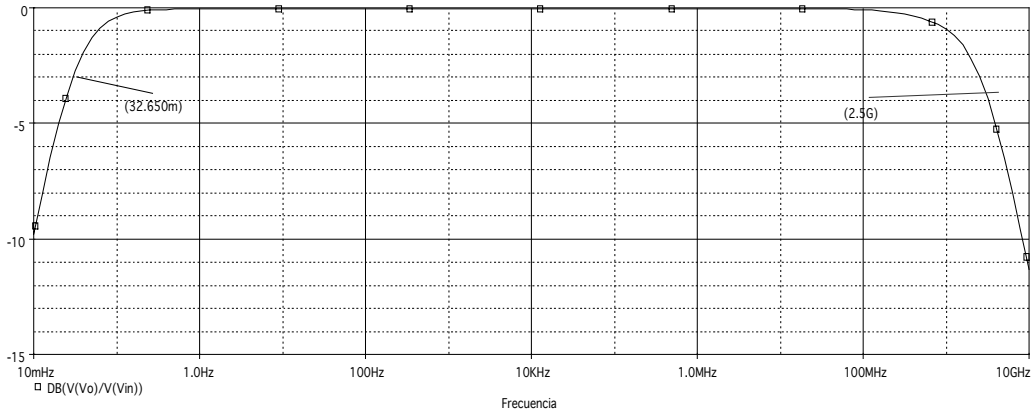


Figura S6.7. Búsqueda de las frecuencias de corte con el módulo en el diagrama de Bode.

La ganancia a frecuencias medias resulta de un valor de 0,993 V/V. Recordemos que la teórica era de 1 V/V, prácticamente el valor encontrado en la simulación.

b) Aplicaremos las mismas técnicas descritas en el caso anterior para encontrar las resistencias de entrada y salida. Para la de entrada, basta un cociente entre la tensión de entrada y la corriente. Nuevamente vemos en la Figura S6.8 cómo la impedancia de entrada depende de la frecuencia, siendo mayor a frecuencias bajas y muy pequeña en frecuencias altas. El valor que aparece en las frecuencias medias es de 49,5 k Φ .

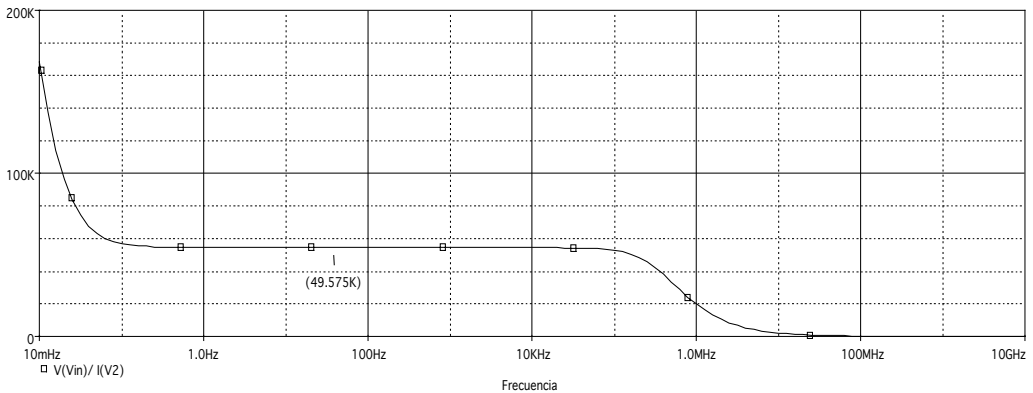


Figura S6.8. Cálculo de la impedancia de entrada.

Para calcular la impedancia de salida realizamos un análisis de *bias point* (calculate small signal DC) y obtenemos una línea como la siguiente:

OUTPUT RESISTANCE AT V(V_O) = 8,039 E+01.

Por tanto, la impedancia de salida resulta de 80,4 Φ .

4) Finalmente, se intenta una simulación del circuito total propuesto en el esquemático de la Figura S6.9, extraído de la solución del problema. Intentaremos analizar los mismos parámetros que hemos venido obteniendo de las etapas previas.

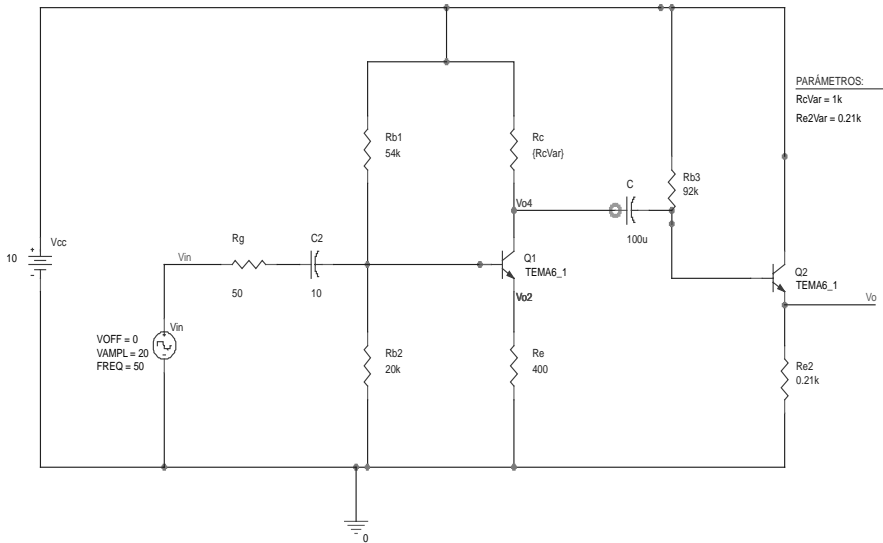


Figura S6.9. Esquemático para la simulación del circuito completo.

a) En la Figura S6.10 se representa el diagrama de Bode en módulo. Obtenemos una frecuencia de corte inferior de 29 mHz y superior de 11,6 MHz por el método ya comentado. Como vemos, la frecuencia de corte superior viene dada principalmente por las limitaciones de la primera etapa amplificadora analizada. En cuanto a la ganancia, se obtienen 2,39 V/V en frecuencias medias.

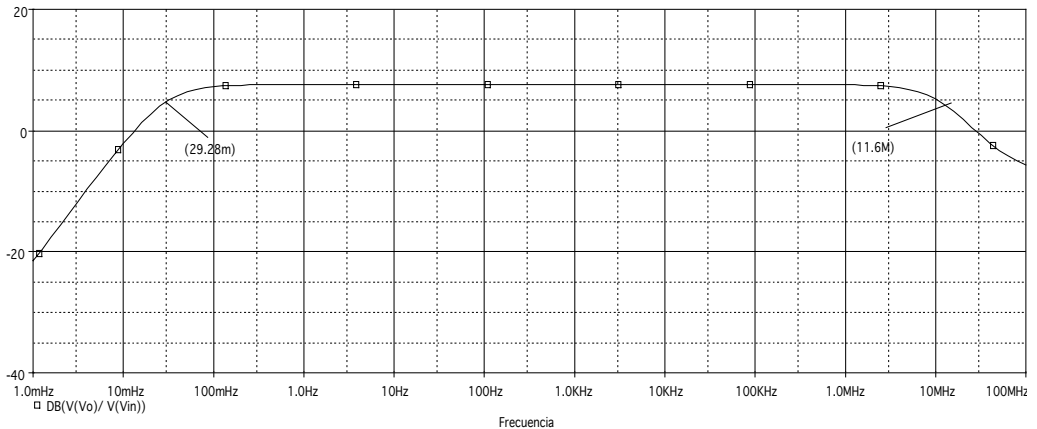


Figura S6.10. Búsqueda de las frecuencias de corte con el módulo en el diagrama de Bode.

b) De nuevo se puede proceder como en anteriores ocasiones para calcular las impedancias de entrada y de salida. La representación del cociente entre tensión de entrada y corriente por la misma da lugar al módulo de la impedancia de entrada, representado en la Figura S6.11. En la zona no afectada por los condensadores, la resistencia de entrada es de 13,7 k Φ .

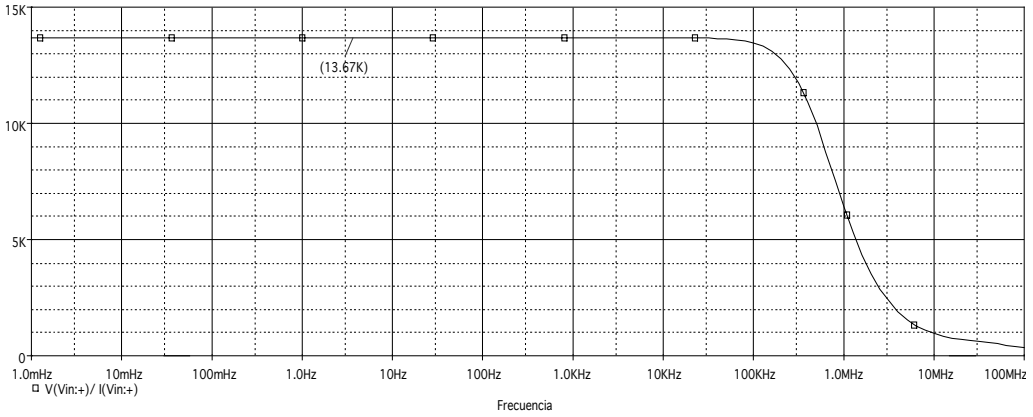


Figura S6.11. Cálculo de la impedancia de entrada.

Para calcular la impedancia de salida realizamos un análisis *bias point* y obtenemos la línea siguiente:

OUTPUT RESISTANCE AT V(V_O) = 8,039 E+01

Quedando una impedancia de salida de 80,4 Ω , directamente la de la segunda etapa.

Problema 6.2

En el circuito de la Figura S6.12 calcular:

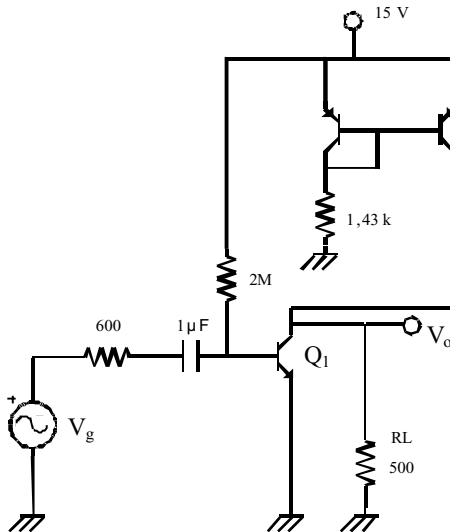


Figura S6.12. Circuito a analizar.

Datos:

$\tau = 100$; $V_{BE} = 0,7$ V; $V_A = 100$ V; $V_{CC} = 10$ V; $V_g = 1$ mV/1 kHz

- 1) Calcular los parámetros r_{π} , g_m y r_o .
- 2) Resistencia de entrada, resistencia de salida y ganancia de tensión (R_i , R_o y A_v).

Simulaciones:

El transistor utilizado en las siguientes simulaciones es el modelo Q2N2222 de la librería BIPOLAR.olb, al que se ha modificado el parámetro $B_f = 255,9$ por $B_f = 240$ para conseguir la $\tau = 100$ del enunciado. El esquemático usado se muestra en la Figura S6.13. Para la fuente de corriente se usan dos transistores PNP de tipo Q2N1132.

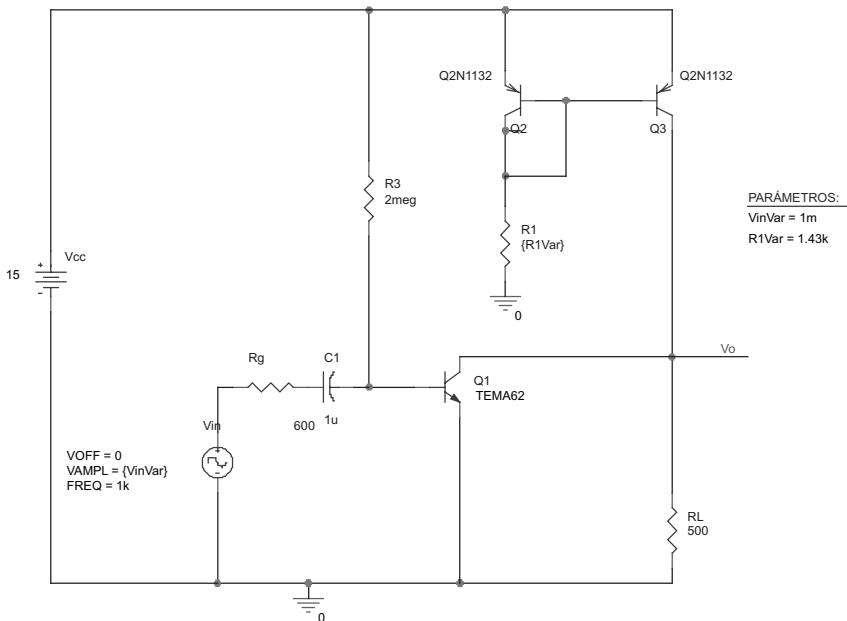


Figura S6.13. Esquemático del circuito a analizar.

1) Una simulación de *bias point* del circuito arroja los resultados mostrados en la Tabla S6.2. La corriente de polarización que genera la fuente de corriente formada por los transistores Q_2 y Q_3 es de 10,4 mA. Los valores de VCE que aparecen en la tabla confirman que todos los transistores están en zona activa. En efecto, son valores mayores que 0,2 V en módulo, y son negativos en los PNP, como corresponde. Es de interés ver que la corriente que entra en el transistor Q_1 es de 0,74 mA, y que las tensiones de emisor a base en estos dos PNP (0,786 V) son, en valor absoluto, mayores que en el NPN (0,637 V). Preste atención el lector a los valores finales de la tabla, donde PSpice especifica los valores de los condensadores internos del transistor. Son valores del orden de pF, y el de base a emisor ($C_{BE} = C_{\pi}$) es mayor que el de base a colector ($C_{BC} = C_{\mu}$).

BIPOLAR JUNCTION TRANSISTORS			
NAME	Q_Q ₂	Q_Q ₃	Q_Q ₁
MODEL	Q2N1132	Q2N1132	TEMA62
IB	-1.41E-04	-1.41E-04	7.18E-06
IC	-9.66E-03	-1.04E-02	7.40E-04
VBE	-7.86E-01	-7.86E-01	6.37E-01
VCE	-7.86E-01	-1.02E+01	4.85E+00
BETADC	6.83E+01	7.38E+01	1.03E+02
GM	3.70E-01	4.00E-01	2.85E-02
RPI	1.85E+02	1.85E+02	3.88E+03
RO	1.20E+04	1.20E+04	1.06E+05
CBE	3.15E-10	3.37E-10	4.78E-11
CBC	2.96E-11	7.28E-12	3.83E-12

Tabla S6.2. Resultados de la simulación del punto de trabajo. El transistor Q_Q₁ usa un modelo específicamente desarrollado para el problema.

2) Realizamos una simulación de tipo AC para encontrar los parámetros de análisis frecuencial del amplificador.

a) En la Figura S6.14 aparece el módulo de la función de transferencia en dB. Aparece la respuesta tradicional de un amplificador, con una ganancia ligeramente superior a 20 dB en frecuencias medias. Si bajamos 3 dB de ese valor, encontramos las frecuencias de corte superior e inferior, como 2,5 MHz y 36 Hz, respectivamente. Obsérvese la plana respuesta en frecuencias medias. En esta representación, aproveche el lector para comprobar una subida de 20 dB por década en frecuencias bajas, indicando la presencia clara de un polo dominante.

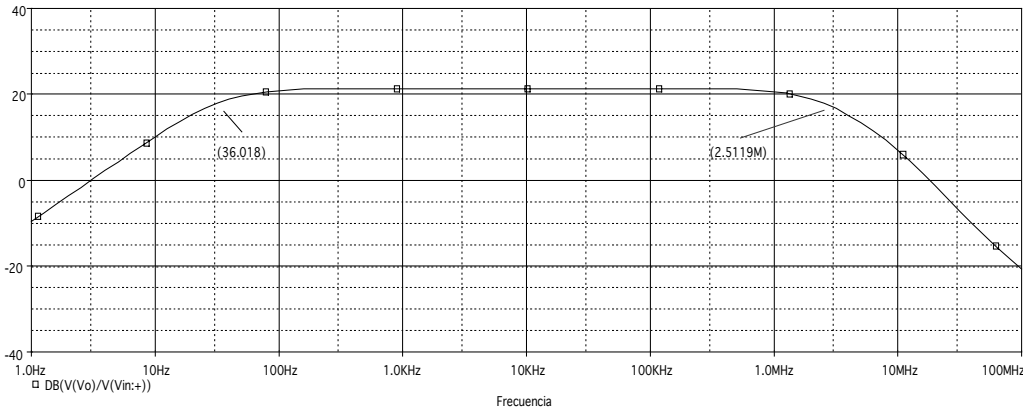


Figura S6.14. Búsqueda de las frecuencias de corte usando el diagrama de Bode en módulo.

3) Nos ponemos ahora en una frecuencia media, usamos una señal sinusoidal y realizamos una simulación temporal dejando como parámetro de barrido la tensión de entrada V_g en 10 valores de tensión de pico. En concreto, V_g comprende desde 1 mV hasta 40 mV.

- a) Se representa la señal de salida en la Figura S6.15. Son de interés dos puntos:
- La tensión de salida está variando alrededor de un nivel de continua, de unos 4,85 V. Se sugiere al lector que repase la Tabla S6.2, encontrando el valor de continua que justifica este hecho, sin perder de vista el esquemático de la Figura S6.13 usado.
 - La tensión de salida no puede tener la misma variación hacia tensiones positivas que negativas a partir de 10 mV de tensión de entrada. ¿Por qué? La saturación del transistor de salida es responsable de este hecho. El punto de trabajo no permite mayores excursiones.

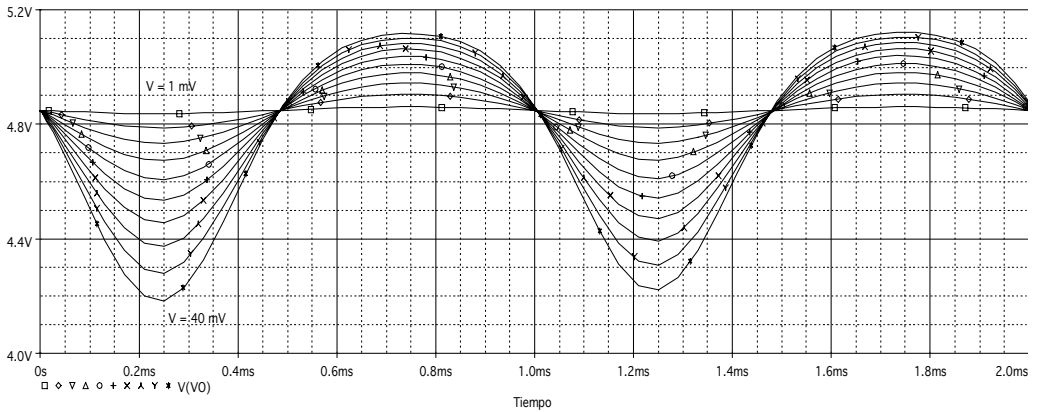


Fig. S6.15. Tensión de salida para entradas de tensión creciente.



Análisis en pequeña señal con transistores FET

Problema 7.1

Dados los circuitos de las Figuras S7.1 y S7.2, se pide responder a las siguientes preguntas:

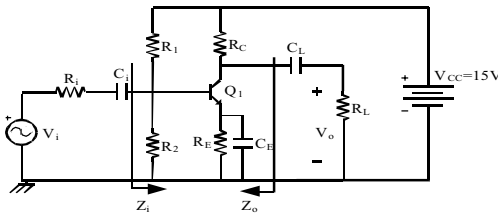


Figura S7.1. Circuito de la Etapa 1.

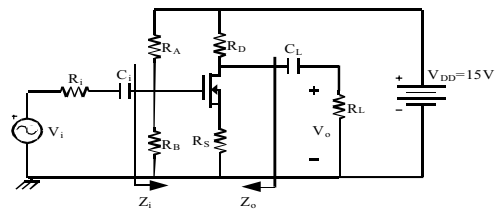


Figura S7.2. Circuito de la Etapa 2.

En la Figura S7.1 y para el punto de polarización dado,

- 1) Calcule los parámetros del circuito equivalente en pequeña señal del transistor (g_m y r_π).
- 2) Dibuje el circuito equivalente en pequeña señal del circuito amplificador y, a continuación, realice el cálculo de Z_i , Z_o y la ganancia de tensión A_v a frecuencias medias.

En la Figura S7.2 y para el punto de polarización dado,

- 3) Calcule los parámetros del circuito equivalente en pequeña señal del transistor (g_m) utilizando la expresión: $g_m = K(V_{GS} - V_T)$.
- 4) Dibuje el circuito equivalente en pequeña señal del circuito amplificador y, a continuación, realice el cálculo de Z_i , Z_o y la ganancia de tensión A_v a frecuencias medias.

5) Se quiere formar un circuito amplificador con las dos etapas anteriores, como se muestra en la Figura S7.3. El circuito amplificador deberá tener las mejores características posibles. Indique dónde deberá ponerse la etapa de la Figura S7.1 y dónde la de la Figura S7.2 para conseguir estos objetivos. ¿Cuáles son los parámetros del amplificador resultante (Z_{i} , Z_{o} y A_v)?

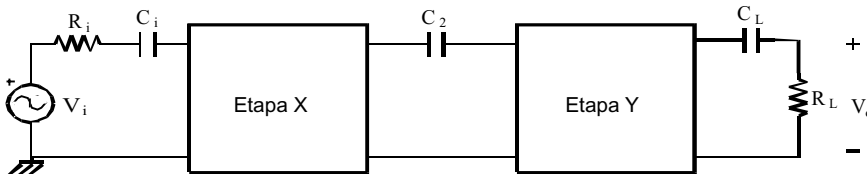


Figura S7.3. Circuito completo: acoplo.

6) Se quiere sustituir la fuente de señal del circuito de la Figura S7.3 por otra que tiene una impedancia R_i de $10\text{ k}\Omega$. ¿Cómo se modifican las prestaciones del amplificador de la Figura S7.3?

Datos:

$$Q_1 \rightarrow \beta = 200, V_T = 25\text{ mV}$$

$$R_1 = 80\text{ k}\Omega, R_2 = 20\text{ k}\Omega, R_C = 5\text{ k}\Omega, C_i = C_E = C_L$$

$$M_1 \rightarrow g_m = K(V_{GS} - V_T), K = 2\text{ mA/V}^2, V_T = 1\text{ V}, r_o = \infty$$

$$R_A = 2\text{ M}\Omega, R_B = 1\text{ M}\Omega, R_D = 4\text{ k}\Omega, R_S = 3\text{ k}\Omega, C_i = C_L = \infty$$

Polarización:

$$Q_1 \rightarrow I_{CQ} = 2,12\text{ mA}, V_{CEQ} = 5,75\text{ V}$$

$$M_1 \rightarrow I_{DSQ} = 1\text{ mA}, V_{DSQ} = 8\text{ V}$$

Interconexión de las etapas:

$$R_L = 10\text{ k}\Omega, R_i = 50\text{ }\Omega, C_1 = C_2 = C_L = \infty$$

Simulaciones:

Comenzamos simulando etapa por etapa para comprobar las prestaciones de cada una en ganancia, e impedancia de entrada y de salida.

1) La primera etapa se puede simular usando como transistor NPN un Q2N2220 de la librería BIPOLAR.OLB de OrCAD PSpice. El esquemático usado está representado en la Figura S7.4. Se usan condensadores de acoplo pequeños para que no importe la respuesta en frecuencia a la hora de visualizar la ganancia (como se aprenderá en el tema de respuesta en frecuencia, estos condensadores influirían en frecuencias bajas).

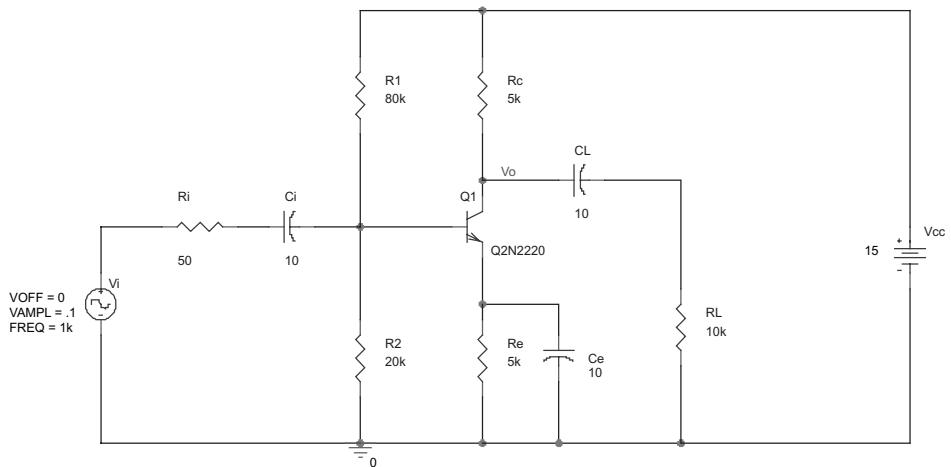


Figura S7.4. Esquemático para la Etapa 1.

La Tabla S7.1 recoge los valores del punto de polarización del transistor NPN. Observamos que la corriente por el colector es de 0,376 mA. La tensión base-emisor es 0,659 V, similar a la de caída de la unión PN en directa, y VCE es 11,1 V, mayor que 0,2 V de saturación, por lo que estamos en la zona de polarización activa del transistor. Obsérvese que la tabla, extraída de la simulación de *bias point* del circuito, nos muestra valores de las resistencias internas del transistor, r_{π} y r_{O} .

NAME	Q_Q1
MODEL	Q2N2220
IB	2.20E-05
IC	3.76E-04
VBE	6.59E-01
VCE	1.11E+01
BETADC	1.71E+01
GM	1.45E-02
RPI	1.51E+03
RO	8.35E+05

Tabla S7.1. Polarización de la Etapa 1.

2) Como hicimos en el tema anterior, podemos encontrar las impedancias de entrada y de salida de la etapa mediante simulaciones.

Para la impedancia de entrada, simulamos con un barrido en frecuencia, y dibujamos la relación entre la tensión de entrada del circuito y la corriente que entra por él. La Figura S7.5 muestra el resultado.

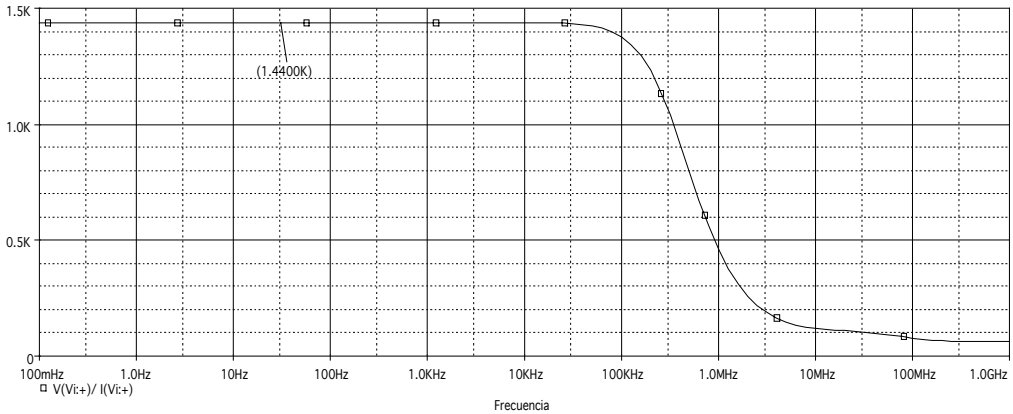


Figura S7.5. Cálculo de la resistencia de entrada de la Etapa 1.

Vemos que a frecuencias altas la resistencia de entrada comienza a bajar, a causa de los condensadores internos de los transistores, como ya se mencionó. A frecuencias bajas, en todo caso, observamos una impedancia de entrada de $1,44\text{ k}\Phi$. La impedancia de entrada hallada teóricamente es de $2\text{ k}\Phi$, la diferencia se explica por el modelo usado de transistor, pues su r_{π} es algo menor, $1,5\text{ k}\Phi$, frente a los $2,36\text{ k}\Phi$ del teórico.

Para la impedancia de salida se realiza un análisis *bias point* con las opciones de análisis en pequeña señal marcadas. Se obtiene en el fichero de salida una línea que indica:

OUTPUT RESISTANCE AT V(V_o) = 4.995 E+03.

Tenemos por tanto una impedancia de salida de $4,995\text{ k}\Phi$, valor que prácticamente es el valor hallado teóricamente, que coincide con la resistencia R_C .

3) La segunda etapa se puede simular usando como transistor MOSFET de canal N de enriquecimiento un uPA1728 de la librería NEC/MOS de OrCAD PSpice. Este MOSFET tendrá características diferentes al usado en el cálculo teórico, lo que aprovecharemos para preguntar al lector si puede ir averiguando cuáles, a medida que vayamos mostrando resultados. El esquemático usado para la Etapa 2 se muestra en la Figura S7.6.

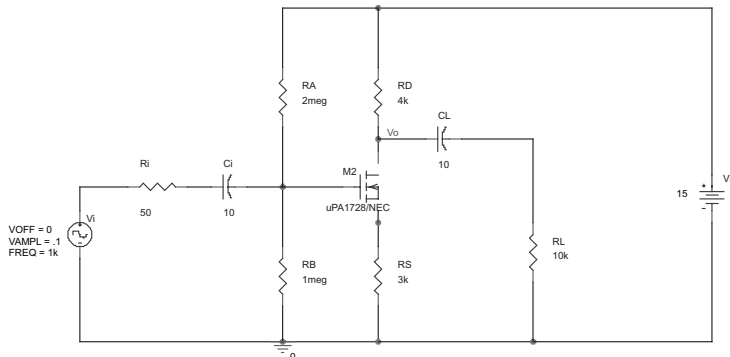


Figura S7.6. Esquemático para la Etapa 2.

La Tabla S7.2 muestra los resultados del punto de polarización del transistor. Obsérvese una corriente de drenador de 1,03 mA, que muestra que el canal de conducción está abierto. VDS, la tensión entre drenador y surtidor, está en 7,81 V, y VGS en 1,92 V. A tenor de la tensión umbral también mostrada, podemos deducir que el transistor está en zona de saturación. VBS significa la tensión de "bulk" o de sustrato al surtidor, que en un transistor MOSFET habitual, como el usado, es 0 V, porque están interconectados surtidor o fuente y sustrato.

NAME	X_M2.M1
MODEL	X_M2.NMOS
ID	1.03E-03
VGS	1.92E+00
VDS	7.81E+00
VBS	0.00E+00
VDSAT	5.90E-02
VTH	2.55E+00

Tabla S7.2. Polarización de la Etapa 2.

- 4) Calculando la impedancia de entrada con la misma representación usada en el apartado anterior encontramos la Figura S7.7. Nuevamente el comportamiento de los efectos capacitivos internos del transistor reduce dicha resistencia a frecuencias altas, mostrando que efectivamente es una impedancia: su valor depende de la frecuencia. Nótese la gran diferencia entre esta entrada y la de la etapa anterior. Como era de esperar en un MOSFET, la resistencia de entrada se dispersa. El paralelo de las dos resistencias conectadas a la puerta es prácticamente la resistencia de entrada. Obsérvese que su valor es elevado: 667,7 k Φ .

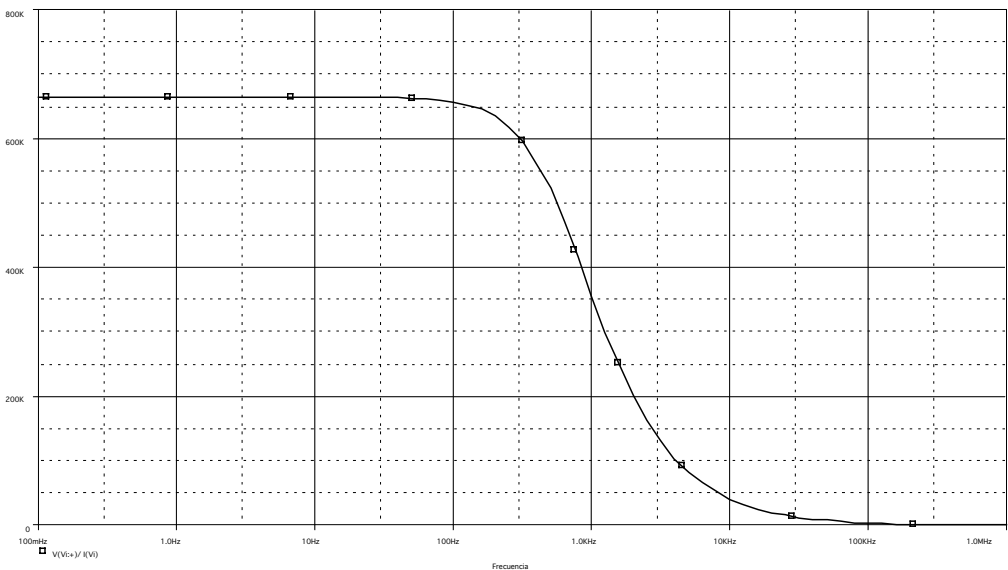


Figura S7.7. Cálculo de la impedancia de entrada de la Etapa 1.

La impedancia de salida se busca realizando un análisis *bias point* con las particularidades de la pequeña señal. En este caso la impedancia de salida es prácticamente la de drenador, 4 k Φ . Se observa este punto en la línea del fichero de salida que aquí mostramos:

*** SMALL-SIGNAL CHARACTERISTICS

OUTPUT RESISTANCE AT V(V_o) = 3.995 E+03.

5) Ahora pasamos a conectar ambas etapas, pero para comprobar bien el efecto en pequeña señal usaremos otra vez un condensador de acoplo de bajísimo valor, testimonial, para conseguir la pequeña señal ya en frecuencias bajas.

La Etapa 1 se coloca primero, y la 2 se acopla tras ella. No se tienen más precauciones al colocar las etapas que las indicadas en la Figura S7.3. El esquemático usado es la Figura S7.8.

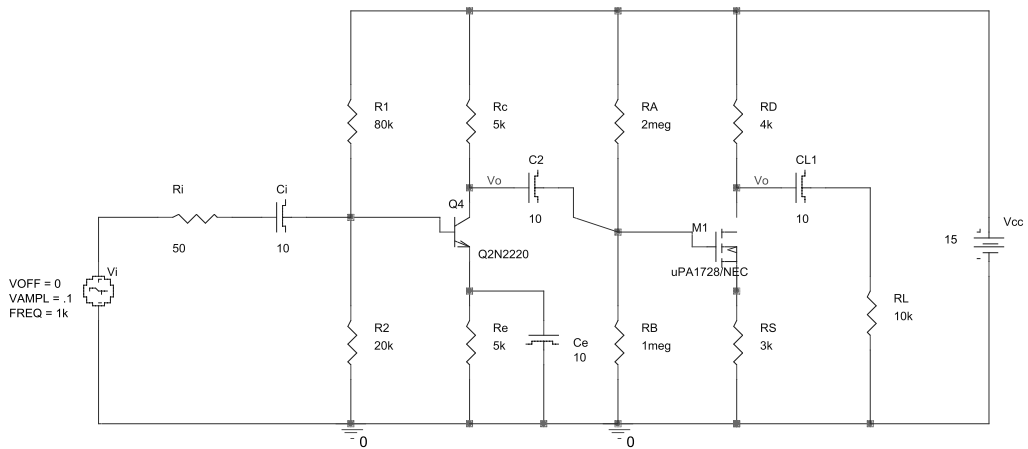


Figura S7.8. Esquemático de la configuración: Etapa 1 – Etapa 2.

Comenzamos por la ganancia. La Figura S7.9 muestra en decibelios este valor. Veremos en el tema de la respuesta en frecuencia que las frecuencias altas se comportan de la manera esperada, cayendo la ganancia a partir de una frecuencia determinada. En todo caso, y dados los condensadores de acoplo colocados, nos interesa el comportamiento en frecuencias bajas, obteniendo una ganancia de alrededor de 24 dB.

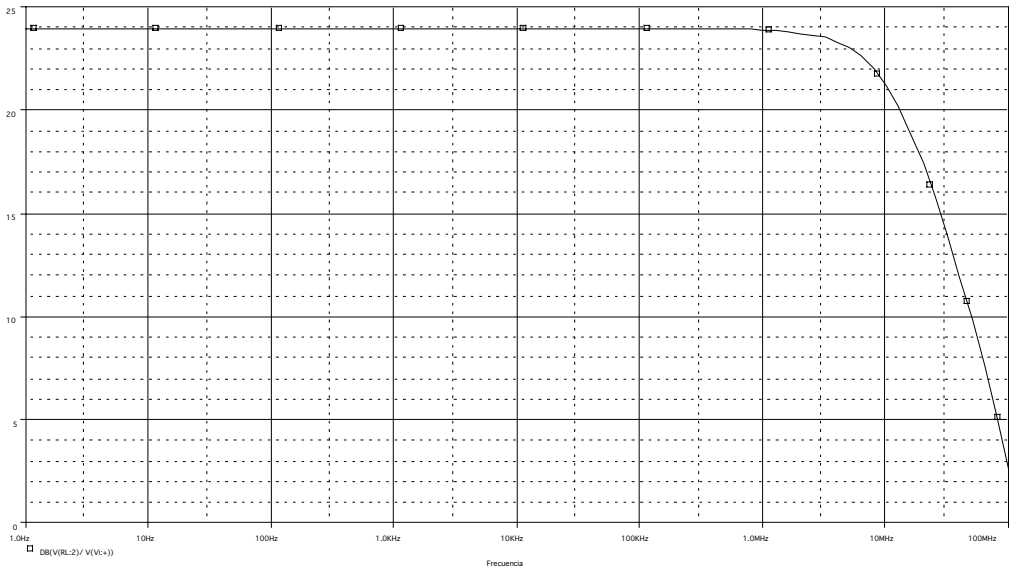


Figura S7.9. Ganancia de la configuración: Etapa 1 – Etapa 2.

En cuanto a la impedancia de entrada, mostramos en la Figura S7.10 la representación del cociente entre tensión de entrada y corriente de entrada. Las capacidades parásitas siguen rebajando la magnitud de esta impedancia en frecuencias altas. Encontramos un valor de 1,44 k Φ en las frecuencias de interés, es decir, un valor muy similar al de la Etapa 1.

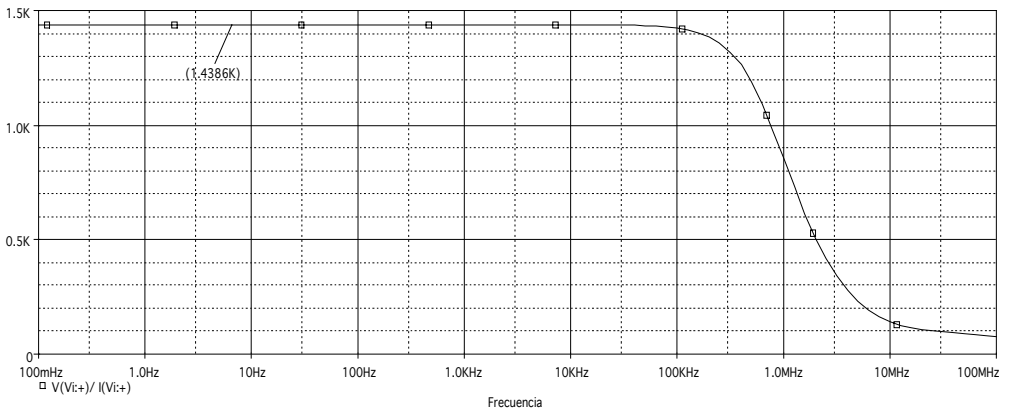


Figura S7.10. Impedancia de entrada de la configuración: Etapa 1 – Etapa 2.

Impedancia de entrada:

Al realizar un análisis de la impedancia de salida a través de una simulación de *bias point* con especificación de pequeña señal, obtenemos la siguiente línea del fichero de salida:

OUTPUT RESISTANCE AT V(V_o) = 2.220 E+03.

Que rebaja un tanto respecto a la de salida de la Etapa 2 por separado.

- 6) Finalmente, invertimos el orden de conexión de las etapas y procedemos a repetir el análisis. Observamos el esquemático usado para esta nueva conexión de etapas en la Figura S7.11.

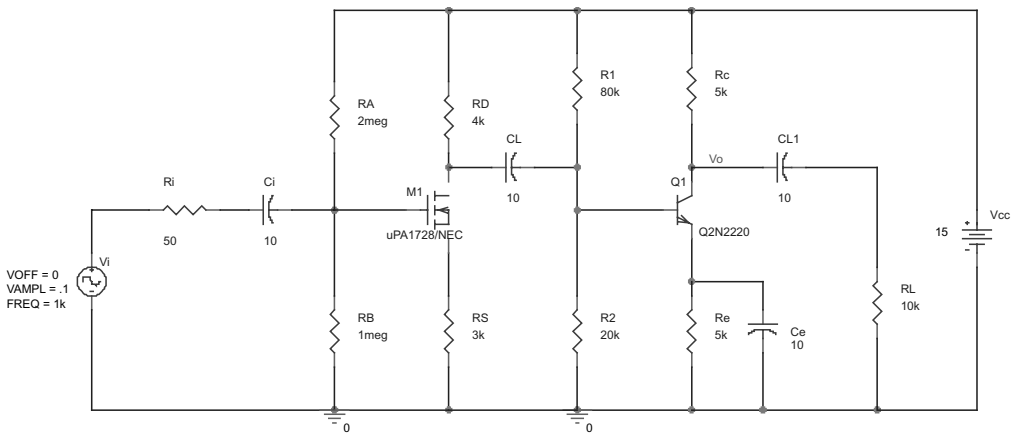


Figura S7.11. Esquemático de la configuración: Etapa 2 – Etapa 1.

La ganancia se representa en la Figura S7.12. Observamos que a frecuencias bajas-medias la ganancia tiene un valor de 22 dB. Menor que en la conexión anterior. Hay que tener en cuenta todos los acoplos. En concreto, podemos pensar en que el acoplo entre las dos etapas se hace ahora usando la resistencia de entrada de la antigua Etapa 1. ¿Era mejor o peor para el acoplo? Recuérdese que si la resistencia de entrada es menor, se pierde más tensión a la entrada de la etapa. No obstante, a pesar del empeoramiento evidente en el acoplo (se sugiere al lector revisar las cuentas del problema con los nuevos datos hallados en las simulaciones de las etapas por separado), no parece empeorar demasiado la ganancia total representada. ¿A qué puede deberse?

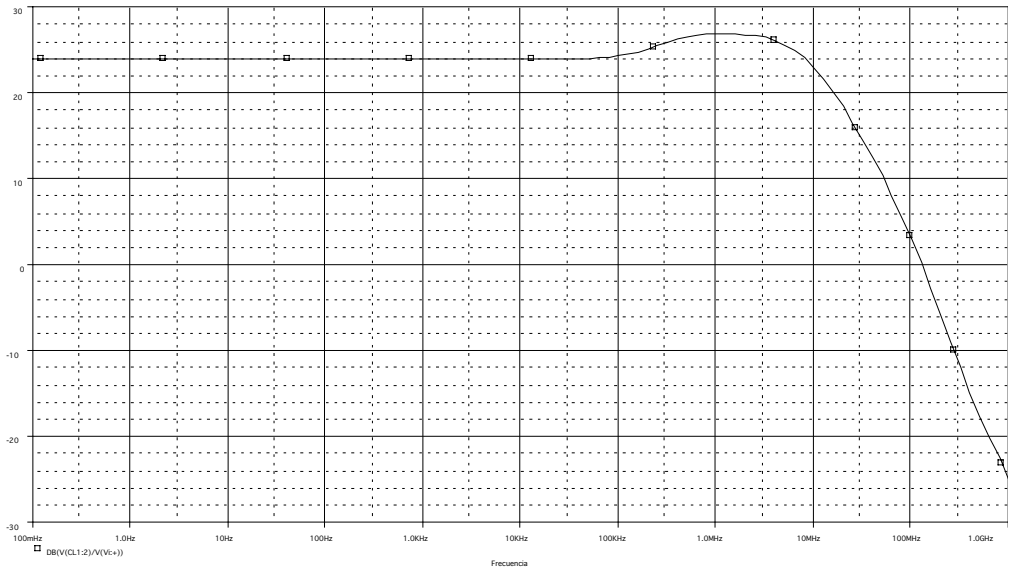


Figura S7.12. Ganancia de la configuración: Etapa 2 – Etapa 1.

Haciendo la representación de la resistencia de entrada podemos encontrar una posible explicación: la resistencia de entrada del circuito es ahora la de la Etapa 2 antigua. Eso significa que pasamos a tener 667,7 k Φ (véase la Figura S7.13). Es un valor muy elevado y no se pierde apenas señal de tensión en la entrada.

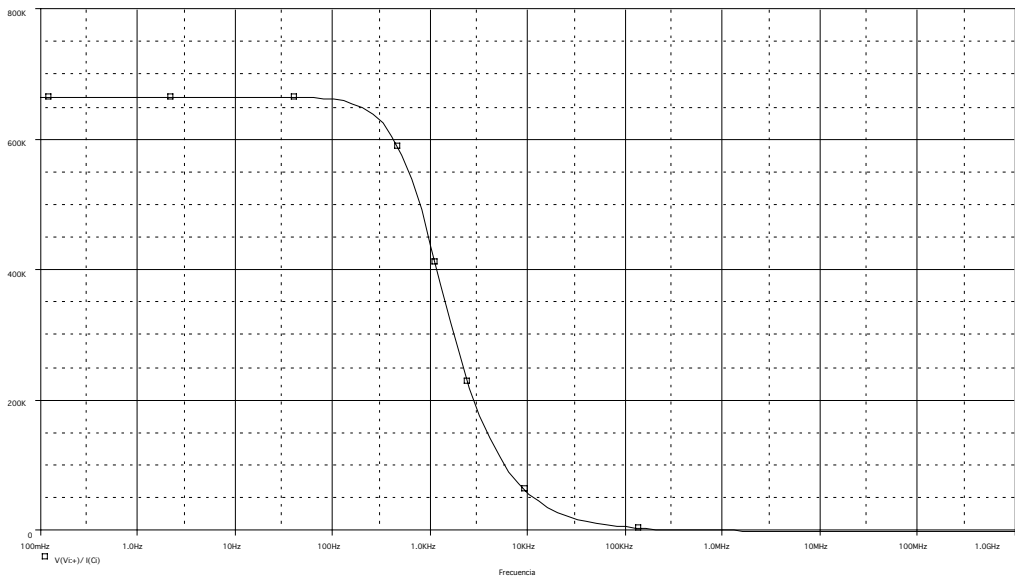


Figura S7.13. Impedancia de entrada de la configuración: Etapa 2 – Etapa 1.

En cuanto a la resistencia de salida, observamos que en este caso se copia la de salida de la etapa 1, la resistencia de colector, pues en el fichero de salida de simulación obtenemos la siguiente línea:

OUTPUT RESISTANCE AT V(V_O) = 4.995 E+03.

Problema 7.2

En el circuito de la Figura S7.14, calcular:

- 1) g_m , A_v .
- 2) Recta de carga en alterna.
- 3) Máxima tensión de entrada para que no haya distorsión en la tensión de salida V_o .
- 4) Potencia máxima recibida por la resistencia R_L . Potencia máxima entregada por el generador V_i .

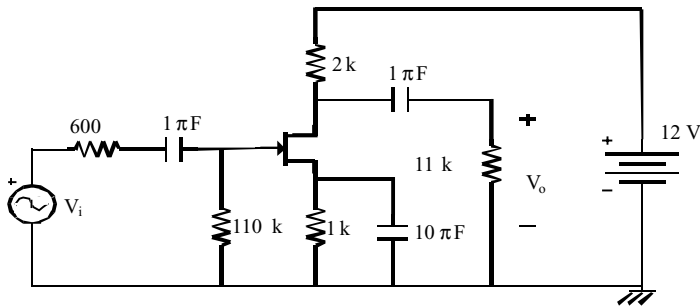


Figura S7.14. Circuito amplificador a analizar.

Datos:

$$V_{DD} = 12 \text{ V}$$

$$JFET \rightarrow I_{DSS} = 5 \text{ mA/V}^2; V_p = -5 \text{ V}$$

$$R_{G1} = 110 \text{ k}\Omega; R_D = 2 \text{ k}\Omega; R_S = 1 \text{ k}\Omega; R_L = 11 \text{ k}\Omega$$

Simulaciones:

El transistor utilizado en la simulación es el J210 de la librería JFET.olb de OrCAD PSpice. Observamos el esquemático del circuito usado en la Figura S7.15. Se añade un parámetro para modificar la amplitud de la señal de entrada. Aprovecharemos que el problema sugiere estudiar los límites del rango dinámico para hacernos preguntas sobre las causas de dichos límites.

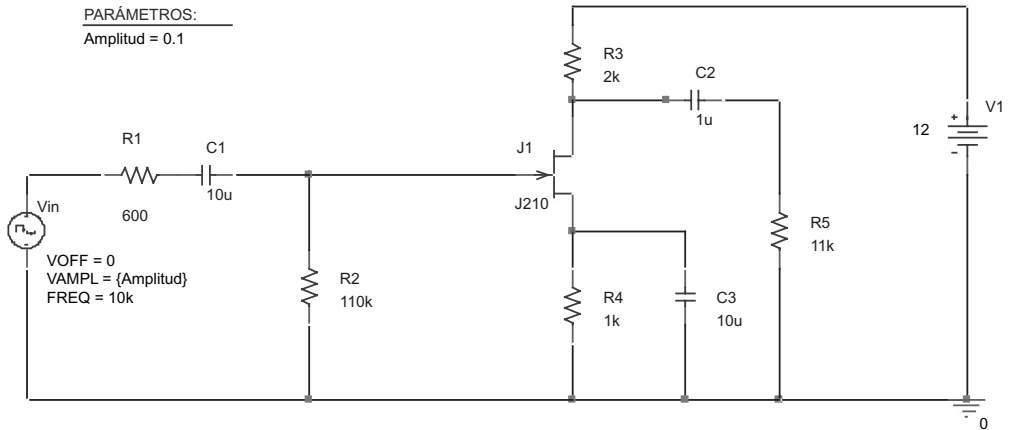


Figura S7.15. Esquemático del circuito amplificador a analizar.

Para poder visualizar que se trata de un amplificador, nos situamos en una zona de frecuencias medias, en este caso 1 kHz, y vemos la salida tras introducir una señal de 0,1 V de amplitud. En la Figura S7.16 se representa dicha salida en forma temporal. Observamos que el amplificador invierte la señal (los semiciclos positivos se han convertido en negativos) y que en amplitud hemos pasado a rozar los 0,5 V. La ganancia del circuito es por tanto de algo menos de 5V/V.

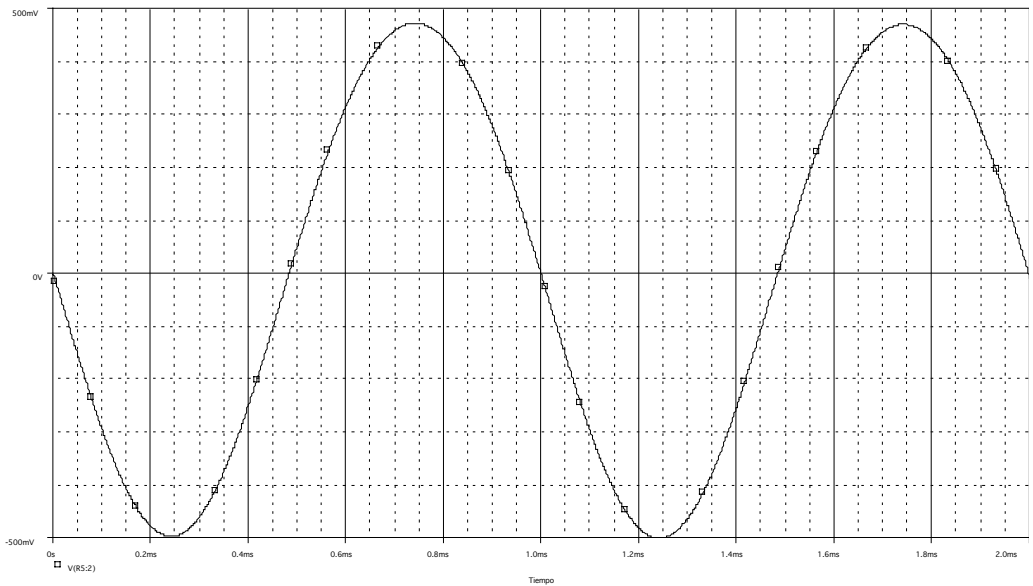


Figura S7.16. Tensión de salida para una entrada de 0,1V de amplitud.

Es interesante comprobar ahora qué ocurriría si aumentáramos la tensión de entrada. Lo haremos incrementalmente, desde los 0,1 V mostrados, hasta llegar a 2 V y subiendo de 0,3 V en 0,3 V. En la Figura S7.17 se muestra el resultado.

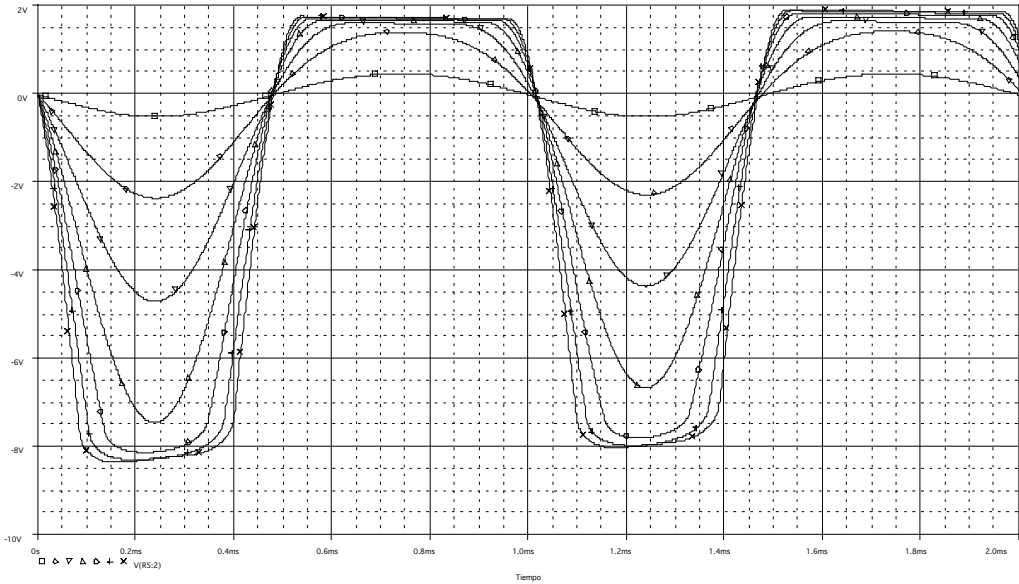


Figura S7.17. Tensión de salida para una entrada de 0,1 V de amplitud creciendo de 0,3 V en 0,3 V.

Comprobamos que existen distorsiones al incrementar la tensión de entrada. En principio no ocurre nada, pero al llegar a la tercera señal simulada, es decir, 0,7 V, se aprecia un recorte en los semiciclos positivos de salida (negativos de entrada). Estos semiciclos se recortan en unos 1,5 V, no puede salir más tensión que ésta por la salida. Por la parte negativa, podemos llegar a unos -8 V sin distorsionar la salida. Como vemos, ésta es una medida directa del rango o margen dinámico: 0,7 V para la entrada, correspondiendo a 1,5 V en la salida. Si incrementamos la resolución del paso del parámetro de simulación podremos acercarnos más a un valor real.

¿De dónde procede ese recorte? Tal vez la salida no sea la mejor opción para visualizar la respuesta a esta pregunta. Colocando la sonda de medida esta vez justo antes del condensador de acoplo de la salida (entre el drenador y C_2) observamos la Figura S7.18.

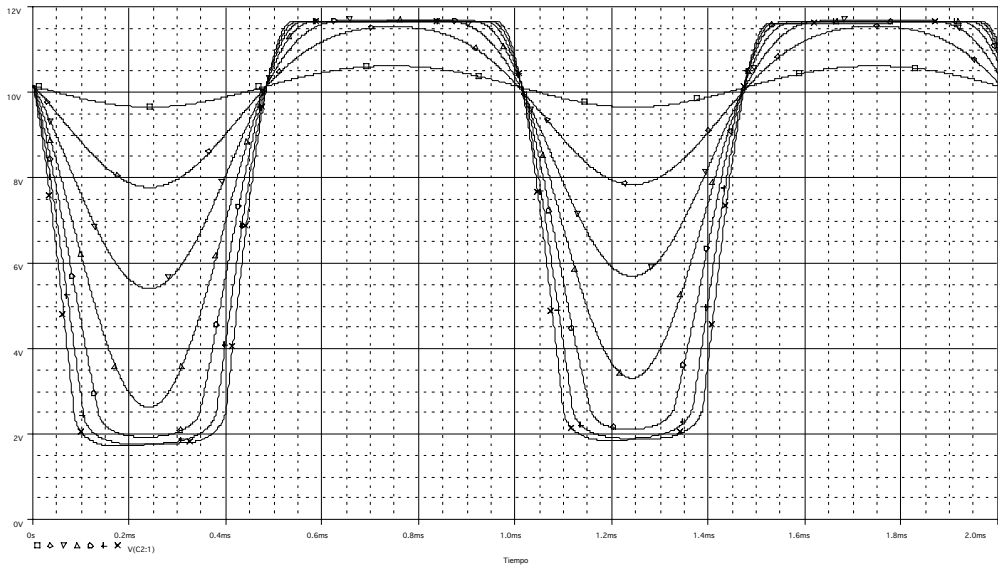


Figura S7.18. Tensión en el drenador del FET para una entrada de 0,1 V de amplitud creciendo de 0,3 V en 0,3 V.

Ahora vemos que el FET no puede ofrecer más tensión en el drenador que unos 11,75 V, prácticamente la alimentación positiva. Estos casos ocurren por tanto cuando en la resistencia R_3 (véase esquemático en la Figura S7.15) apenas cae tensión, lo cual coincide con que apenas haya corriente por el transistor. Es decir, estamos en las zonas de corte del transistor. Esto se toma antes del condensador, con lo que la salida aparece sobre el nivel de continua de unos 10,2 V, referido al punto de polarización del transistor.

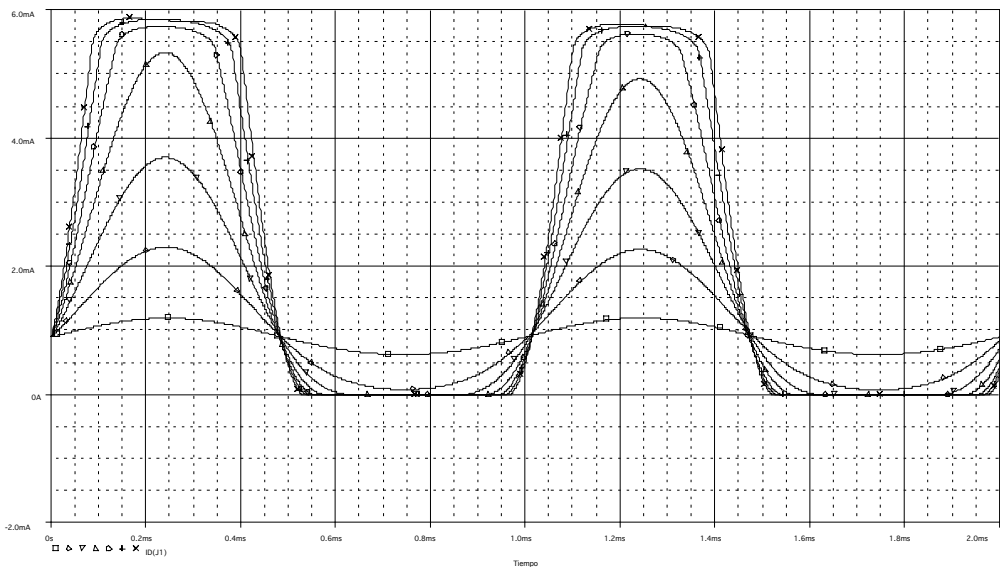


Figura S7.19. Corriente de drenador del FET para una entrada de 0,1 V de amplitud creciendo de 0,3 V en 0,3 V.

Por la parte inferior de las señales obtenemos un recorte de alrededor de los 2 V. En ese caso, visualizamos la caída de tensión entre drenador y tierra. Esta caída se frena porque no hay más corriente capaz de cruzar el dispositivo, y por tanto hablamos de la zona óhmica.

¿Estaremos en lo cierto? Visualizando la corriente por el drenador en cada una de las simulaciones obtenemos la Figura S7.19.

En efecto, vemos cómo en los tiempos correspondientes a los semiciclos negativos de la señal de entrada, la salida va recortándose en corriente, ello acoplado sobre una corriente continua de cerca de 1 mA, que deducimos que es la de polarización del transistor. Como se trata de corrientes nulas, hemos encontrado que era la zona de corte del transistor lo que se visitaba en esos intervalos. No obtenemos corrientes negativas, por cuanto el transistor está alimentado entre 12 y 0 V. Por el otro lado se produce la distorsión por saturación, en corrientes altas.

¿Se atreve el lector a calcular la potencia de pico máxima que va a consumirse en el circuito? Obsérvese que tenemos corrientes y tensiones en el transistor, y al menos se puede dar una estimación de consumos. En cualquier caso, en PSpice puede obtenerse una representación de la disipación de potencia directamente a través de una sonda (marcada con una W). Por ejemplo, en la Figura S7.20 se representa dicha disipación en la resistencia de salida. No superamos los 6,5 mW, en semiciclos positivos.

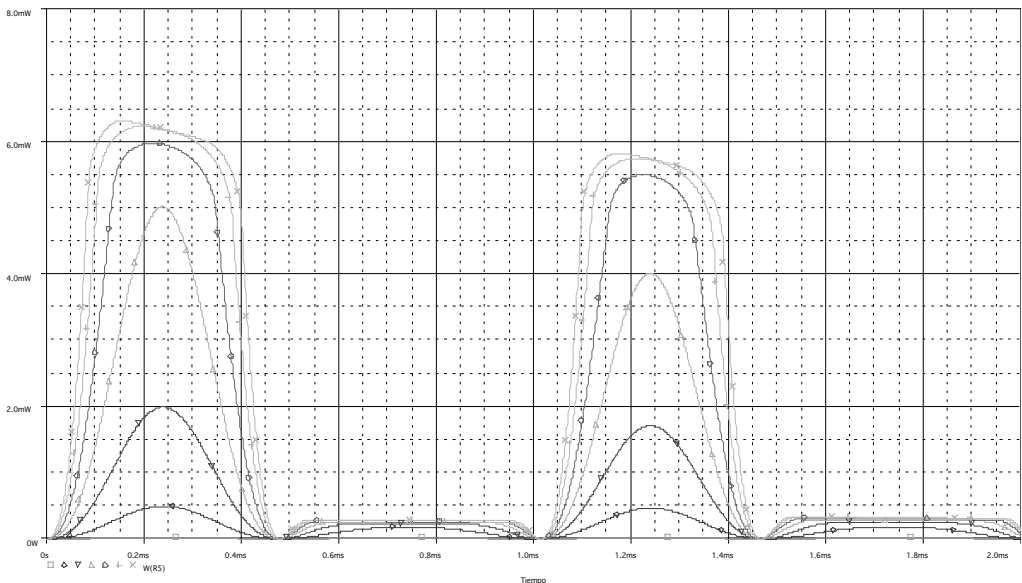


Figura S7.20. Potencia disipada en la resistencia de salida para una entrada de 0,1 V de amplitud creciendo de 0,3 V en 0,3 V.

Las diferencias entre las simulaciones halladas y lo resuelto teóricamente provienen de las diferencias de parámetros internos del transistor usado y el propuesto. ¿Puede averiguar el lector alguna de ellas con el dato del modelo usado para el transistor?

8

Amplificadores con varios transistores

Problema 8.1

En el amplificador de la Figura S8.1:

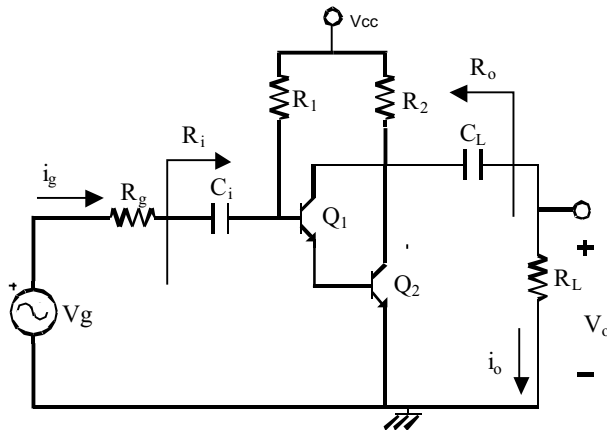


Figura S8.1 Circuito amplificador a analizar.

Datos:

$V_{BE\text{ ON}}=0.6\text{ V}$, $V_{CE\text{ sat}}=0,2\text{ V}$; $\tau=107$; $V_{CC}=10\text{ V}$; $R_g=50\ \Omega$; $R_1=10\text{ M}\Omega$; $R_2=330\ \Omega$; $R_L=10\text{ k}\Omega$; $C_i=1\ \mu\text{F}$; $C_L=1\ \mu\text{F}$.

se pide:

- 1) Encuentre el punto de polarización (I_C , V_{CE}) de cada transistor. A partir de este punto, si no lo calculó en 1), utilice $I_{C2} = 10 \text{ mA}$.
- 2) Dibuje el circuito equivalente en pequeña señal a frecuencias medias. Calcule la impedancia de entrada (R_i), la impedancia de salida (R_o) y la ganancia de tensión ($A_{V_o} = V_o/V_g$).
- 3) Trace en una misma gráfica la recta de carga dinámica y la estática. ¿Cuál es la máxima amplitud que puede tener V_g para no obtener una salida V_o distorsionada?
- 4) Calcule la ganancia de corriente $A_i = i_o/i_g$.
- 5) ¿Cómo se llama la configuración en la que están los transistores? ¿En qué mejora esta configuración a una en la que el conjunto de los transistores Q_1 y Q_2 se sustituya por uno sólo de ellos?

Simulaciones:

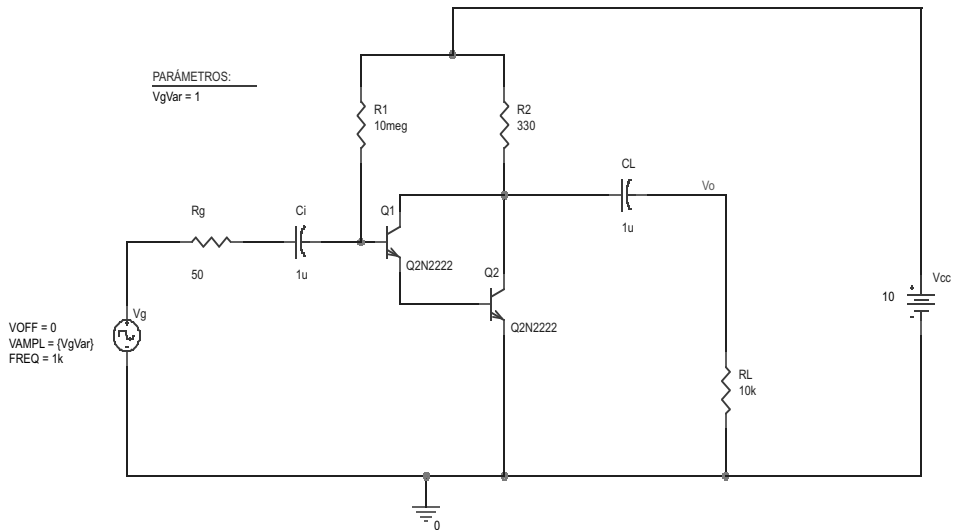


Figura S8.2. Esquemático del circuito amplificador a analizar.

La simulación de este par Darlington se realizará según el esquemático presentado en la Figura S8.2. Observamos que se usa un transistor Q2N2222 como base del amplificador.

1) Como se ha descrito ya, podemos estudiar el punto de trabajo haciendo una simulación de tipo *bias point*. Los resultados aparecen en la Tabla S8.1. El transistor Q_1 tiene una caída de tensión de base a emisor de 0,586 V, menor que los 0,723 V del Q_2 . En ambos casos, V_{CE} es mayor que 0,2 V, estamos en zona activa. Pueden observarse los valores

de r_{π} , de r_o y de los condensadores parásitos. Obsérvese que el valor de la resistencia de salida del transistor Q_1 es muy elevado, casi $1\text{ M}\Omega$, pero el de la resistencia del transistor Q_2 no lo es tanto, sólo un orden de magnitud mayor que la resistencia conectada al colector. Esto implica que existirán efectos reales que no hemos previsto en nuestra resolución teórica.

NAME	Q_Q1	Q_Q2
MODEL	Q2N2222	Q2N2222
IB	8.69E-07	1.03E-04
IC	1.02E-04	1.89E-02
VBE	5.86E-01	7.23E-01
VCE	3.01E+00	3.73E+00
BETADC	1.17E+02	1.84E+02
GM	3.94E-03	6.89E-01
RPI	3.42E+04	2.68E+02
RO	7.49E+05	4.08E+03
CBE	3.63E-11	3.23E-10
CBC	4.47E-12	4.22E-12

Tabla S8.1. Resultados de la simulación de punto de trabajo.

2) Estudiemos la dependencia del punto de trabajo con la resistencia R_2 . Realizamos un barrido con respecto a dicha resistencia y estudiamos cómo varía el punto de trabajo de Q_1 . A medida que va creciendo, recordemos, la recta de carga de la rama del colector va teniendo menos pendiente. Al no tocar la rama de la base, nos movemos por una curva característica del transistor. Así, partimos de la zona activa en resistencias bajas. Obsérvese cómo existe una ligera pendiente en la parte inicial de la curva de corriente de colector en función de la resistencia R_2 (Figura S8.3), debida al efecto Early. Posteriormente llegamos a la zona de saturación, donde aparece una clara bajada de la corriente de colector a medida que se incrementa la resistencia R_2 , desde un valor de $520\ \Omega$. La tendencia asintótica no se ve en este caso. ¿Puede el lector aventurarla a la vista del esquemático de la Figura S8.2? ¿A qué valor tiende la corriente si R_2 se incrementa hasta el infinito?

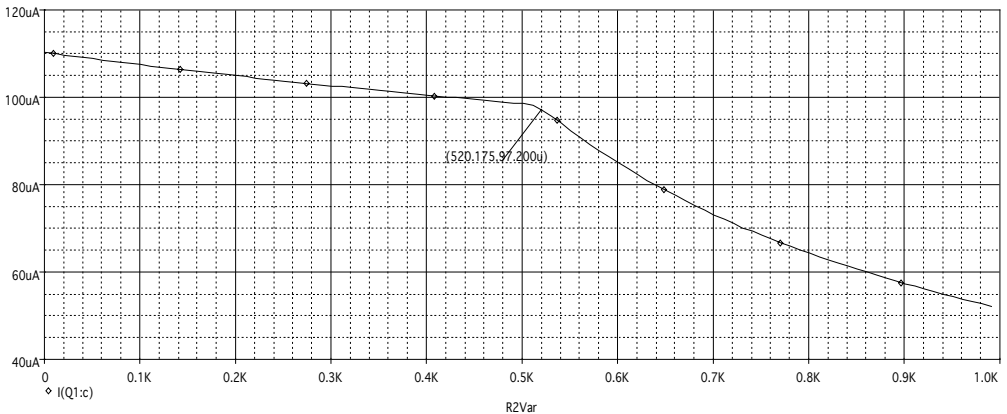


Figura S8.3. Corriente de colector de Q_1 en función de la resistencia R_2 .

La tensión de colector a emisor de Q_1 , representada en la Figura S8.4, corrobora el anterior resultado, porque arroja valores suficientemente altos para considerar al transistor en zona activa, cambia la tendencia y llega a tener valores cercanos a cero a partir de los mismos 520Φ de la resistencia R_2 .

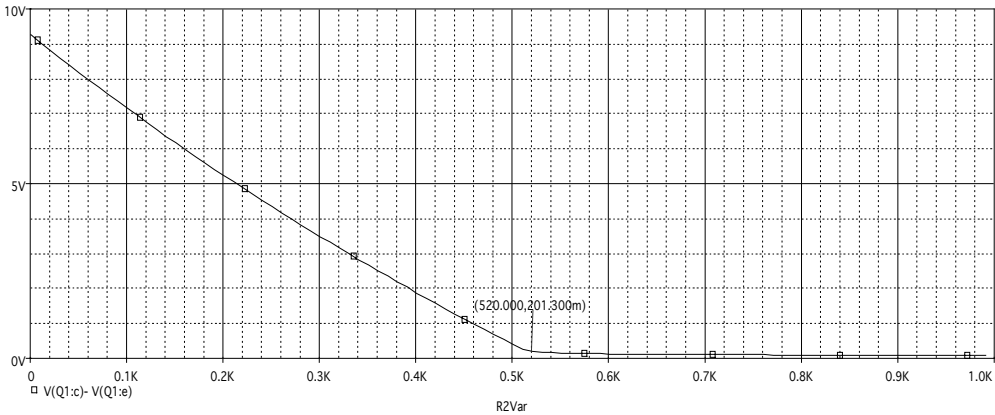


Figura S8.4. Tensión de colector a emisor de Q_1 en función de la resistencia R_2 .

3) Realizamos ahora un barrido en frecuencia, obteniendo el módulo de la función de transferencia en la Figura S8.5. La forma de la respuesta es la tradicional de un sistema amplificador. Aprovechamos la misma para calcular la ganancia a frecuencias medias, en la zona plana de la gráfica, como 40 dB. Por otra parte, los valores de frecuencia cuando la curva llegue a 37 dB marcarán las frecuencias de corte inferior y superior, siendo respectivamente, 15,8 Hz y 882,6 kHz. Observamos que en el par Darlington el ancho de banda no es muy elevado.

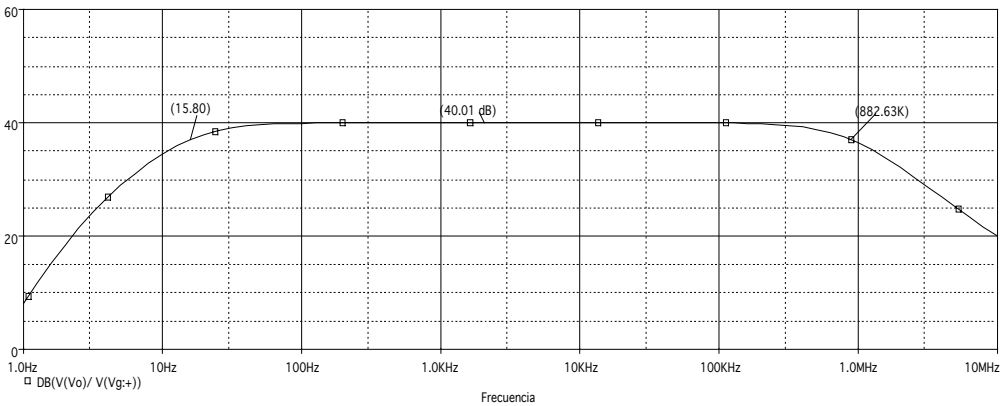


Figura S8.5. Función de transferencia del circuito.

4) La representación de la ganancia sin pasar a dB nos muestra un valor muy cercano a 100 (100,2 V/V), como corresponde a los 40 dB hallados. La Figura S8.6 ha servido a ello.

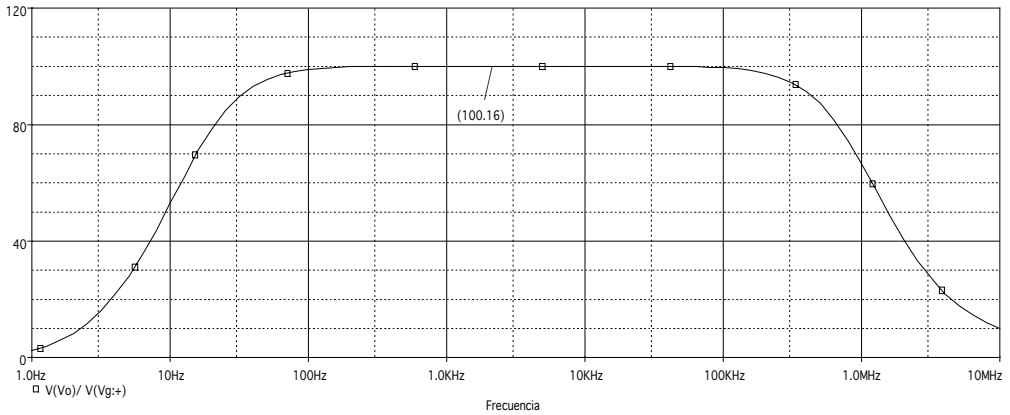


Figura S8.6. Ganancia del circuito.

En cuanto a las impedancias de entrada y de salida, ya fue comentado cómo pueden obtenerse. Basta representar la tensión de entrada dividida por la corriente de entrada para encontrar la curva que ya hemos visto anteriormente. Esta curva muestra que la impedancia de entrada (por definición, dicho cociente) es dependiente de la frecuencia de la señal aplicada. En frecuencias bajas, los valores son los más altos, pues el condensador de acoplo de la entrada influye en el sistema. Para frecuencias medias, el valor obtenido es el de la resistencia de entrada que podríamos calcular con un circuito equivalente con efectos reales, siendo de 69,05 k Φ . Teniendo en cuenta que calculamos teóricamente un valor de unos 56,5 k Φ , parece que pocos efectos reales que no hayamos tenido en cuenta se introducen en la simulación. La impedancia de entrada baja posteriormente por cuenta de los condensadores parásitos internos a los transistores, que ofrecen caminos de corriente hacia la tensión de referencia.

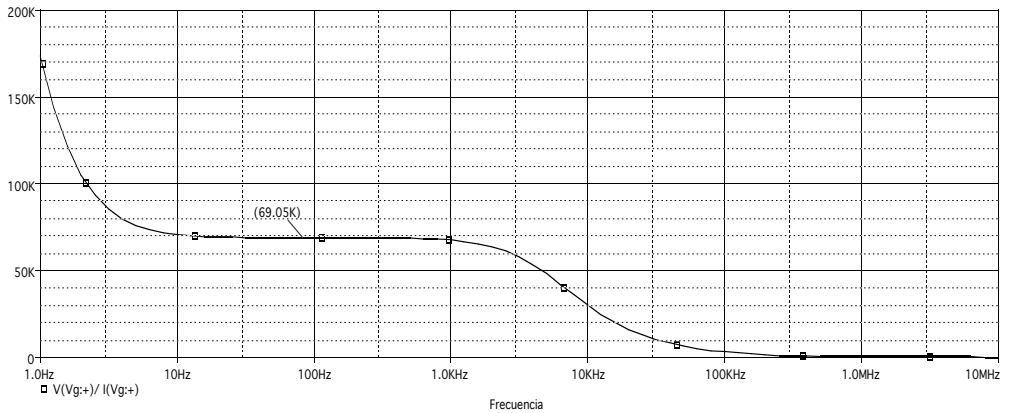


Figura S8.7. Representación de la resistencia de entrada (en rigor, cociente entre tensión de entrada y corriente).

Para calcular la impedancia de salida se ha realizado un análisis de *bias point* (con la opción *calculate small signal DC*), obteniendo en el fichero de salida una línea del tipo:

OUTPUT RESISTANCE AT $V(V_O) = 2.839 \text{ E}+02$.

La impedancia de salida obtenida, pues, en la simulación es $283,9 \Phi$. La hallada mediante el cálculo teórico es un valor bastante cercano, 330Φ . Podemos concluir que la simulación muestra resultados que corroboran en gran medida los cálculos teóricos. Parece ser que los efectos reales en esta configuración se enmascaran más que en otras. El lector puede sospechar que es debido a la conexión establecida entre los dos transistores, que como vimos en el Tema 8 potencia los parámetros importantes de ambos, como la τ .

5) Imaginemos que queremos contrastar el resultado del apartado 3 del problema con nuestras simulaciones. ¿Cómo podemos averiguar el margen dinámico de la entrada? Para ello procedemos a estudiar la tensión de salida en forma temporal, a medida que incrementamos poco a poco la tensión de entrada en su valor de pico. A causa de la ganancia y del punto de trabajo de los transistores, habrá una tensión de entrada a partir de la cual la salida quede distorsionada. Por definición, ése será el margen dinámico de entrada. Observamos en la Figura S8.8 que a partir de la tensión de pico de 16 mV a la entrada, distorsionamos los semiciclos negativos.

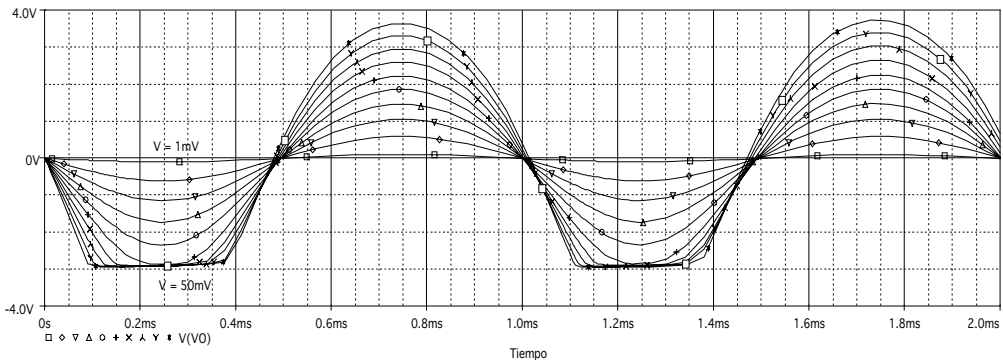


Figura S8.8. Tensiones de salida en función del tiempo generadas a partir de un barrido de la tensión de entrada.

El margen dinámico será pues de 16 mV. Nótese que la tensión de salida está centrada en cero, porque la tomamos tras pasar por un condensador C_L (ver esquemático de la Figura S2.2), el cual elimina la señal continua. Por otra parte, es normal que quien se recorte sea el semiciclo negativo, pues el punto de polarización (unos 3 V) está más cerca de cero que de la tensión de alimentación, 10 V. Podemos afirmar que la distorsión la producen los transistores al quedar en zona de corte.

11



Respuesta en frecuencia de topologías amplificadoras

Problema 11.5

Se diseña el amplificador de la Figura S11.1:

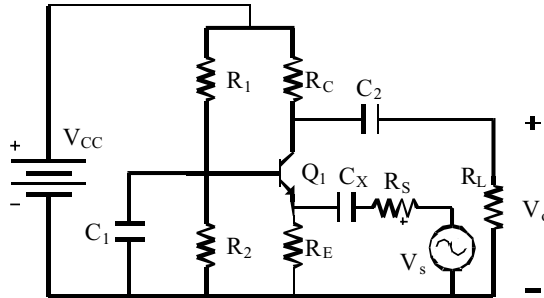


Figura S11.1. Circuito a analizar.

Datos:

$R_1=10\text{ k}\Phi$; $R_2=4,7\text{ k}\Phi$; $R_C=470\text{ }\Phi$; $R_E=1\text{ k}\Phi$
 $V_{CC} = 15\text{ V}$; $R_S=50\text{ }\Phi$; $R_L=10\text{ k}\Phi$; $I_C=4,18\text{ mA}$; $A_v = 7,94\text{ V/V}$; $C_1=3,3\text{ }\mu\text{F}$; $C_2=10\text{ }\mu\text{F}$

Parámetros del transistor:	$\tau = 200$ $C_v=60\text{ pF}$ $C_\mu=0\text{ F}$
----------------------------	--

1) ¿En qué configuración está el transistor?

2) Dibuje el circuito equivalente en bajas frecuencias. Busque un valor del condensador C_x para obtener una frecuencia de corte inferior de 200 Hz. ¿Puede afirmar que existe un polo dominante?

3) Dibuje el circuito equivalente en frecuencias altas y encuentre el valor de la frecuencia de corte superior.

4) Dibuje el diagrama de Bode en módulo (dB) y fase (grados) para todas las frecuencias, nombrando los ejes y marcando adecuadamente sus escalas.

5) ¿Cuál es la ventaja de este amplificador? ¿Y sus inconvenientes? Idee algún cambio en el circuito para mejorar alguno de ellos.

Simulaciones:

Se ha escogido el transistor NPN Q2N222 modificando sus parámetros internos:

- Se ha modificado $B_f=255,9$ por $B_f=300$ para obtener la $\tau = 200$ del enunciado.
- Se han modificado $C_{jc}=7,306 p$ y $C_{je}=22,01 p$ por $C_{jc}=0p$ y $C_{je}=0,01p$ para cumplir las especificaciones del enunciado: $C_v=60 pF$ y $C_\mu=0 F$.

El esquemático del circuito a analizar es el de la Figura S11.2.

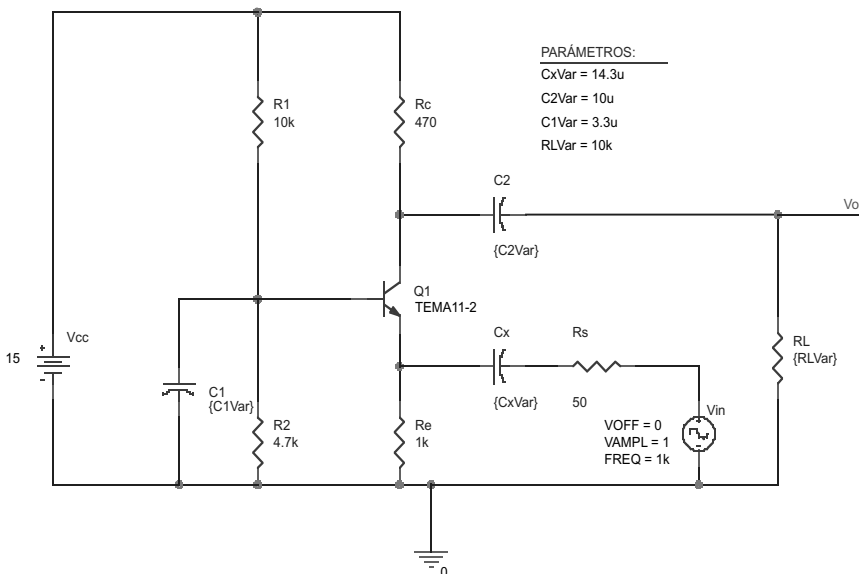


Figura S11.2. Esquemático del circuito a analizar.

1) La respuesta en frecuencia del amplificador aparece en la Figura S11.3 en forma de función de transferencia en dB. Observamos la respuesta típica de un amplificador, con una ganancia a frecuencias medias de 179 dB.

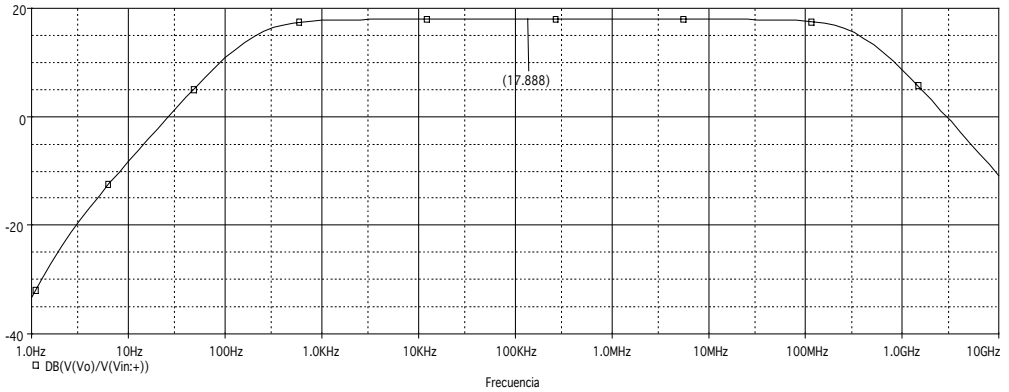


Figura S11.3. Función de transferencia: módulo en dB.

Para el cálculo de las frecuencias de corte, basta reducir esta ganancia en 3 dB y encontrar las frecuencias correspondientes. La Figura S11.4 las muestra. Se obtienen los valores de 202 Hz y 366 MHz. Nótese el elevado valor de la frecuencia de corte superior, algo típico de una configuración en base común como la usada.

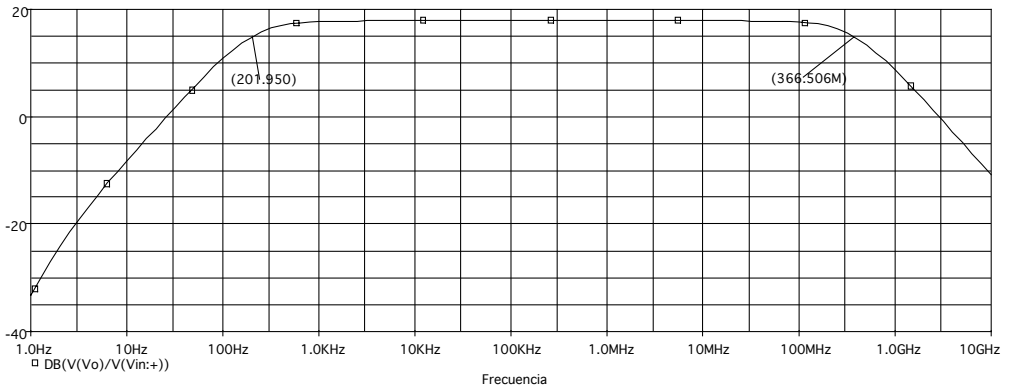


Figura S11.4. Función de transferencia: búsqueda de frecuencias de corte.

Observe el lector las caídas en la ganancia de 20 dB por década que se aprecian en ambos lados del ancho de banda, demostrando que en este circuito se puede realizar con bastante validez la aproximación de polo dominante.

2) Imaginemos que nos piden identificar el condensador que más influye en la frecuencia de corte inferior.

a) Supongamos que barremos varios valores del condensador C_x . La Figura S11.5 representa la función de transferencia en función de estos valores. Como es de esperar, al ser un condensador de acoplo, influye en frecuencias bajas. Apenas tiene influencia en frecuencias altas. Comprobamos que la variación de frecuencias bajas puede llegar a ser grande, usando la Tabla S.11.1.

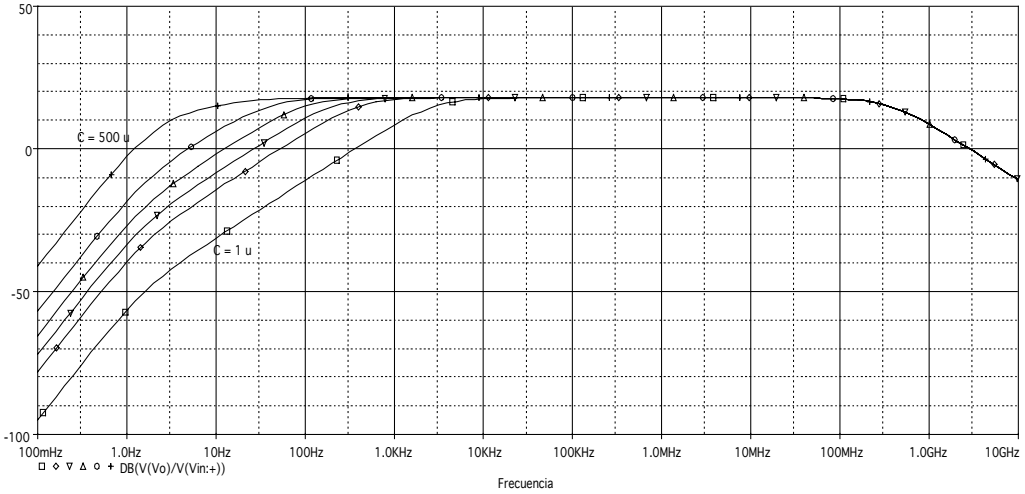


Figura S11.5. Función de transferencia: dependencia con el condensador C_x .

En ella se recogen los resultados de las frecuencias de corte inferior obtenidas con la caída de 3 dB de la ganancia a frecuencias medias obtenidas a partir de la Figura S11.5. A medida que el condensador es menor, la frecuencia de corte inferior crece. En el paso de 1 a 500 μF perdemos hasta tres órdenes de magnitud en esa frecuencia. Por tanto, la frecuencia de corte inferior varía en magnitud con el mismo orden que C_x .

Capacidad C_x (μF)	Frecuencia corte inferior (Hz)
1	2850
7	400
14	206
30	98
80	40
500	9

Tabla S11.1. Dependencia de la frecuencia de corte inferior con el condensador C_x .

b) Variando C_1 aparecen resultados en la Figura S11.6. Se ha realizado un barrido paramétrico del valor de C_1 , desde 0,1 μF hasta 100 μF . Como se aprecia fácilmente, este condensador apenas influye en la frecuencia de corte inferior.

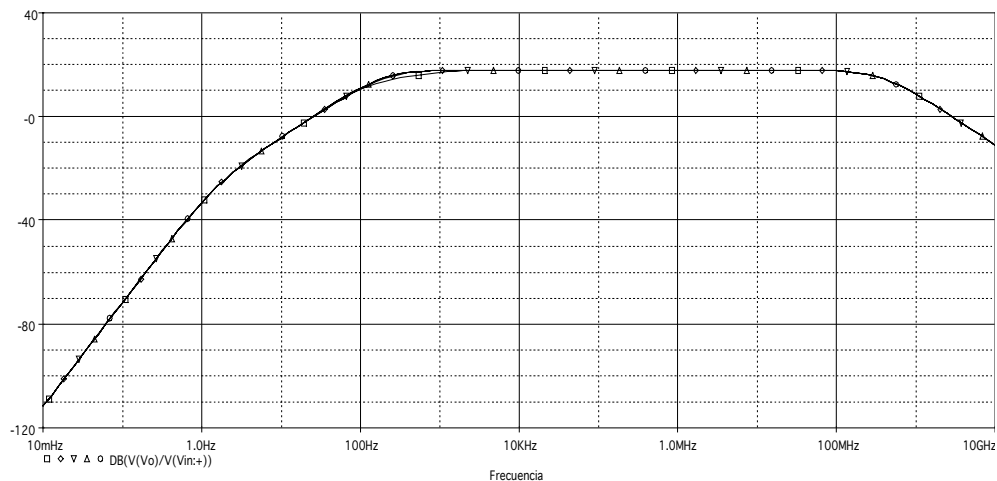


Figura S11.6. Función de transferencia: dependencia con el condensador C_1 .

La Tabla S11.2 muestra que apenas se duplica la frecuencia de corte inferior con un cambio de cuatro órdenes de magnitud en el condensador.

Capacidad C_1 (μF)	Frecuencia corte inferior (Hz)
0,1	312
1	214
10	198
100	197
1000	197

Tabla S11.2. Dependencia de la frecuencia de corte inferior con el condensador C_1 .

Finalmente, variando C_2 sí parece variar la frecuencia de corte inferior, véase la Figura S11.7.

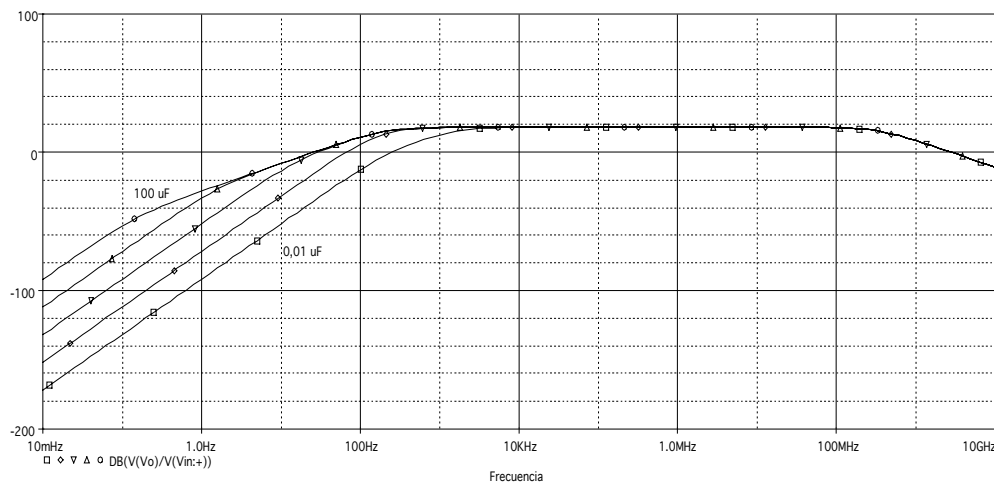


Figura S11.7. Función de transferencia: dependencia con el condensador C_2 .

El resumen de los valores hallados se obtiene en la Tabla S11.3. Este condensador no tiene apenas influencia en la frecuencia de corte inferior, pues finalmente la caída de 3 dB apenas varía. Es evidente que a partir de 0,1 μF se empieza a notar la variación de la frecuencia si el valor baja. Pero el valor de C_2 debe bajar mucho para ello, en comparación con C_x .

Capacidad C_2 (μF)	Frecuencia corte inferior (Hz)
0,01	1500
0,1	280
1	203
10	201
100	201

Tabla S11.3. Dependencia de la frecuencia de corte inferior con el condensador C_2 .

Queda claro que si depende de los condensadores de acoplo, realmente sólo podremos variar la frecuencia de corte inferior. Y que de ellos, C_x parece ser el que tiene más influencia.

3) Por último, obtenemos la respuesta en frecuencia del amplificador para diferentes valores de R_L . La Figura S11.8 nos muestra la dependencia de la función de transferencia con esta resistencia.

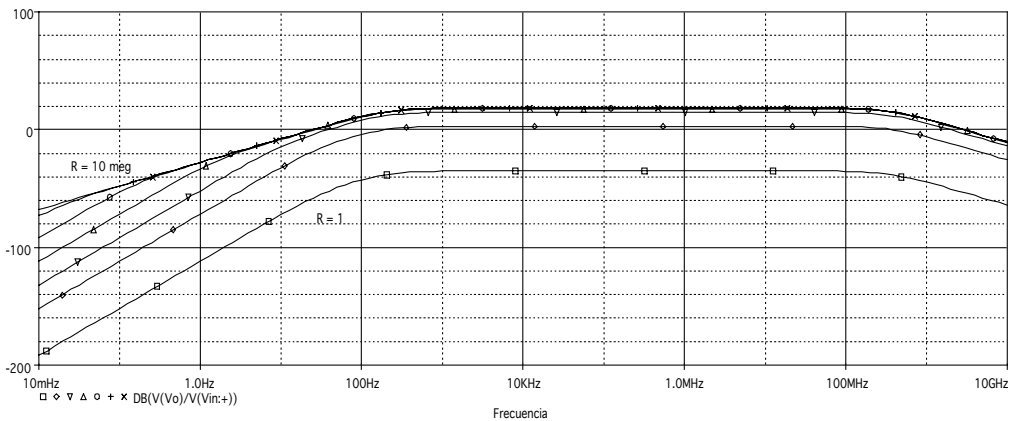


Figura S11.8. Función de transferencia: dependencia con la resistencia R_L .

Se observa en la Tabla S11.4, resumen de valores obtenidos de la Figura S11.8, que la resistencia R_L prácticamente no influye en el ancho de banda, variando menos del 1%; pero sí que influye en la ganancia del amplificador, especialmente si la resistencia baja de 1 $k\Omega$. Obviamente, en ese caso los efectos de carga hacen que la resistencia de salida del amplificador tenga valores similares o mayores que R_L y se pierda gran parte de la ganancia.

Resistencia R_L (Φ)	Ganancia a frecuencias medias (dB)	Frecuencia corte inferior (Hz)	Frecuencia corte superior (MHz)
1	-35	209	364,4
100	3,2	207	364,6
1k	15	203	365
10k	18	202	365,3
100k	18,2	202	365,4
1M	18,2	202	365,4
10M	18,2	202	365,4

Tabla S11.4. Dependencia de parámetros con la resistencia R_L .

12



Conceptos básicos de realimentación electrónica

Problema 12.1

El circuito es el indicado en la Figura S12.1. Se dan los siguientes datos: $\beta = 250$, $V_{BE} = 0,6 \text{ V}$. $C_{\psi} = 20 \text{ pF}$. Calcular:

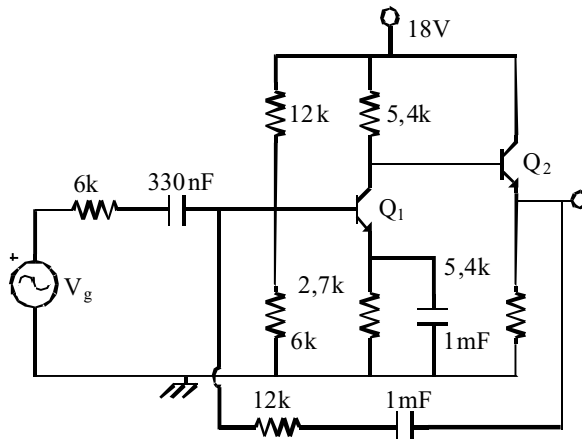


Figura S12.1. Circuito amplificador a analizar.

- 1) Calcule los parámetros de polarización: I_{CQ1} , V_{CQ1} , I_{CQ2} y V_{CEQ2} .
- 2) Calcule a frecuencias medias A , τ , V_o/V_g y Z_i .

3) Obtenga el ancho de banda, la frecuencia de corte inferior y la frecuencia de corte superior, utilizando el método de las constantes de tiempo (considere sólo el cálculo del término a1).

NOTA: Se recuerda que el circuito de la figura es un amplificador realimentado y en consecuencia debe calcular los apartados 2) y 3).

Simulaciones:

Para realizar la siguiente simulación se ha optado para los transistores NPN por el modelo Q2N2222, aunque se les ha modificado para conseguir acercarse a las especificaciones del enunciado: cambiando su parámetro interno $Bf=255,9$ por $Bf=500$ se consigue una τ más cercana a la de 250 del enunciado. La Figura S12.2 muestra el esquemático del circuito a analizar.

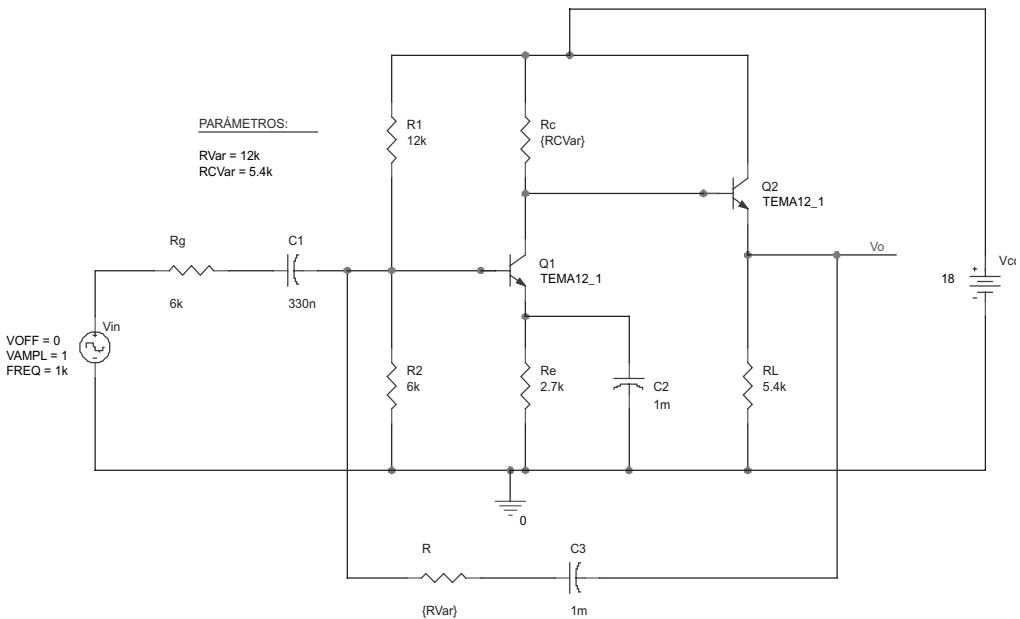


Figura S12.2. Esquemático del circuito amplificador a analizar.

1) En la primera simulación se estudia la respuesta en frecuencia del circuito.

a) La salida en decibelios se muestra en la Figura S12.3, donde se aprecia una respuesta típica de amplificador, con una ganancia a frecuencias medias de 5,78 dB.

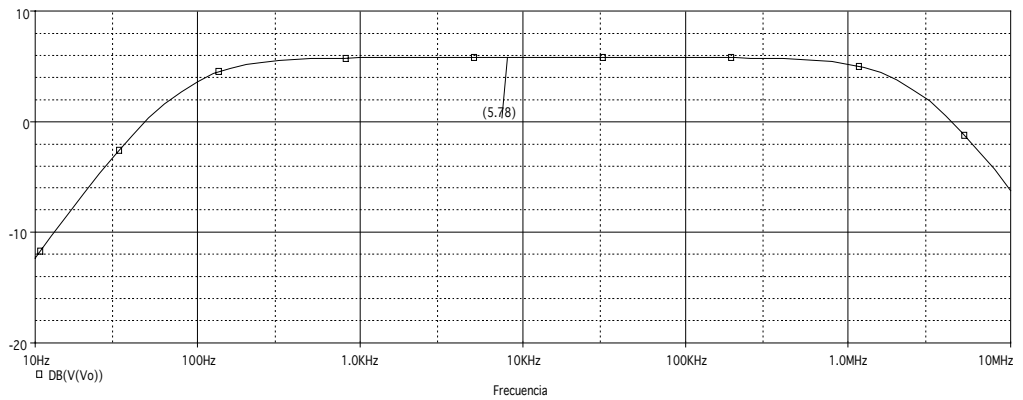


Figura S12.3. Respuesta en frecuencia del circuito.

b) En la Figura S12.4 se estudia, a través de la representación de la ganancia en decibelios (el cociente entre la tensión de salida y la entrada), dónde se encuentran las frecuencias de corte inferior y superior, a base de encontrar la caída de 3 dB desde las frecuencias medias. Encontramos 81,6 Hz para la frecuencia de corte inferior y 2,6 MHz para la superior.

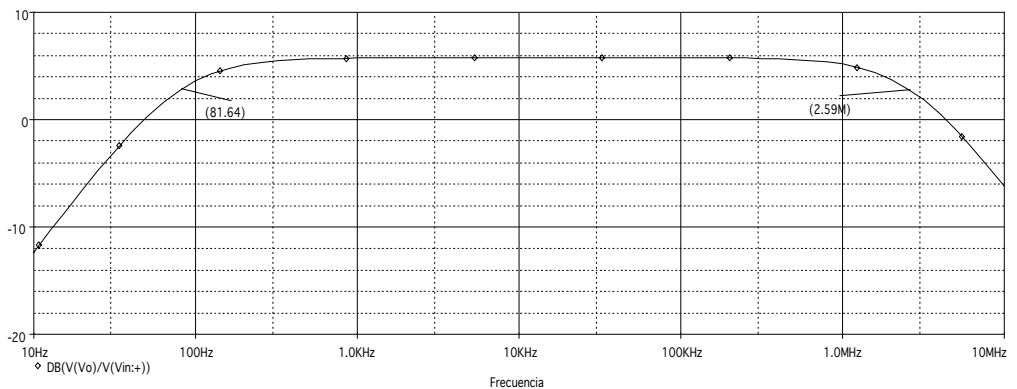


Figura S12.4. Respuesta en frecuencia: búsqueda de las frecuencias de corte.

La ganancia a frecuencias medias puede encontrarse como 1,95 V/V, bien obteniéndola a partir de la figura anterior, bien a partir de una representación del cociente de tensiones (no en decibelios).

2) Simulemos ahora la Etapa A. Recuérdese cómo deberíamos modificar el circuito de partida para que podamos quedarnos sólo con la Etapa A. Como se trata de un amplifi-

cador paralelo–paralelo debemos eliminar la rama de realimentación (la resistencia de 12 k Φ y el condensador de 1 mF).

a) En la Figura S12.5 se muestra la tensión de salida por la Etapa A, en decibelios. Compárese con la respuesta obtenida en el circuito realimentado, en la Figura S12.3. Por un lado, la ganancia es claramente mayor, ya que la salida lo es, y por otro observamos un claro recorte en el ancho de banda; en concreto, en la disminución de la frecuencia de corte superior. En efecto, en frecuencias medias el valor de la salida en dB es 38,4.

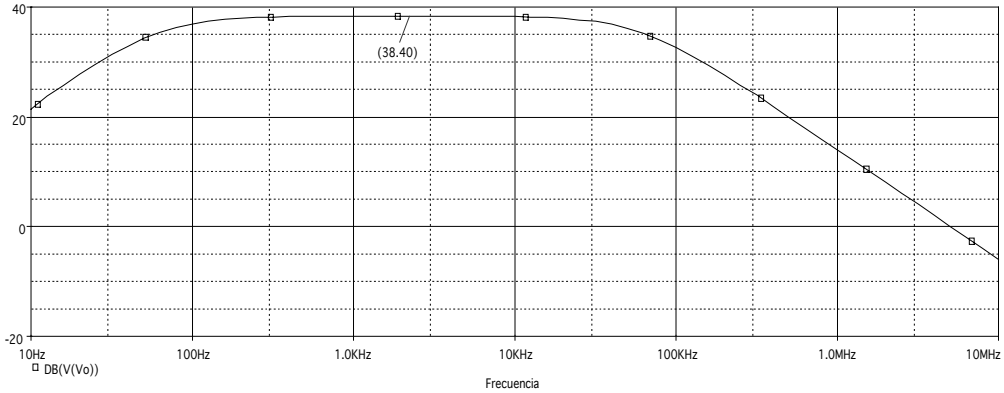


Figura S12.5. Tensión de salida en dB de la Etapa A.

En la Figura S12.6 se muestra la representación en decibelios del cociente entre la salida y la entrada, es decir, el módulo de la función de transferencia de la Etapa A, en diagrama de Bode. Podemos obtener a partir de él, y con la caída en 3 dB desde las frecuencias medias, cuáles son las frecuencias de corte inferior y superior. En concreto, la inferior resulta de 63,6 Hz, y la superior de 60,6 kHz.

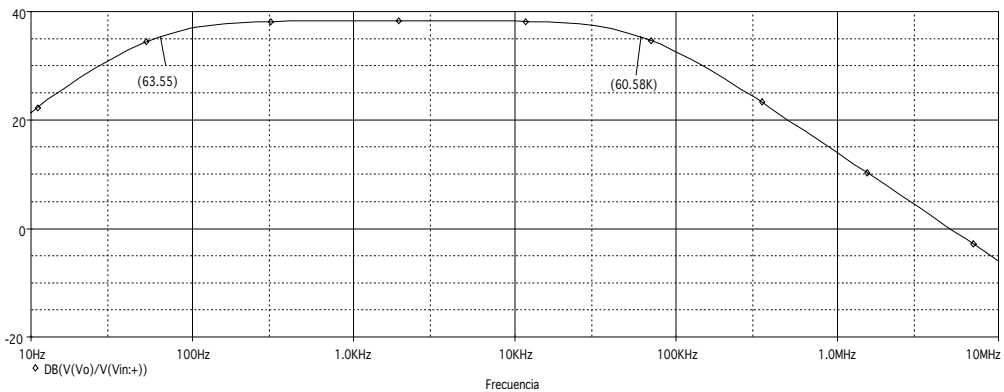


Figura S12.6. Módulo de la función de transferencia de la Etapa A.

Comparando estos resultados con los del circuito realimentado, comprobamos que la frecuencia de corte inferior apenas varía, pero la superior aumenta, al realimentar en dos órdenes de magnitud. Esto muestra que la realimentación consigue aumentar el an-

cho de banda. Como sabemos, la reducción de la ganancia es el precio que se paga por ese incremento. En la Figura S12.7 se muestra la ganancia como cociente entre tensiones de salida y de entrada. El resultado es 83,21 V/V, mucho mayor que cuando realimentamos el circuito. No obstante, se invita al lector a responder a un par de preguntas: ¿es constante el producto ganancia por ancho de banda? Y además, ¿hemos representado la ganancia más interesante en este circuito al representar la de tensión? Piénsese en el tipo de realimentación usado, y pruebe el lector una simulación como la realizada pero representando una ganancia diferente (de transimpedancia, por ejemplo).

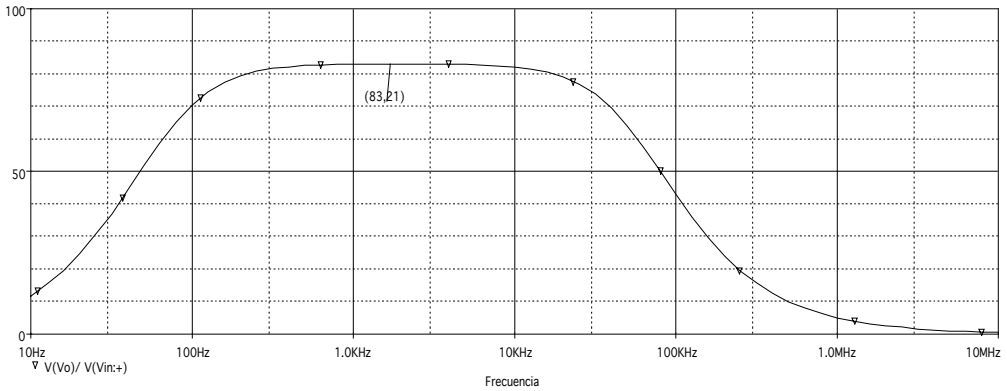


Figura S12.7. Ganancia de tensión de la Etapa A.

3) Modificamos la resistencia del colector de Q_1 de $5,4\text{ k}\Omega$ a $1\text{ k}\Omega$. Estudiemos las modificaciones que se producen.

a) Simulamos de nuevo la Etapa A y obtenemos una tensión de salida en dB de 25,1, como se aprecia en la Figura S12.8. Comparándola con la obtenida en la Figura S12.5, vemos que se ha reducido considerablemente la tensión de salida. El lector puede averiguar con la resolución del problema el parámetro que hemos cambiado en la expresión de la ganancia.

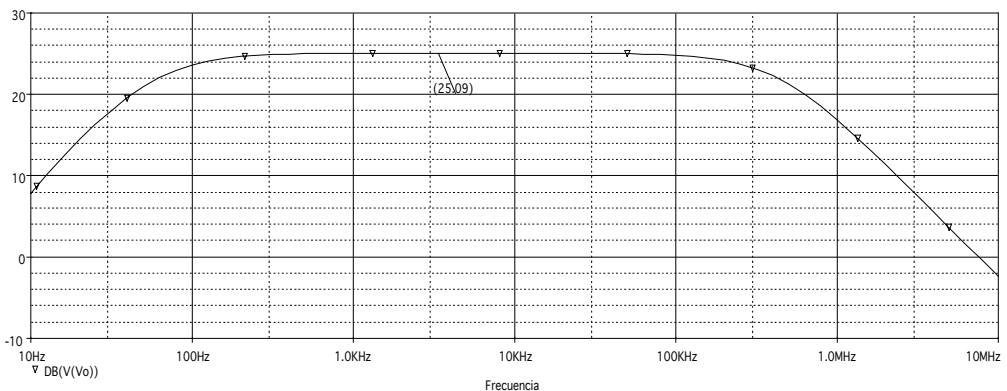


Figura S12.8. Ganancia de tensión de la Etapa A variando la resistencia de colector.

b) Estudiando la nueva respuesta en frecuencia del sistema, hallamos la ganancia total del sistema realimentado, y las frecuencias de corte, usando la representación del módulo del diagrama de Bode en la Figura S12.9. Comprobamos una ganancia de unos 25 dB y unas frecuencias de corte inferior de 62,8 Hz y superior de 421,3 kHz. De nuevo no varía apenas la frecuencia de corte inferior, pero la superior pasa a tener un valor un orden de magnitud menor que en el caso del enunciado. Estamos variando la ganancia, sí, pero el ancho de banda también, y en la misma proporción.

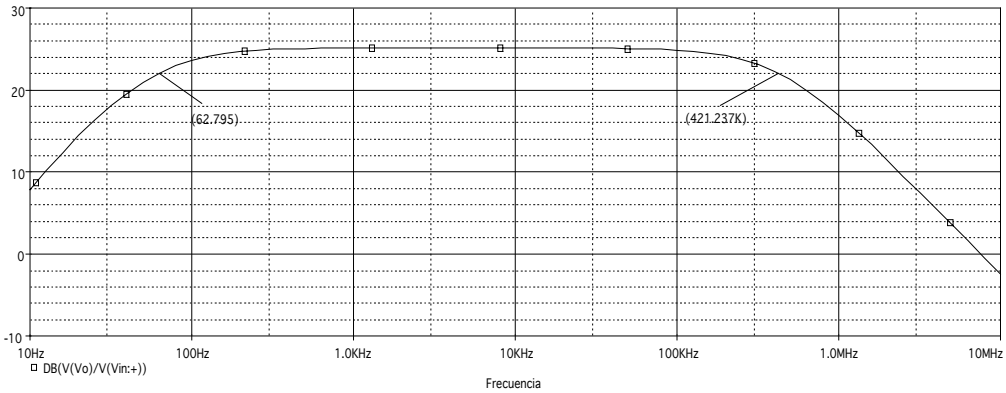


Figura S12.9. Módulo de la función de transferencia del circuito completo con la nueva resistencia de colector.

4) Si variamos la resistencia de realimentación de 12 k Φ a 2,4 k Φ , se han de producir variaciones en la ganancia y en el ancho de banda del sistema. Estudiémoslas. En la Figura S12.10 se muestra el módulo de la función de transferencia del sistema. Existe una radical caída de la ganancia. El sistema ahora atenúa, no amplifica. En tensión, tenemos 0,4 V/V de ganancia. De nuevo se sugiere al lector que averigüe si todas las ganancias (en corriente, en transimpedancia o en transconductancia), en especial la de mayor interés en esta realimentación, son tan malas como la resaltada.

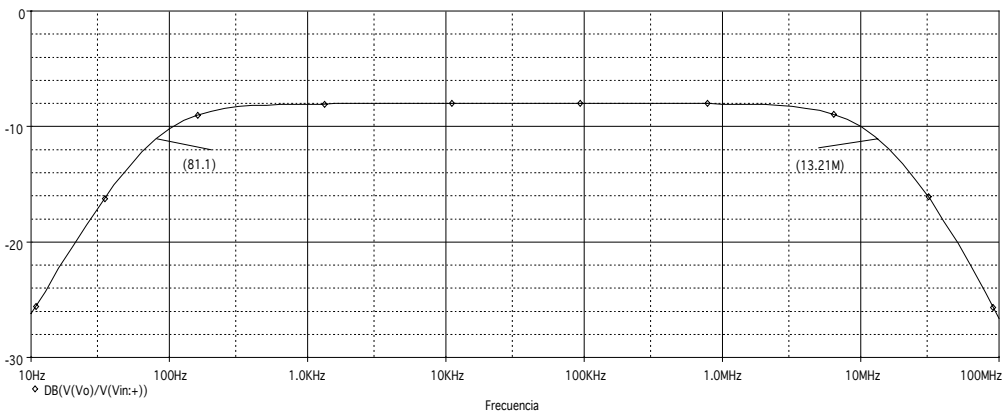
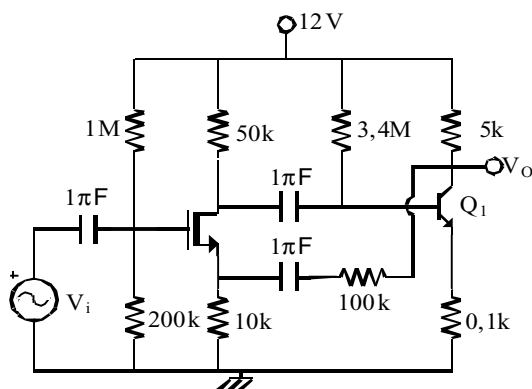


Figura S12.10. Módulo de la función de transferencia para la nueva resistencia de la realimentación.

En cuanto a las frecuencias de corte, la inferior es de 81,1 Hz y la superior de 13,2 MHz. La frecuencia de corte superior es un orden de magnitud mayor, aunque la ganancia de tensión se ha reducido sensiblemente. Obsérvese que sólo se ha modificado una parte del circuito: la resistencia se encuentra en la rama de la realimentación, en la red τ . Esta modificación ha de afectar de nuevo a la respuesta en frecuencia, la ganancia, las resistencias de entrada y salida... Se invita al lector a averiguar nuevas variaciones de parámetros con los resultados de sus simulaciones.

Problema 12.2

Dado el amplificador realimentado de la Figura S12.11, se pide obtener:



Datos:

Transistor MOSFET
 $g_m=0,8 \text{ mA/V}$
 $(K=1 \text{ mA/V}^2, V_t=0)$

Transistor bipolar
 $g_m=40 \text{ mA/V}$
 $r_v=7,5 \text{ K}\Phi$
 $(V_{BE}=0,7 \text{ y } \tau=300)$

Figura S12.11. Circuito a analizar.

- 1) Demostrar que es una realimentación negativa.
- 2) Indicar qué tipo de realimentación es (tensión o corriente en la entrada y en la salida). ¿Cuáles son los parámetros más adecuados para la asociación?
- 3) Identificar los componentes que pertenecen al bloque de realimentación y calcular los parámetros R_x , R_y y τ .
- 4) Calcular la resistencia de entrada, la de salida y la ganancia del amplificador realimentado.
- 5) Si el ancho de banda del amplificador sin realimentar, con los efectos de carga, fuera 1 MHz, ¿Cuál sería el ancho de banda del amplificador realimentado?

Simulaciones:

- 1) Realizando la simulación de circuito, encontramos una ganancia de tensión (cociente entre tensiones de salida y de entrada) como la de la Figura S12.12. En este caso, la ganancia a frecuencias medias resulta de 28,0 V/V. Para encontrar las frecuencias de corte superior e inferior en esta representación basta con averiguar cuándo la proporción

entre entrada y salida cae hasta un 71% del valor a frecuencias medias. Mediante este punto se obtienen 26,4 kHz de frecuencia de corte inferior y 10,5 MHz de superior.

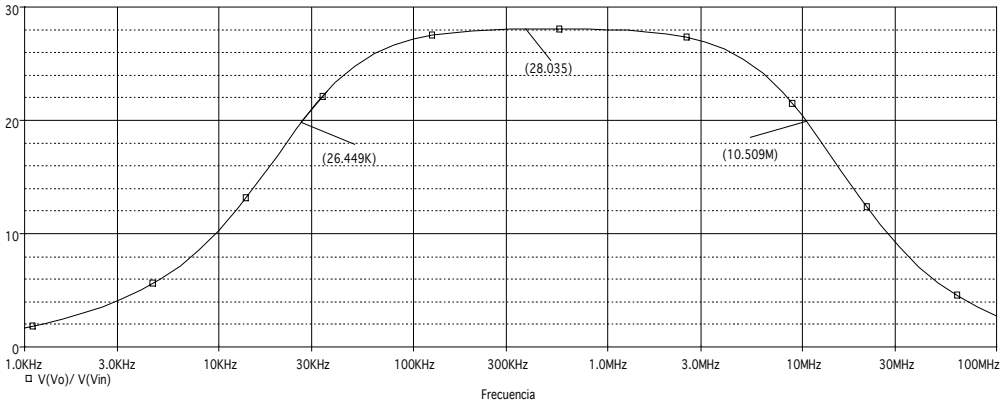


Figura S12.12. Ganancia del sistema completo.

2) Es sumamente interesante para el lector averiguar cómo varía un parámetro de interés con la realimentación en este circuito. Si simulamos a través de un *bias point* con la particularidad de *small signal DC-gain* (TF) obtendríamos las resistencias de entrada. Se sugiere al lector que intente averiguar la del circuito realimentado y la de la Etapa A sin realimentar. Este circuito es serie-paralelo, con lo que recuérdese que la eliminación de la red τ de realimentación implica eliminar la resistencia de 100 k Φ y cortocircuitar a tierra la de 10 k Φ .

Comprobará el lector que en ambos casos obtiene un valor idéntico. Nótese que la resistencia de entrada que la señal encuentra en el circuito es prácticamente el paralelo de las resistencias de puerta del transistor MOSFET, malla que no forma parte de la realimentación. Por tanto, aunque la impedancia que se encuentra tras ella mejora sensiblemente tras la realimentación, la resistencia de entrada apenas varía.

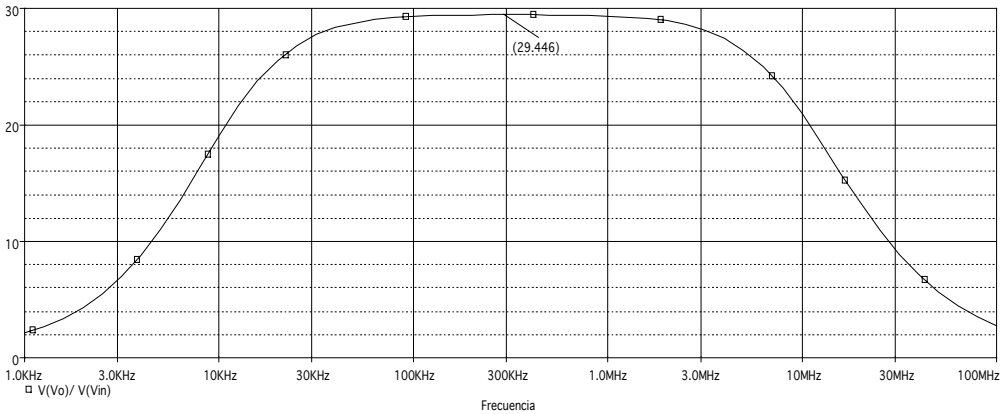


Figura S12.13. Ganancia de la Red A.

3) La ganancia de la Etapa A por separado se muestra, aprovechando la simulación, en la Figura S12.13. Observamos un ligero aumento en la ganancia a frecuencias medias y una leve alteración en la frecuencia de corte superior. Es cierto que varía la frecuencia de corte inferior (trate de averiguar qué parámetro ha podido hacerla variar), pero el ancho de banda está mucho más relacionado con la superior. ¿Ha aparecido algún efecto real en la resistencia de entrada relacionado con la del MOSFET? Obsérvese que la resistencia de entrada emulada es finita, no infinita, como en el caso ideal.

14



Conceptos básicos del amplificador operacional

<https://yolibrospdf.com/electronica.html>

Problema 14.1

El sistema de la Figura S14.1 es un transductor de ritmo cardíaco, para integrar un tacómetro. El sistema mide la diferencia de voltaje V_1-V_2 , que vamos a suponer (por simplicidad) como una señal senoidal de entre 0 y 25 mV de pico. La alimentación de todo el sistema es $V_{CC}=12$ V.

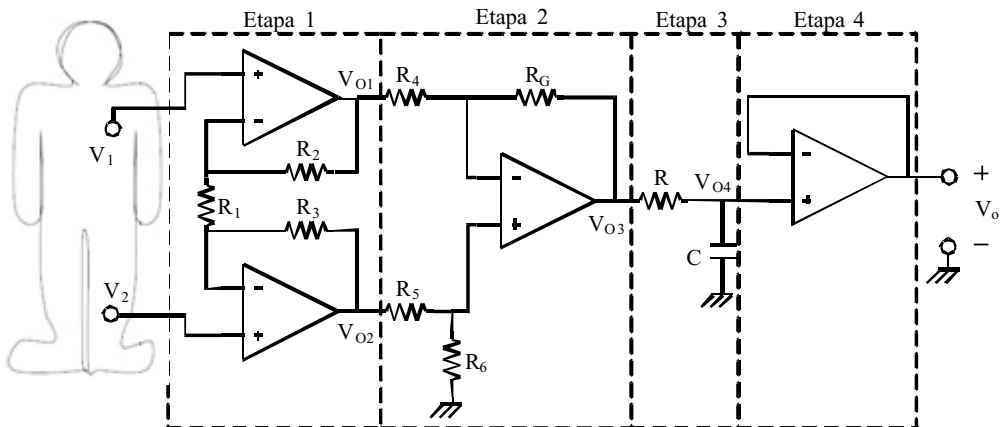


Figura S14.1. Circuito amplificador a analizar.

- 1) Calcule la ganancia de la primera etapa como el cociente $\frac{V_{O1} - V_{O2}}{V_1 - V_2}$.
- 2) Calcule la ganancia diferencial de la segunda etapa, como $\frac{V_{O3}}{V_{O1} - V_{O2}}$.
- 3) Tenga en cuenta que la etapa se coloca para transmitir sólo la información importante, es decir, el ritmo cardíaco, que puede ir de 35 a 200 pulsaciones por minuto. Diseñe esta etapa para eliminar la información espuria.
- 4) Calcule la ganancia diferencial total, como: $\frac{V_O}{V_1 - V_2}$, para las frecuencias de interés (bajas frecuencias). Dibuje el diagrama de Bode del sistema.

Datos:

$R_1=1\text{ k}\Phi$; $R_2=10\text{ k}\Phi$; $R_3=10\text{ k}\Phi$; $R_4=1\text{ k}\Phi$; $R_5=1\text{ k}\Phi$; $R_6=10\text{ k}\Phi$; $R_C=10\text{ k}\Phi$; $R=10\text{ k}\Phi$.

Simulaciones:

Para la simulación se ha utilizado el modelo de amplificador operacional uA741 de la librería OPAMP.olb. Este amplificador es uno de los pioneros entre los amplificadores operacionales, y pese a ser ampliamente superado en la actualidad por las prestaciones de otros más modernos, desde el punto de vista didáctico resulta de interés por sus características, de análisis sencillo. El esquemático del circuito total usado corresponde a la Figura S14.2. Para hacer corresponder aún más la emulación a la realidad, se añaden entre los dos terminales de alimentación y la referencia del circuito sendos condensadores, destinados a eliminar fuentes de ruido en el sistema, algo que suele utilizarse en chips de amplificadores entre los terminales destinados en sus pastillas a las alimentaciones.

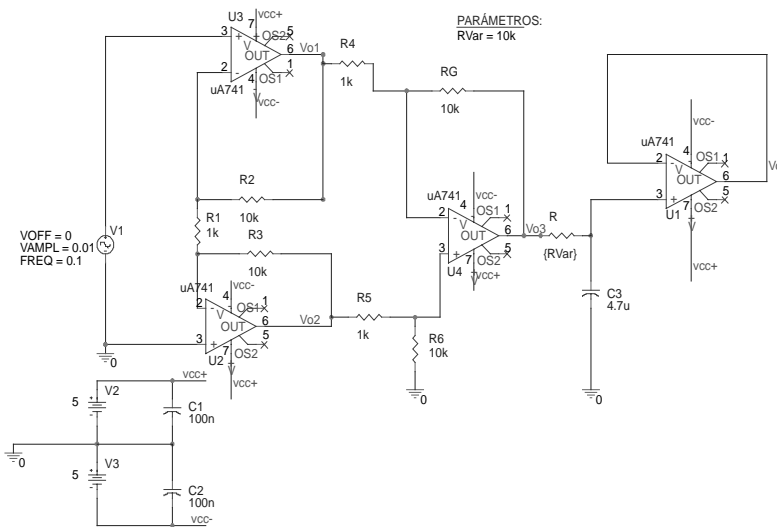


Figura S14.2. Esquemático del circuito amplificador a analizar.

1) Estudiemos la respuesta en frecuencia del circuito con una simulación AC: en la Figura S14.3 aparece la ganancia de tensión en decibelios. La forma de la ganancia muestra una respuesta típica de filtro paso bajo. Notamos que la ganancia es de 46,4 dB, pero que la frecuencia de corte resulta ser de 3,4 Hz, con lo que los efectos reales han rebajado la frecuencia de corte respecto a lo previsto.

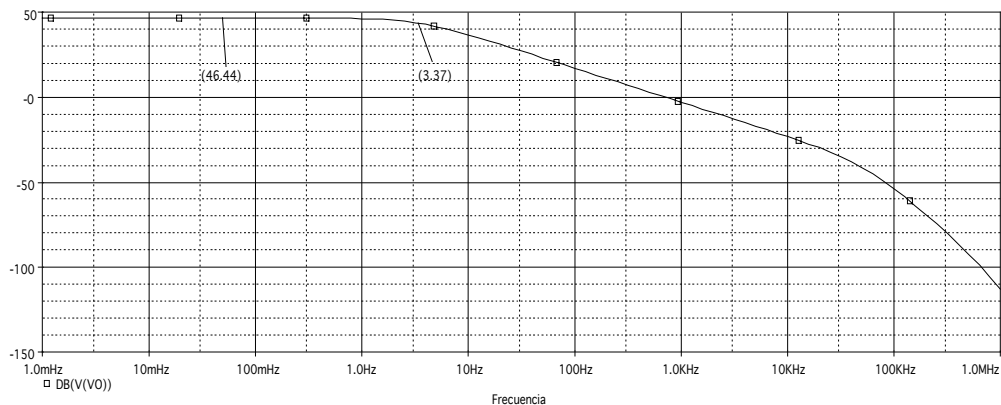


Figura S14.3. Respuesta en frecuencia del circuito amplificador a través de la función de transferencia.

La manera habitual de proceder en un laboratorio sería ir viendo etapa por etapa y analizando los efectos presentes. Estudiamos del mismo modo qué ocurre mediante una simulación temporal en las entradas de cada uno de los amplificadores operacionales. Se muestran en la Figura S14.4 todas las entradas diferenciales en cada uno de ellos. Notamos que en todos los casos obtenemos una señal sinusoidal, bien formada, creciendo con cada paso por los mismos y manteniendo la polaridad. Por tanto, los amplificadores operacionales contendrán en todos los casos transistores ubicados en la zona de funcionamiento activa, sin saturarse.

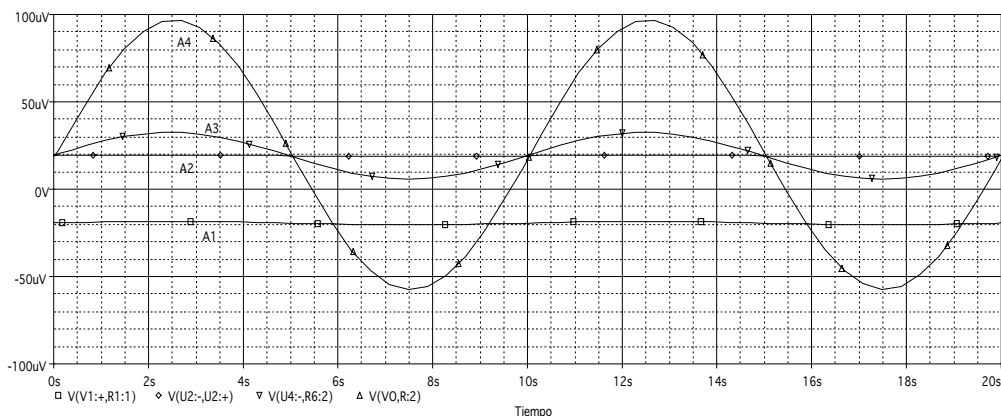


Figura S14.4. Representación temporal de la tensión diferencial a la entrada de todos los amplificadores.

2) Variemos los valores de R, usando dos diferentes: $R=1\text{ k}\Omega$ y $R=100\text{ k}\Omega$. Nos encontramos en una etapa caracterizada por ser el filtro paso bajo del circuito.

- Con $R=1\text{ k}\Omega$, la Figura S14.5 muestra la respuesta a través de la ganancia en decibelios de la salida, a fin de compararla con la correspondiente Figura S14.3 anteriormente analizada. Notemos que la resistencia variada no cambia un ápice los 46,4 dB que teníamos en frecuencias bajas como salida, pero sí varía la frecuencia de corte, pues la amplía a 33,7 Hz.

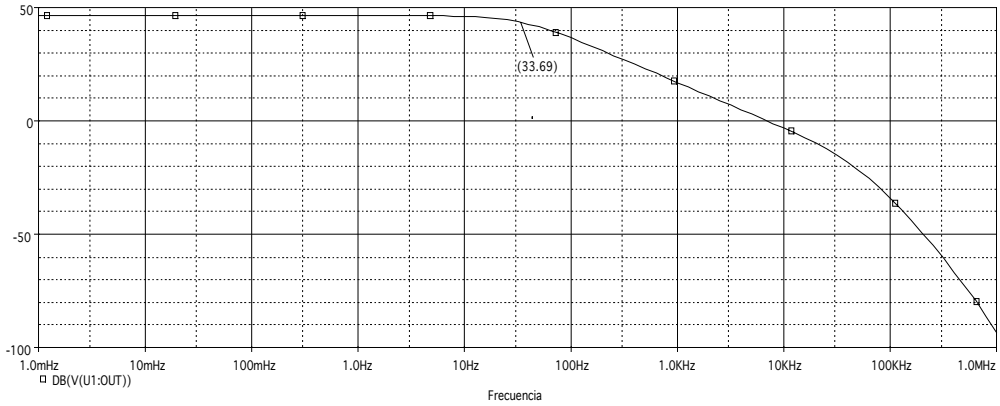


Figura S14.5. Respuesta en frecuencia tras el cambio de resistencias.

- Con $R=100\text{ k}\Omega$, la Figura S14.6 muestra una repetición de lo dicho para la ganancia a frecuencias bajas, pero esta vez la frecuencia de corte inferior pasa a ser de 0,3 Hz. En definitiva, aumentando un orden de magnitud la resistencia R estamos disminuyendo en un orden de magnitud la frecuencia de corte inferior. Dado que la resistencia y la constante de tiempo de carga del condensador tienen relación inversa con la frecuencia

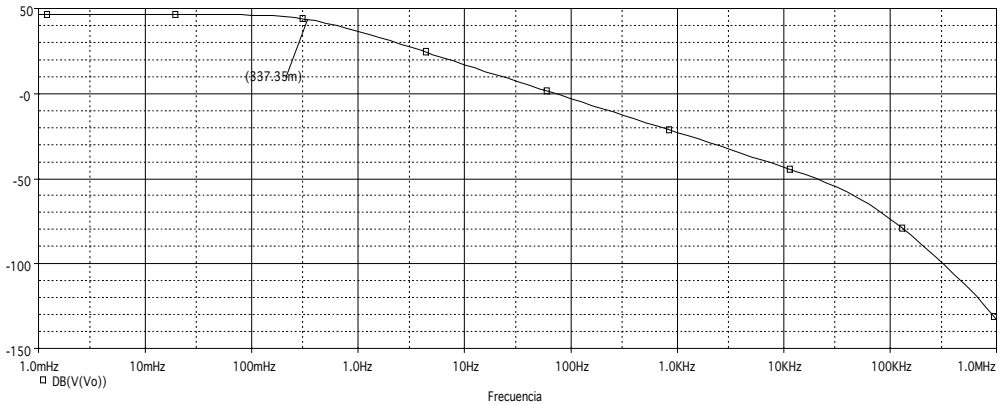


Figura S14.6. Tensión de salida en decibelios.

de corte inferior del filtro paso bajo, podemos concluir que el filtro marca la respuesta en frecuencia del circuito completo, muy por debajo de las influencias de los amplificadores operacionales. No obstante, el posible efecto de la resistencia de entrada en el último amplificador operacional puede haber reducido en parte la frecuencia de corte esperada. Por eso, este tanteo permitiría una mejor aproximación a la resistencia buscada.

3) Supongamos ahora una tensión diferencial de entrada $V_1-V_2=1$ V. Las Figuras S14.7 a S14.10 muestran unas simulaciones temporales de las tensiones diferenciales de entrada de los diferentes amplificadores. Se demuestra con su estudio que los amplificadores no soportan una tensión de entrada diferencial tan alta a la entrada, pues se producen distorsiones de cruce en el primer amplificador, y graves saturaciones en los demás. Los transistores internos con que se implementan los amplificadores operacionales se encuentran en zonas de saturación de este circuito.

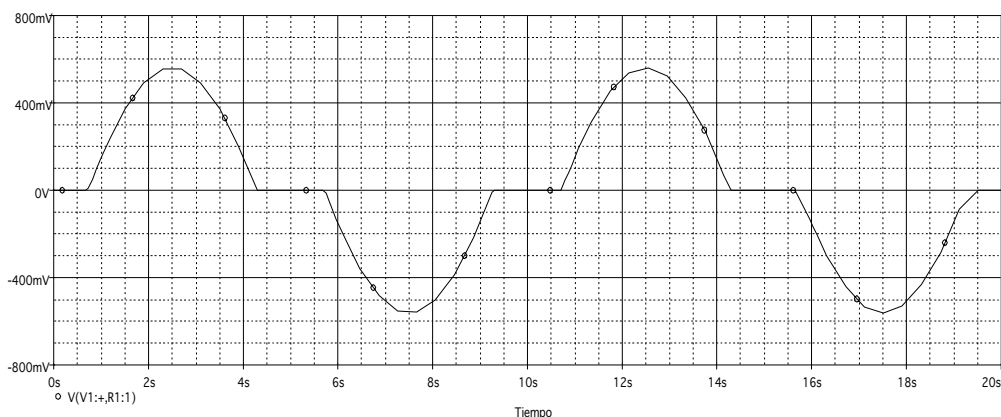


Figura S14.7. Tensión de entrada diferencial en el amplificador operacional A1.

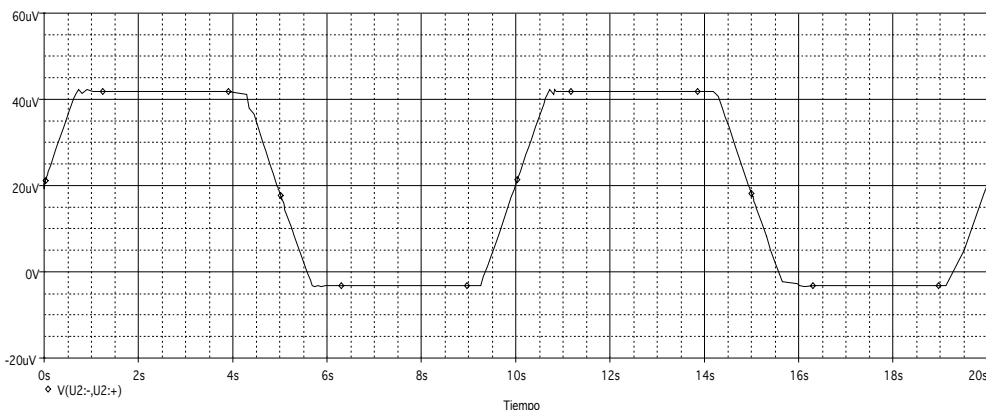


Figura S14.8. Tensión de entrada diferencial en el amplificador operacional A2.

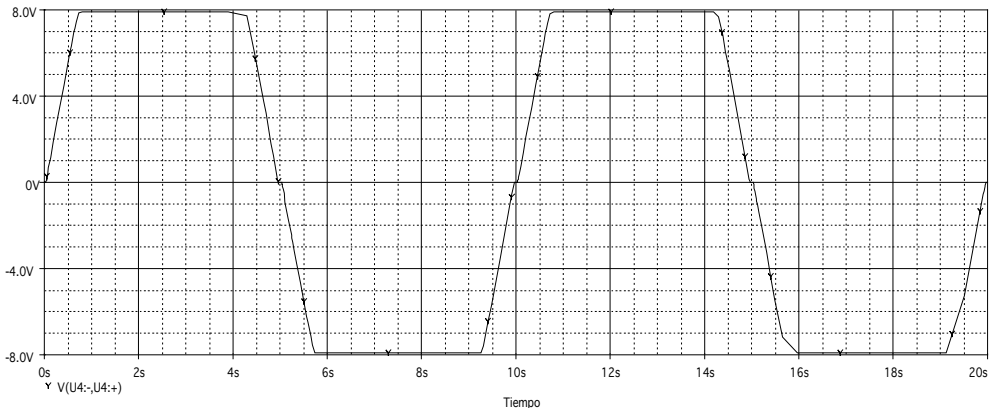


Figura S14.9. Tensión de entrada diferencial en el amplificador operacional A3.

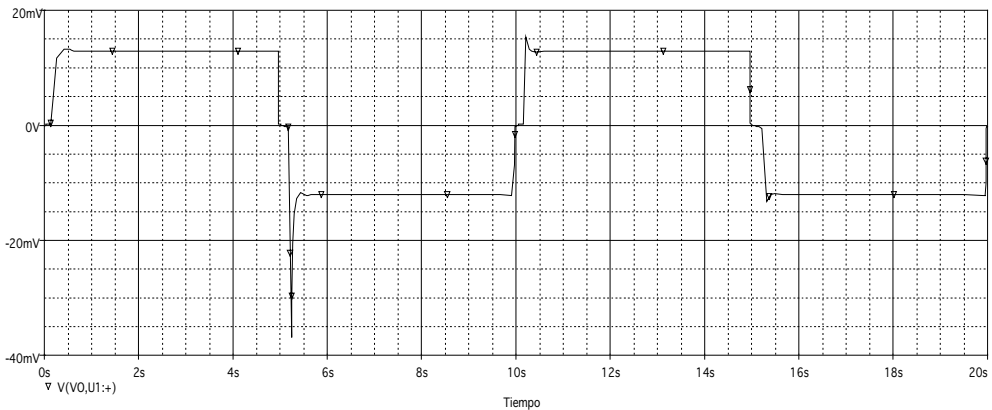


Figura S14.10. Tensión de entrada en el amplificador operacional A4.

En estos casos, las tensiones de salida están tratando de superar las alimentaciones establecidas.

Problema 14.2

El circuito de la figura funciona como un amplificador de las señales recibidas en un enlace de radiofrecuencias. En concreto, amplifica las señales de ondas largas y medias (en total, señales comprendidas en el intervalo de frecuencias de 30 kHz a 3 MHz).

Como puede apreciar, el circuito consta de cuatro etapas, cada una con su función. Hay dos resistencias variables (R_A y R_B), dispuestas de tal modo que, finalmente, es muy sencillo controlar la frecuencia de corte superior (f_A) e inferior (f_B) del sistema. Suponga que los amplificadores operacionales son ideales.

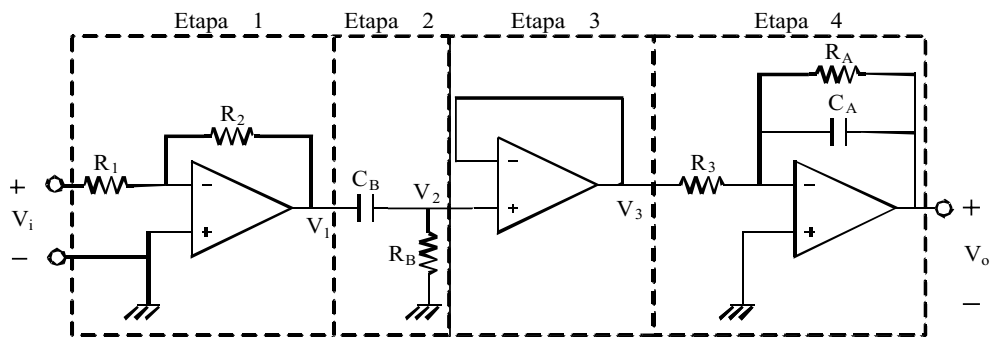


Figura S14.11. Circuito amplificador a analizar.

- 1) Indique cualitativamente la función de cada etapa. No haga ningún cálculo aún.
- 2) ¿Cuál es la resistencia de entrada del sistema amplificador total? ¿Cómo la mejoraría?
- 3) ¿Cuál es la resistencia de salida del sistema amplificador total?
- 4) Calcule qué valor deben tener R_A y R_B para que, en efecto, las señales que se amplifiquen mejor sean las que tienen las frecuencias especificadas. Para ello, use la función de transferencia $\frac{V_0}{V_1}$ del sistema completo, calculada empleando las de cada etapa por separado ($\frac{V_0}{V_3}, \frac{V_3}{V_2}, \dots$).
- 5) Con los ceros y polos que obtiene de la función de transferencia anterior, dibuje el diagrama de Bode en módulo (dB) y fase (grados) para todas las frecuencias.
- 6) Responda cualitativamente qué le ocurriría a la salida del circuito cuando en la entrada V_1 hay una señal de 1 V de amplitud y 300 kHz de frecuencia ¿Cómo podría controlar la ganancia sin variar las frecuencias de paso?

Datos:

Amplificadores alimentados a $V_{CC}=12$ V;
 $R_1=1$ k Φ ; $R_2=100$ k Φ ; $R_3=1$ k Φ ; $C_A=15$ pF; $C_B=4,7$ nF

Simulaciones:

Para la simulación de nuevo se ha utilizado el modelo de amplificador operacional uA741 de la librería OPAMP.olb, por su simplicidad. Nuevamente, en el esquemático de la Figura S14.12 se observa que se ha implementado la precaución habitual de colocar condensadores entre las alimentaciones y la referencia del circuito.

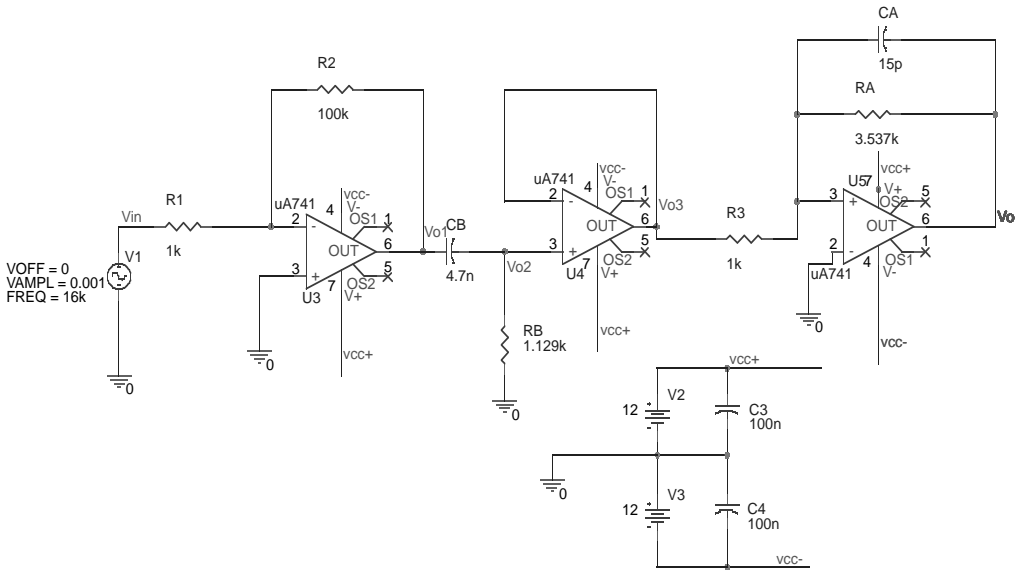


Figura S14.12. Esquemático del circuito a analizar.

1) Realizamos una simulación del circuito completo para ver su respuesta en frecuencia y obtenemos la ganancia de tensión mostrada en la Figura S14.13. Para sorpresa respecto a lo esperado según los cálculos de resolución del problema, la ganancia es cercana a 90 V/V, pero el ancho de banda es muy reducido. Cuando esto ocurre en un circuito, lo normal en el laboratorio es que busquemos etapa por etapa dónde se encuentran los efectos reales que reducen el ancho de banda tan drásticamente. Procedamos de igual forma en nuestra simulación.

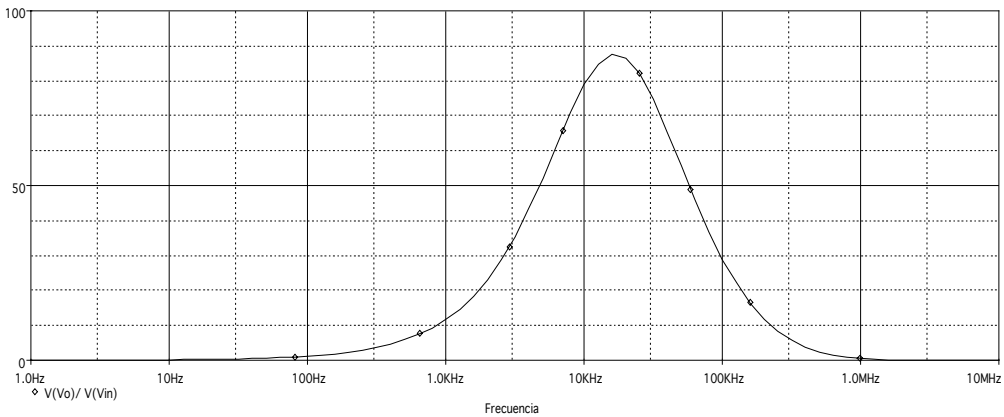


Figura S14.13. Ganancia del circuito.

- Analicemos la Etapa 1: se trata de un amplificador inversor, y su ganancia en tensión aparece representada en la Figura S14.14. Se observa que la ganancia coincide con la

esperada, de valor 100, pero al considerar los efectos reales del amplificador se aprecia la acción de un polo que provoca una frecuencia de corte superior de 10 kHz, que no habíamos tenido en cuenta en los cálculos teóricos. Este ancho de banda no nos permite cumplir las especificaciones del enunciado.

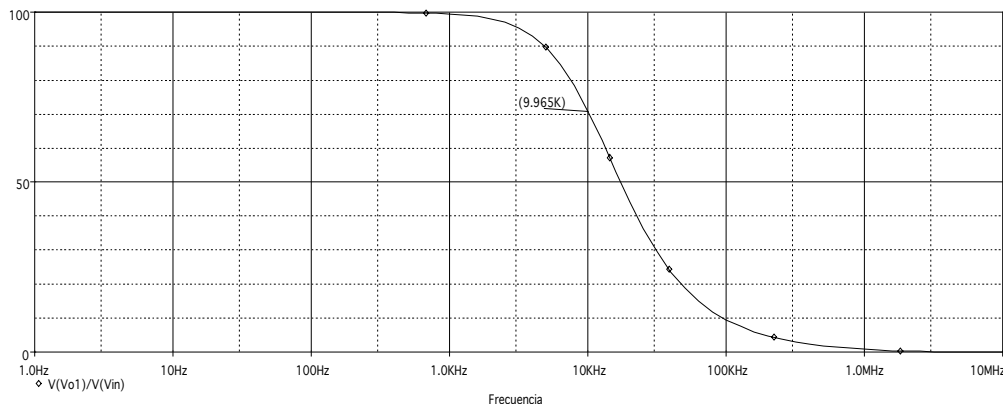


Figura S14.14. Ganancia del amplificador inversor en la entrada.

Si quisiésemos ampliar este ancho de banda podríamos valernos de que el producto del ancho de banda por la ganancia es una constante, por lo tanto si disminuimos la ganancia aumentaríamos el ancho de banda, es decir, ganamos ancho de banda a costa de reducir ganancia. Intentemos comprobar este efecto utilizando dos valores diferentes de la resistencia R_2 .

- Para $R_2 = 10\text{ k}\Omega$ se obtiene una respuesta en la función de transferencia como la de la Figura S14.15. Compárese con la anterior Figura para comprobar la variación en el ancho de banda, pues éste es del orden de 10 veces mayor (92,1 kHz). Además, se ha reducido la ganancia, que ahora es en frecuencias bajas de 10 V/V.

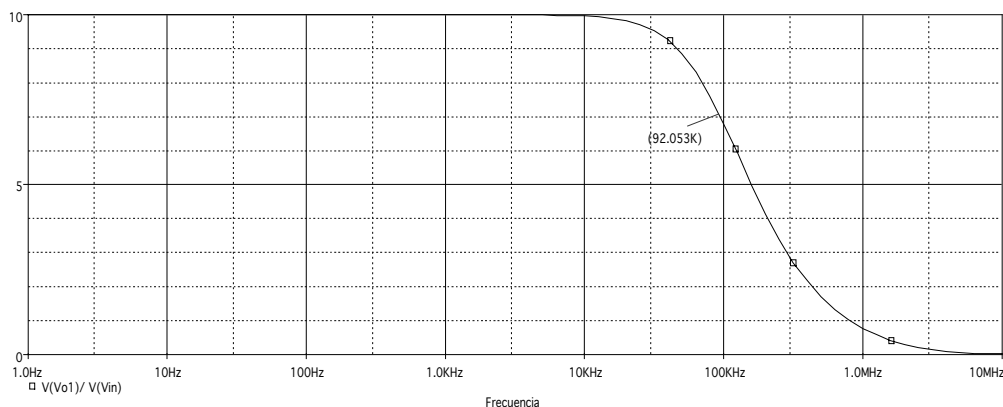


Figura S14.15. Ganancia del amplificador inversor en la entrada con R_2 de 10 k Ω .

- Para $R_2=1\text{ k}\Omega$ encontramos una nueva disminución de la ganancia a frecuencias bajas, visible en la Figura S14.16, ya que ahora dicha ganancia es simplemente la unidad. Y nuevamente se encuentran anchos de banda mayores, aunque ya no se trata de un aumento del orden de magnitud del descenso de la ganancia, pues la frecuencia de corte superior parece de 621,4 kHz.

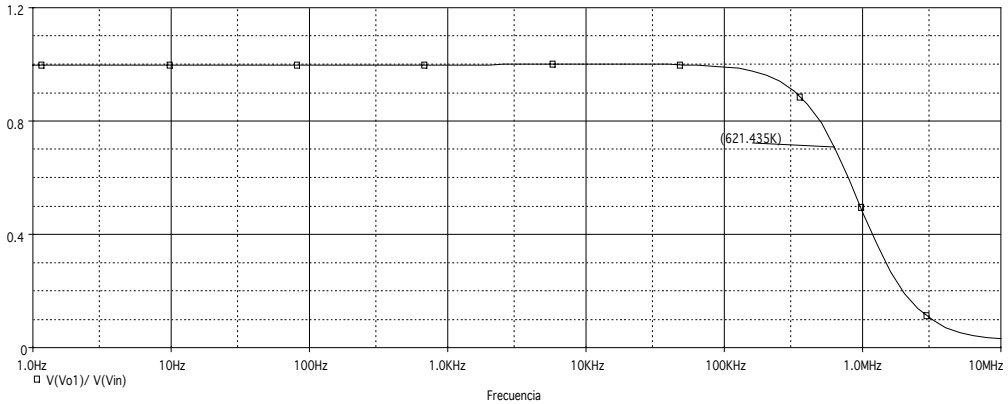


Figura S14.16. Ganancia del amplificador inversor en la entrada con R_2 de $1\text{ k}\Omega$.

Debemos concluir que al aumentar la ganancia de esta etapa disminuye el ancho de banda. En efecto, este resultado es propio de circuitos realimentados negativamente, y ya lo hemos comprobado también en las simulaciones. Y este amplificador operacional contiene una realimentación negativa, pues parte de la salida vuelve hacia el terminal negativo. No obstante, conviene recalcar que mediante estas representaciones hemos encontrado que en el último caso no se cumple la norma de aumento del ancho de banda estrictamente, con lo que posiblemente estemos llegando a los límites de funcionamiento del amplificador operacional. Revise las hojas de características del operacional usado, el 741, para encontrar que el producto ganancia por ancho de banda no es muy alto.

-Etapa 2: la segunda etapa es claramente un filtro paso alto. En efecto, si en la simulación realizada en frecuencia representamos el cociente entre la tensión de salida de la Etapa 2 y la tensión de entrada de la Etapa 1, obtenemos la Figura S14.17. Es la respuesta típica de un filtro paso alto, con una ganancia 1 en las frecuencias altas, y una caída de 3 dB (o un 70% de la salida) producida en la frecuencia de 30,2 kHz. Ambos valores lejos de lo que pueda interferir el amplificador operacional, por tanto, muy parecidos a los obtenidos en los cálculos de resolución del problema.

La colocación de esta etapa tras la anterior sugiere la conjunción de sus respuestas en frecuencia, provocando una forma de paso banda como la de la Figura S14.13.

-Etapa 3: se trata de un buffer de ganancia unidad, cuya función de transferencia particular está representada en la Figura S14.18. La ganancia es la esperada, pero vemos que el ancho de banda no es suficientemente bueno como para no influir en el resto de las etapas, pues existe un polo en frecuencias altas y la frecuencia de corte superior es de 1,4 MHz, que no es suficiente para cumplir las especificaciones del problema.

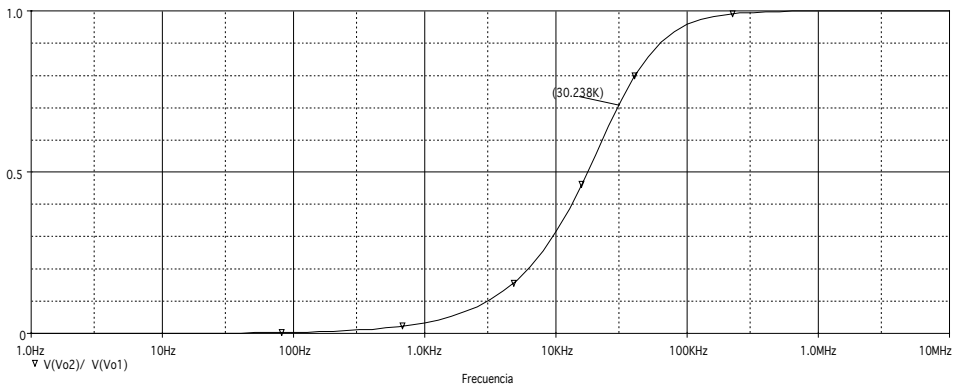


Figura S14.17. Ganancia del amplificador filtro paso alto, segunda etapa del sistema.

Estamos topando con las limitaciones de ancho de banda del amplificador operacional. Busque una hoja de características del 741 para intentar deducir por qué tiene esta forma la respuesta en frecuencia con una configuración de buffer.

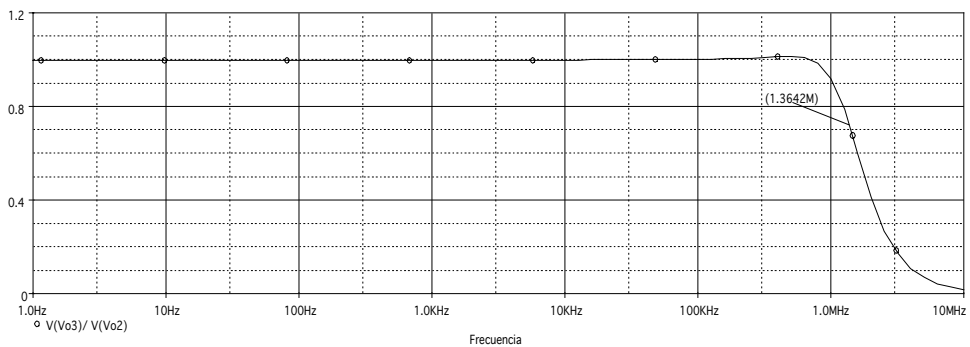


Figura S14.18. Ganancia del buffer, etapa tercera del circuito.

- La Etapa 4 es un filtro paso bajo, o también integrador de tipo Miller. En efecto, la Figura S14.19 muestra una curva típica de amplificador paso bajo, pues la ganancia representada es mayor que 1 V/V y la salida es constante a frecuencias bajas. Al llegar a 201,5 kHz podemos considerar que estamos en la frecuencia de corte, en este caso superior.

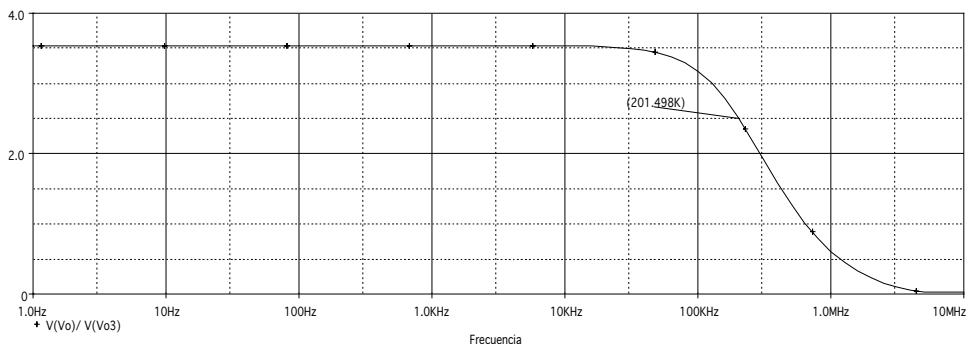


Figura S14.19. Ganancia del último filtro.

2) Las impedancias de entrada y de salida a frecuencias medias se pueden calcular realizando un análisis de *bias point* con la opción *calculate small-signal DC gain*. Obtenemos los siguientes resultados en el fichero de salida:

INPUT RESISTANCE AT V-V₁ = 1.001 E+03.

OUTPUT RESISTANCE AT V(V_o) = 3.457 E-03.

Lo que concuerda perfectamente con los resultados obtenidos teóricamente. En efecto, la resistencia de entrada es prácticamente la del primer amplificador inversor, $1\text{ k}\Phi$, y la de salida se toma directamente en un amplificador operacional, cuya resistencia de salida es tan baja como la que hemos encontrado. Se sugiere al lector que averigüe si es una resistencia similar a la del amplificador operacional 741. Nótese que en realidad sería el paralelo de ella con la resistencia de $3,53\text{ k}\Phi$. Pero al ser la de salida del operacional mucho menor, podemos asegurar que la resistencia a hallar es ella misma, y por tanto garantizar que las siguientes etapas no influyan en el valor de tensión obtenido.

17



Amplificador Clase B y Clase AB

Problema 17.1

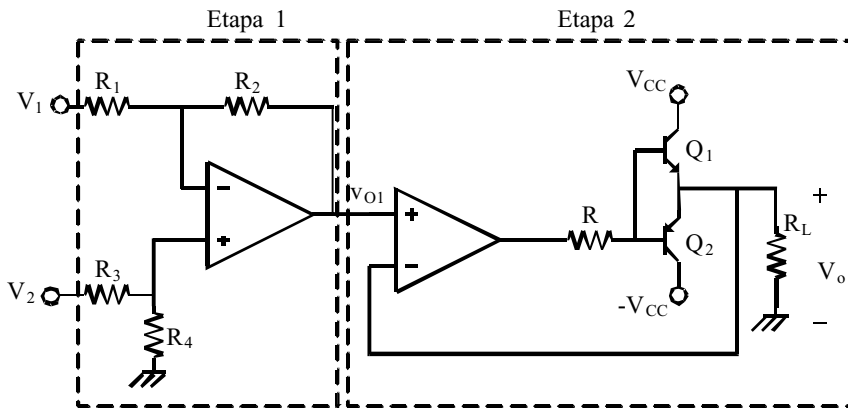


Figura S17.1. Circuito amplificador a analizar.

El sistema de la Figura S17.1 es un transductor que trata de amplificar la diferencia entre las dos señales de entrada, V_1 y V_2 . Dicha diferencia está limitada al intervalo (0, 100 mV). La alimentación de todo el sistema es $V_{CC} = \pm 12$ V. Considere todos los amplificadores operacionales como ideales.

- 1) Halle la condición para que la Etapa 1 funcione como amplificador diferencial.
- 2) Halle la ganancia de la Etapa 1, $\frac{v_{O1}}{V_1 - V_2}$, con los datos siguientes: $R_1=1\text{ k}\Phi$, $R_2=10\text{ k}\Phi$, $R_3=1\text{ k}\Phi$, $R_4=10\text{ k}\Phi$.
- 3) Tenga en cuenta ahora la Etapa 2.
 - a) ¿De qué etapa de potencia se trata?
 - b) ¿En qué consistiría la diferencia en la señal de salida si la etapa de potencia se hubiera implementado sin el amplificador operacional?
- 4) Calcule el valor límite que debería tener R_2 para que no se produzca distorsión en la salida.

Datos:

En los transistores $V_{BE\text{ ON}}=0,7\text{ V}$ y $V_{CE\text{ sat}}=0,2\text{ V}$.

Simulaciones:

En la simulación se han utilizado los siguientes modelos para cada componente:

- A_1 y A_2 : uA741 de la librería OPAMP.olb.
- Q_1 (NPN): Q2N2222 de la librería BIPOLAR.olb.
- Q_2 (PNP): Q2N1132 de la librería BIPOLAR.olb.

El esquemático usado se especifica en la Figura S17.2. Obsérvese que se vuelven a utilizar condensadores de acoplo entre los terminales de alimentación, típico de los sistemas con amplificadores operacionales.

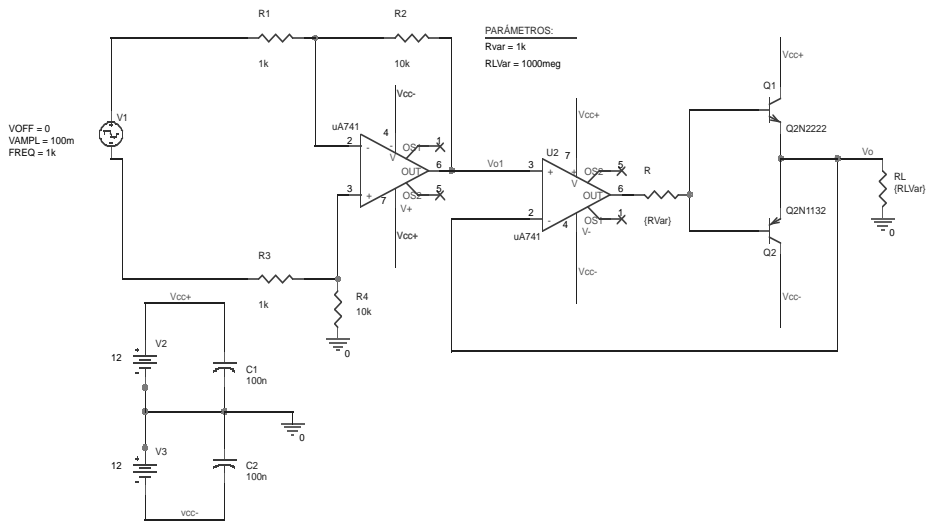


Figura S17.2. Esquemático del circuito amplificador a analizar.

1) Simulamos el circuito en condiciones nominales y observamos en la Figura S17.3 que no se aprecia distorsión de cruce. Hemos representado la salida y la entrada, observamos una ganancia de 10 entre ambas, y que la salida está invertida. El amplificador U2, colocado ante los transistores de la etapa de potencia, evita la distorsión de cruce.

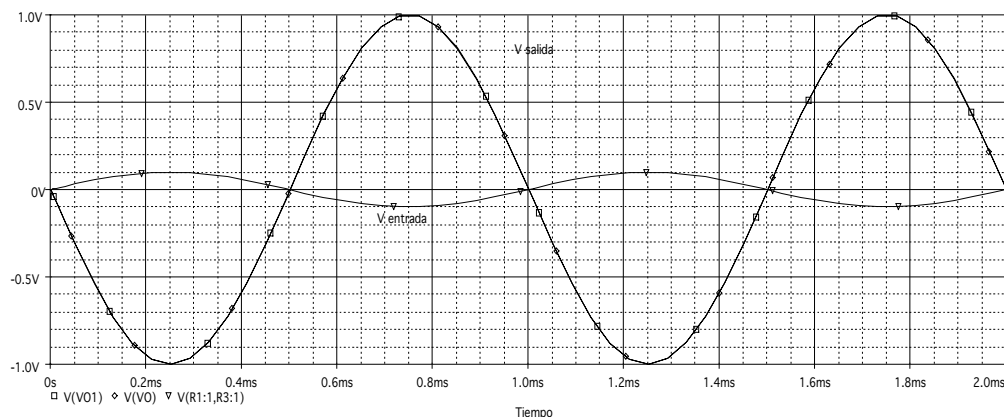


Figura S17.3. Representación temporal de la entrada y la salida.

2) Barremos paramétricamente la carga R_L (Figura S17.4) y obtenemos una tensión de salida que a partir del valor más pequeño usado no aparece saturada. Si tenemos una resistencia muy pequeña a la salida podemos saturar los transistores, y no nos ofrecen la salida sinusoidal esperada. Para 1Φ de resistencia de carga la salida aparece saturada a unos 0,75 V.

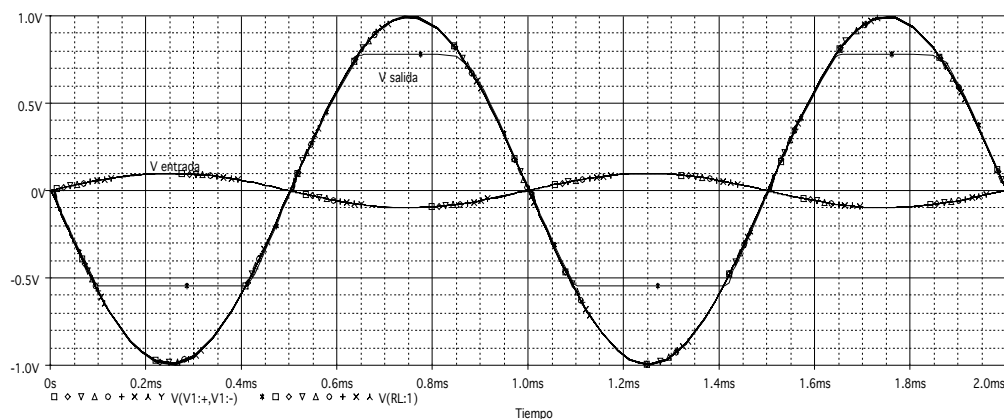


Figura S17.4. Variación de las señales de entrada y de salida con la resistencia R_L .

18



Fuentes de tensión reguladas y estabilizadas

Problema 18.1

Quiere realizar una fuente de tensión de 5 V para probar circuitos de las prácticas de las asignaturas de Electrónica Digital. Decide usar una fuente de tensión como la de la Figura S18.1 y probarla con una R_L de 10Φ .

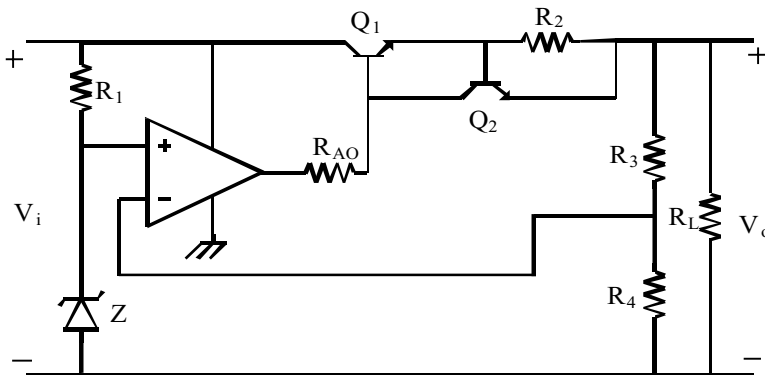


Figura S18.1. Circuito amplificador a analizar.

Datos de los transistores: $V_{BE\ ON}=0,6\text{ V}$, $V_{CE\ sat}=0,2\text{ V}$; $\beta=250$.

Valores de los componentes: $R_{AO}=1\text{ k}\Phi$; $R_2=1\ \Phi$; $R_3=4,7\text{ k}\Phi$; $R_4=4,7\text{ k}\Phi$; $R_L=10\ \Phi$.

La señal de entrada v_i proviene de la salida de un rectificador con filtro, es de 10 V con un rizado de 0,2 V. El diodo Zener Z tiene una curva característica como la de la Figura S18.2:

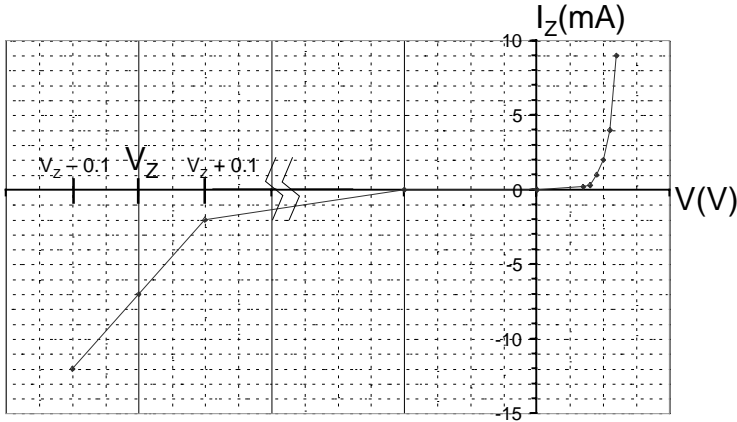


Figura S18.2. Curva característica del diodo Zener a usar.

- 1) ¿Qué clase de fuente es la presentada? Identifique la función de cada componente del circuito.
- 2) ¿Cuál debería ser la tensión Zener, V_Z ?
- 3) ¿Qué valor debe tener R_1 para que el Zener funcione como debe en el circuito?
- 4) Explique el funcionamiento de Q_2 . Si R_L pudiera variar, deduzca a qué valor de R_L la fuente dejaría de ofrecer los 5 V a la salida.
- 5) En condiciones de funcionamiento como fuente regulada ¿Cuál es la máxima potencia disipada por Q_1 ?
- 6) Atendiendo a la curva característica del Zener presentada, calcule la tensión de rizado a la salida de la fuente.
- 7) Si le piden buscar el amplificador operacional que debería colocar en la fuente, ¿qué corriente de salida debería poder aportar? ¿Qué valor debería tener la resistencia R_{AO} ?

Simulaciones:

El esquemático usado se muestra en la Figura S18.3. El transistor es un NPN Q2N2222 de la librería BIPOLAR.olb, el diodo es un Zener D04AZ4_7 de la librería JDIODE.olb, y el amplificador operacional es un LM324/NS, bastante común, de la librería OPAMP.olb.

Todas éstas son librerías de OrCAD PSpice. Como estamos llegando al final del libro, se sugiere al lector que vaya evolucionando sus simulaciones cambiando por otros componentes, y observando los parámetros de los modelos usados en el fichero de resultados de simulación (*output file*). Por ejemplo, estamos usando un amplificador operacional que poco tiene que ver con un ideal, o un transistor bipolar con determinadas características. El esquemático usado está en la Figura S18.3. La salida del rectificador se simula con una tensión variable con una frecuencia de 50 Hz, un valor de continua constante de 10 V y un rizado de 0,2 V (total).

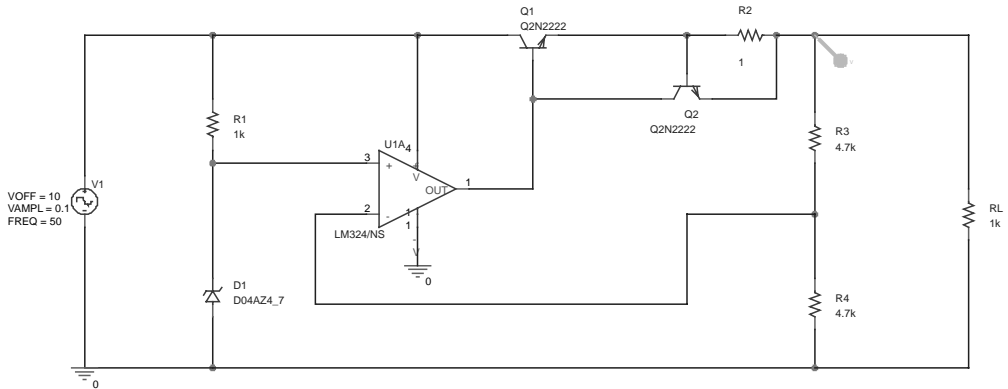


Figura S18.3. Esquemático del circuito amplificador a analizar.

Una forma de estudiar los valores de polarización es, al terminar la simulación, visualizarlos en el esquemático. La Figura S18.4 muestra un ejemplo de ello.

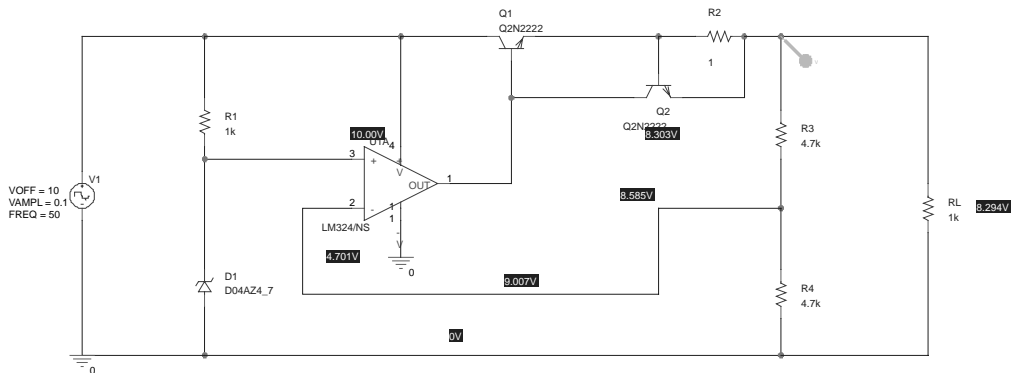


Figura S18.4. Valores de tensiones en el punto de polarización.

La salida representada temporalmente se muestra en la Figura S18.5. Obsérvese que las variaciones de entrada se han transmitido en la salida, que oscila en torno a 8,3 V. Este valor es casi el doble del que ofrece el Zener de referencia.

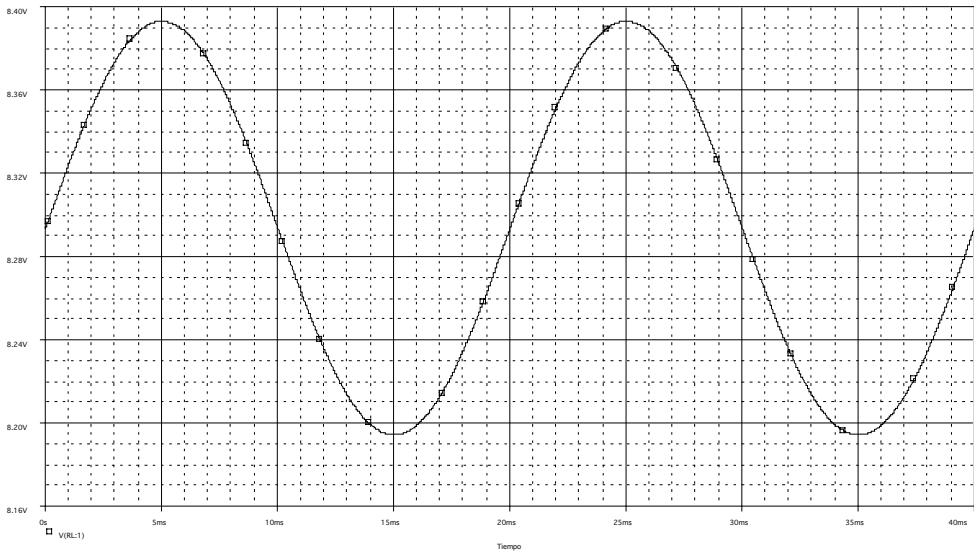


Figura S18.5. Tensión de salida.

Estudiamos la utilidad de la resistencia de protección R_2 . Recordemos que esta resistencia –muy pequeña– hace que caiga una tensión entre extremos capaz de hacer conducir al transistor Q_2 . En ese caso, la corriente de salida llega a un tope que no puede sobrepasar. Observamos, para diferentes resistencias R_2 en la Figura S18.6, cómo se rebajan los valores de corriente que están pasando por la salida.

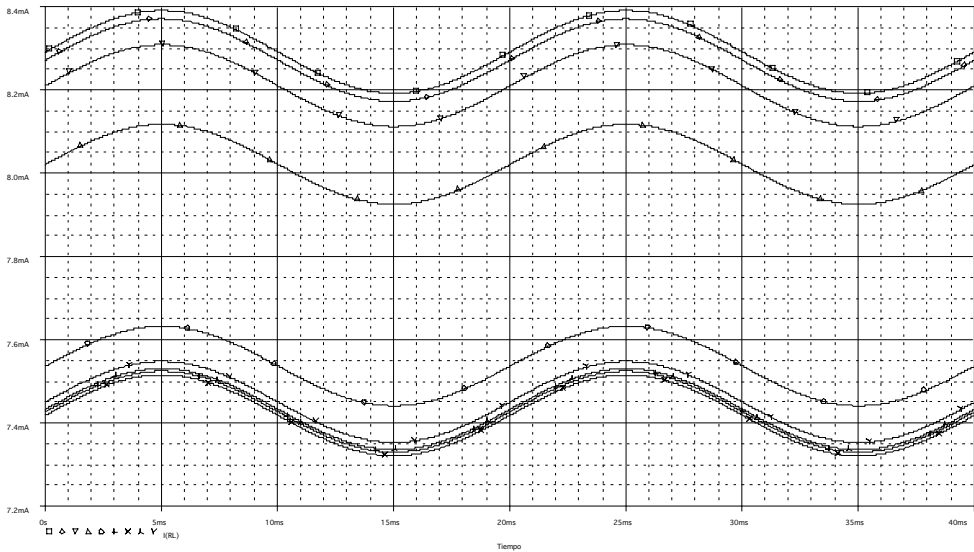


Figura S18.6. Corriente en la resistencia de carga a medida que incrementamos el valor de la resistencia de protección, R_2 , de $1\ \Phi$ a $10\ k\Phi$, incrementando dos valores cada década. Las curvas correspondientes van de la parte superior a la inferior de la figura.

Problema 18.2

Se pretende obtener una tensión de 5 V a partir de una batería de 12 V mediante el circuito de la Figura S.18.7.

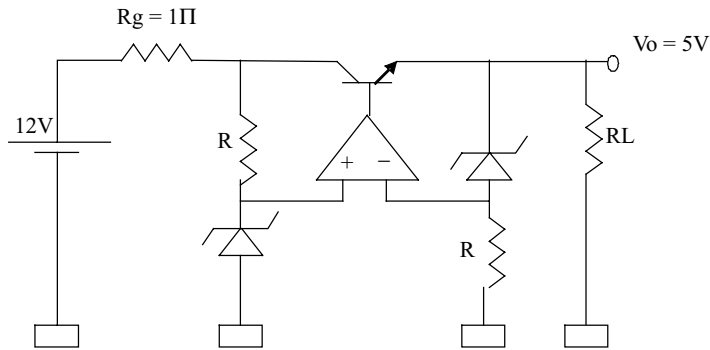


Figura S18.7. Circuito a analizar.

Se pide:

- 1) Identifique los componentes que forman cada una de las siguientes funciones: muestreador, comparador, referencia y elemento de control (elemento serie).
- 2) Obtenga la tensión Zener a la que han de estar polarizados los diodos (son componentes idénticos).
- 3) Si el valor de R_L puede variar entre $2\ \Omega$ y $100\ \Omega$, obtenga cuál es la máxima potencia que disipará el transistor para el peor caso. Desprecie la corriente de polarización de los diodos.
- 4) Obtenga el rendimiento de la fuente de alimentación.

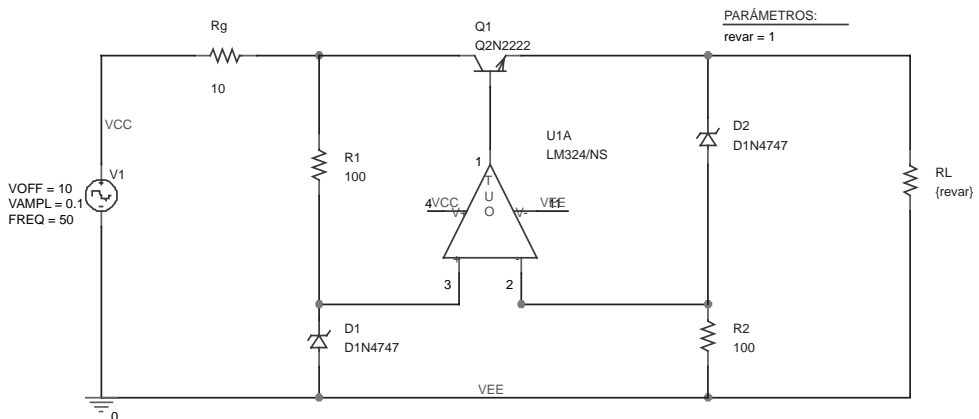


Figura S18.8. Esquemático del circuito a analizar.

Simulaciones:

En este caso se simula con el esquemático de la Figura S18.8, siendo el transistor un Q2N2222 de la librería BIPOLAR.olb, el amplificador LM324/NS de la librería OPMAP, y un D1N4747 de la librería DIODE.

La salida se muestra representada temporalmente en la Figura S18.9, con un rizado de la entrada transmitido directamente. Se observa que el valor promedio es 8,18 V, casi el doble que ofrece el Zener de referencia.

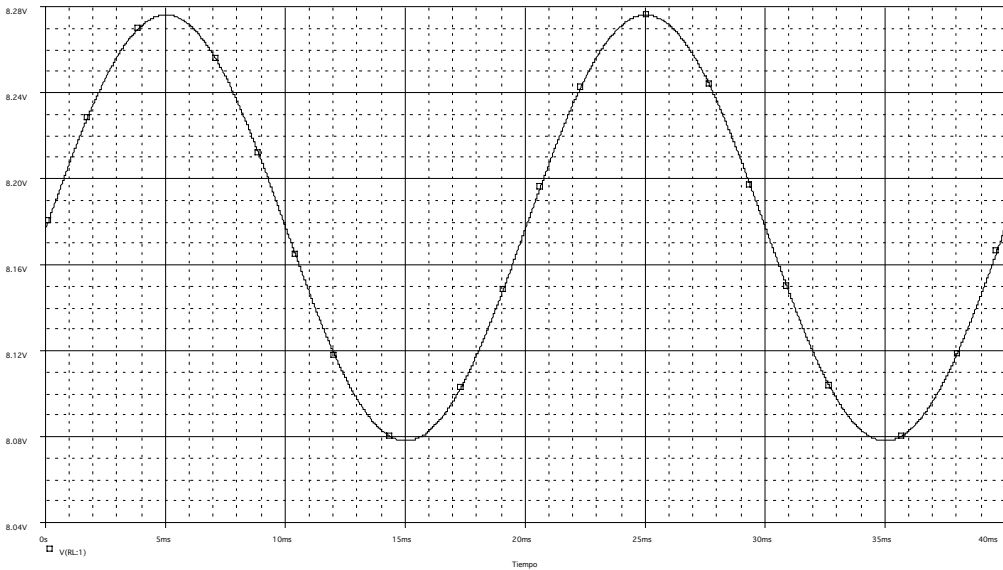


Figura S18.9. Tensión de salida para una resistencia de carga de 100Φ .

A medida que se incrementa el valor de la resistencia de carga se obtienen tensiones como las de la Figura S18.10. Partiendo de valores altos, nos movemos por salidas similares a las vistas anteriormente. Pero cuando llegamos a resistencias de valor muy pequeño ($3,33 \Phi$ y 1Φ), se obtienen tensiones mucho menores. El problema aparece porque el circuito no puede suministrar la cada vez más elevada corriente necesaria para mantener la tensión de salida. La limitación de corriente rebaja la tensión de salida.

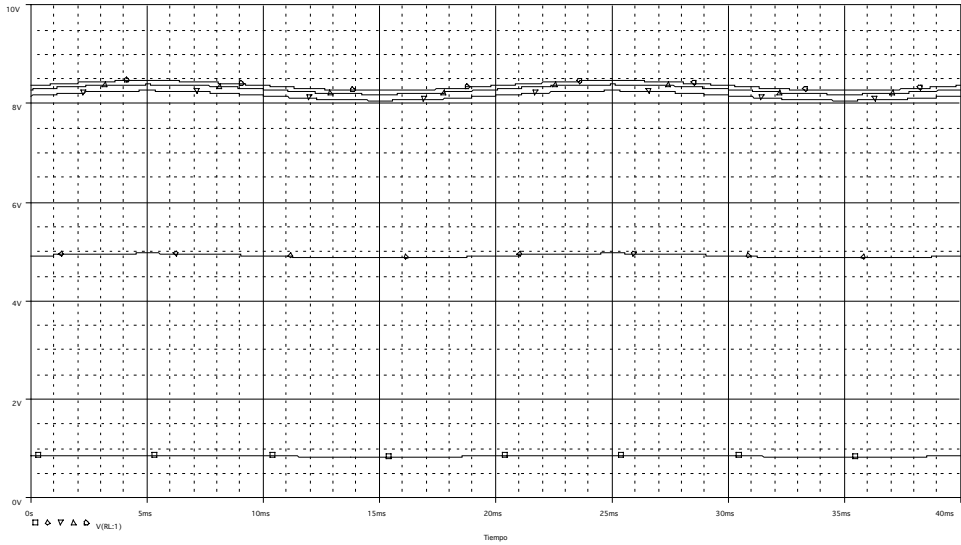


Figura S18.10. Tensión de la salida a medida que incrementamos el valor de la resistencia de carga, R_L , de 1Φ a $10 \text{ k}\Phi$, incrementando dos valores cada década. Las curvas van de la parte superior a la inferior.

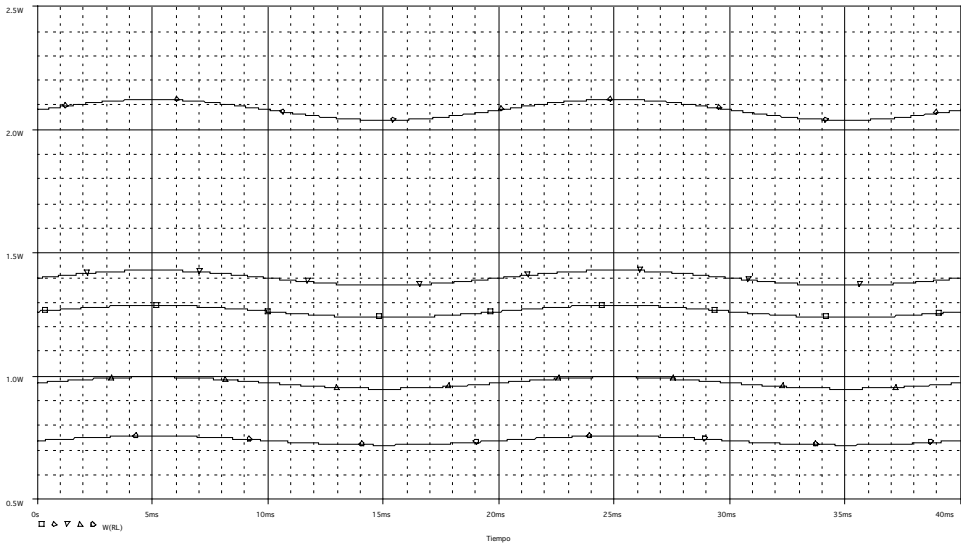


Figura S18.11. Potencia disipada en la resistencia de carga a medida que incrementamos su valor, de 2Ω a 100Φ , incrementando de 20 en 20 Φ .

Para visualizar la respuesta a una de las preguntas del enunciado se muestra en la Figura S18.11 la potencia instantánea consumida en la carga entre 2 y 100 Φ . La potencia sube y luego baja. ¿Puede el lector explicar este efecto? La respuesta debe buscarse en la tensión aplicada a cada resistencia, que como hemos visto en la figura anterior no se mantiene constante en este tramo de valores de resistencias, porque el circuito no puede mantener la corriente necesaria para ello.

ELECTRÓNICA ANALÓGICA PARA INGENIEROS

JORGE PLEITE GUERRA
RICARDO VERGAZ BENITO
JOSÉ MANUEL RUIZ DE MARCOS

La creación del nuevo Espacio Europeo de Educación Superior, dentro del actual proceso de convergencia, propone unos retos a la metodología docente cuyo abordaje demanda la disponibilidad de material con nuevos enfoques. Se exige que el alumno no sólo aprenda una materia, sino que aprenda a aprender.

Queremos hacer nuestro el objetivo de dar apoyo a esta metodología. Así, este libro nace de la experiencia docente del equipo de autores en diferentes titulaciones de ingeniería de la Universidad Carlos III de Madrid, y otorga especial importancia no sólo a la adquisición de una buena base conceptual, sino también a la experimentación, la resolución de problemas, la autoformulación de nuevas cuestiones y la búsqueda de sus respuestas a través de diversas rutas.

Dividida en tres grandes bloques, la obra comienza con una descripción de los conceptos teóricos necesarios en Electrónica analógica, desde la presentación de los componentes electrónicos básicos a su uso en amplificadores de todo tipo. Un segundo bloque complementa los conceptos introducidos por medio de problemas resueltos, seleccionados con el criterio de aplicación directa de la teoría y con dificultad creciente. Finalmente, un último bloque presenta simulaciones realizadas por ordenador sobre algunos de los circuitos estudiados en el bloque anterior, y propone al lector la búsqueda de nuevos efectos, así como la comparación entre resultados meramente teóricos y la experiencia real.

En síntesis, se aporta un enfoque integral de una materia troncal, clave en los nuevos planes de estudio y desarrollada según el marco de Bolonia, es decir, potenciando la capacidad de autoaprendizaje del alumno, respaldado por esta guía.



Online
Learning Center

Este libro dispone de OLC, Online Learning Center, página web asociada, lista para su uso inmediato y creada expresamente para facilitar la labor docente del profesor y el aprendizaje de los alumnos.

Se incluyen contenidos adicionales al libro y recursos para la docencia.

<https://yolibrospdf.com/electronica.html> www.mhe.es/pleite